

계통연계형 인버터에서 데드타임 보상기법

변병주, 한동화, 서현욱, 반중환, 김동진*, 최규하
 건국대 전기공학과 전력전자연구실(KOPEL), 선광LTI(주)*

Dead-Time Effect Compensation Method in the Utility-Interactive Inverter

Byeng Joo Byen, DH Han, HU Seo, CH Ban, DJ Kim*, GH Choe
 Konkuk University, SunKwang*

ABSTRACT

본 논문에서는 계통 연계형 단상 인버터의 데드타임을 보상할 수 있는 방법을 제안한다. 인버터의 데드타임 영향을 수식적인 분석을 통하여 고조파의 함유량을 정량적으로 파악하여 인버터 지령치에 보상신호를 더함으로써 출력 파형이 개선되는 것을 시뮬레이션으로 검증하였다.

1. 서론

태양광, 연료전지, 풍력등의 신재생에너지의 계통연계 발전과 모터의 구동에 있어서 인버터의 사용이 필수적이다. 이러한 인버터는 주로 IGBT, Mosfet과 같이 10kHz 이상의 높은 주파수에서 동작할 수 있는 스위칭 소자가 사용이 된다. 이러한 스위칭 소자들은 스위치가 On, Off가 될 때의 시간과, 한 암에 단락을 방지하기 위한 데드타임이 필요로 하게 되며 이러한 영향에 의해서 지령전압과는 오차를 가지게 된다.

이러한 데드타임을 고려하지 않을 경우, 부하전류의 방향에 따라 전압에 왜형이 발생하게 되고, 스위칭 소자 및 프리휠링 다이오드에서의 전압 강하를 고려하지 않으면 실제 부하에 인가되는 출력전압에서 기본과전압이 감소하는 문제가 발생하게 된다.[1,2]

본 논문에서는 데드타임으로 인하여 생기는 영향을 분석하기 위해서 스위치의 전압 강하와 On, Off 시간이 없다는 가정을 전제로 인버터의 분석을 통하여 단상인버터에서 발생하는 고조파들을 분석한다. 그리고 동기좌표계 q축을 이용하여 보상신호의 크기를 생성하여 고조파들을 보상하는 방법을 제안한다.

2. 데드타임에 의한 출력전류 영향 분석

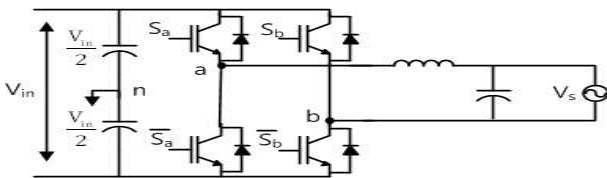


그림 1 계통 연계형 인버터

Fig. 1 Utility-Interactive Inverter

데드타임의 영향을 전류에 방향에 따라 인버터의 선간전압 V_{ab} 의 변동분을 해석하면 아래와 같다.

$$i_a > 0 \quad \Delta V_{ab} = -\frac{t_d}{T_s} V_{in} \quad (1)$$

$$i_a < 0 \quad \Delta V_{ab} = \frac{t_d}{T_s} V_{in} \quad (2)$$

이것을 한주기 동안의 푸리에 급수를 이용하여 풀면 아래와 같다.

$$\Delta V = -\frac{4t_d V_{in}}{\pi T_s} (\sin \omega t + \frac{1}{3} \sin 3\omega t + \frac{1}{5} \sin 5\omega t + \dots) \quad (3)$$

여기서 부하를 고려하여 전류 값을 구하면 아래와 같다.

$$\Delta I = -\frac{4t_d V_{in}}{\pi T_s Z_m} (\sin(\omega t - \phi) + \frac{1}{3} \sin 3(\omega t - \phi) + \frac{1}{5} \sin 5(\omega t - \phi) + \dots) \quad (4)$$

여기서 데드타임의 영향으로 인해서 출력 전류 파형에 홀수 고조파가 발생하는 것을 알 수 있다. 특히 3차 5차 7차 고조파는 영향이 크다는 것을 알 수 있다. 따라서 3차, 5차, 7차 고조파들을 보상할 필요가 있다.[2]

3. 제안된 데드타임 보상 방법

데드타임으로 인해서 문제가 되는 부분은 영전류 클램핑 부분이다. 이 부분을 보상하기 위해서 쓰는 방법은 전류의 값의 부호에 따라서 영전류인 부분을 보상해주는 것이다.

$$i_a > 0 \quad v_c = V_c(1 - \sin \omega t) \quad (5)$$

$$i_a < 0 \quad v_c = -V_c(1 - \sin \omega t) \quad (6)$$

위 식과 같이 v_c 값을 만들어내어 전류 지령치에 합하여서 영전류 클램핑 되는 부분을 보상해주는 것이다. 여기서 V_c 값에 따라서 보상되는 값이 다르게 된다.

본 논문에서는 V_c 값을 동기좌표계 q축의 값을 이용하여 만든 각 고조파들의 값의 합 0이 되도록 PI제어기를 통해서 구하였다. 방법은 아래와 같다. 예를 들어

$$I = A \sin(\omega t - \phi) + B \sin 3(\omega t - \phi) + C \sin 5(\omega t - \phi) + D \sin 7(\omega t - \phi) \quad (7)$$

이와 같은 전류가 있을 때, 동기좌표계 q축으로 각 주파수를 변환을 시키면 아래와 같이 된다.

$$I_q = A \cos \phi + B \cos(2\omega t + 3\phi) + C \cos(4\omega t + 5\phi) + D \cos(6\omega t + 7\phi) \quad (8)$$

$$I_{3q} = A \cos(2\omega t + \phi) + B \cos 3\phi + C \cos(2\omega t + 5\phi) + D \cos(4\omega t + 7\phi) \quad (9)$$

$$I_{5q} = A \cos(4\omega t + \phi) + B \cos(2\omega t + 3\phi) + C \cos 5\phi + D \cos(2\omega t + 7\phi) \quad (10)$$

$$I_{7q} = A \cos(6\omega t + \phi) + B \cos(4\omega t + 3\phi) + C \cos(2\omega t + 5\phi) + D \cos 7\phi \quad (11)$$

위의 값들을 한주기 동안 평균 하여 더하면 아래와 같다.

$$I_{avr-1,3,5,7-q} = I_{avr-1q} + I_{avr-3q} + I_{avr-5q} + I_{avr-7q} \quad (12)$$

$$= A \cos \phi + B \cos 3\phi + C \cos 5\phi + D \cos 7\phi$$

여기서 PLL(Phase Loop Lock)을 통해서 ϕ 이 0되도록 추측하면 아래와 같이 나타낼 수 있다.

$$I_{avr-1,3,5,7-q} = A + B + C + D \quad (13)$$

$$I_{avr-3,5,7-q} = I_{avr-1,3,5,7-q} - A = B + C + D \quad (14)$$

따라서 $I_{3,5,7-q}$ 을 피드백 받아서 PI제어기를 통하여 보상 신호의 크기를 생성한다.

4. 데드타임의 영향 해석

제안된 데드타임 보상기법을 적용하기 위해서 Psim 9.0을 이용하여 계통 연계형 인버터에 데드타임을 주고 보상 전과 보상 후 시뮬레이션을 수행하였다.

그림2는 데드타임을 5us를 주고 시뮬레이션을 수행하였을 때 인버터의 출력 단에 전류 파형을 나타내고 있다. 여기서 보면 전류가 영전류에서 클램핑이 되는 것을 알 수 있다. 이와 같은 현상은 데드타임으로 인해서 영전류 부근에서 PWM파형이 제대로 나오지 않아서 생기는 현상이다.

그림3은 제안된 데드타임 보상기법을 적용한 후에 인버터 출력 단 전류 파형이다. 그림4의 보상신호가 전류 지령치와 합쳐져서 3차, 5차, 7차 고조파들을 보상해준다. 보상 후에 영전류 부근에서 클램핑이 되던 것이 보상된 것을 알 수 있다.

그림5는 데드타임을 보상 없이 시간별로 인가 하였을 때와 각각 보상을 하였을 때의 THD 비교를 나타내고 있는 그림이다. 현재 계통 연계형 인버터의 경우 최대 5%까지의 THD를 허용하고 있다. 그림에서 보면 데드타임을 보상하지 않았을 경우, 데드타임이 3us만 되도 현재 시스템에서 THD가 5%가 넘는 것을 알 수 있다. 하지만 보상을 하였을 경우, 인가 하지 않았을 경우와 비슷하게 THD를 유지하는 것을 알 수가 있다.

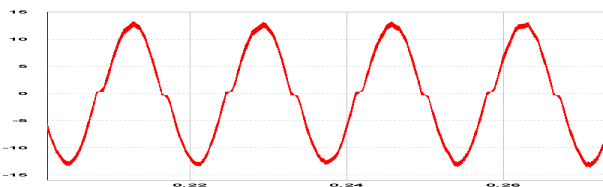


그림 2 데드타임 보상 전 출력 전류 파형

Fig. 2 Output Current waveform without dead-time compensation

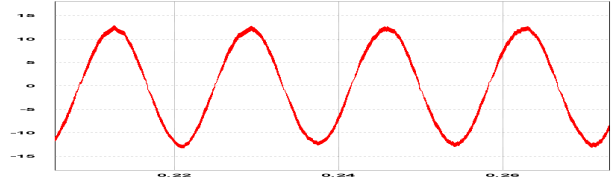


그림 3 데드타임 보상 후 출력 전류 파형

Fig. 3 Output Current waveform with dead-time compensation

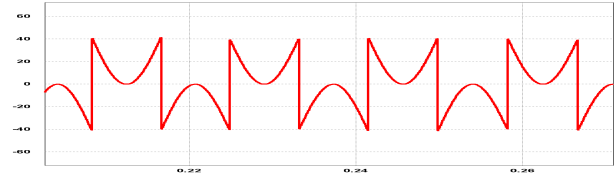


그림 4 보상 신호 파형

Fig. 4 Compensated Signal waveform

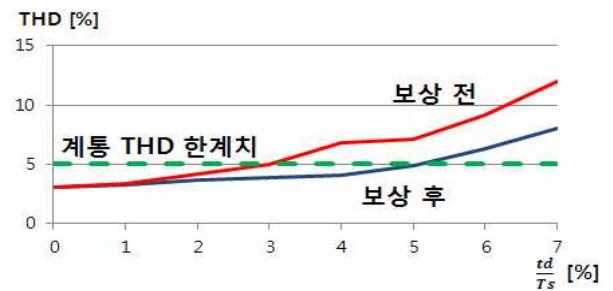


그림 5 데드타임 보상 후 THD 비교

Fig. 5 THD before and after compensation

5. 결과 검토 및 결론

본 논문에서 계통 연계형 단상인버터에서 데드타임으로 인하여 발생하는 고조파들에 관하여 분석 하였고, 데드타임을 보상할 수 있는 기법을 제안하였다. 이 보상기법을 시뮬레이션 한 결과 데드타임으로 인하여 발생하는 영전류 클램핑 부분이 보상됨을 알 수 있었고, 3차, 5차, 7차 고조파들의 크기가 보상이 되어 출력파형이 개선됨을 알 수 있다. 또한 계통 연계형 인버터에 적용하였을 경우 계통에서 한계로 정하고 있는 THD 5%가 넘지 않는 것을 알 수 있었다. 차후 연구해야 될 부분은 가정으로 남겨놓은 스위치의 On, Off 시간과 전압 강하를 고려하여 보상할 수 있도록 해야 한다.

○ 본 연구는 지식경제부 에너지자원기술개발사업의 일환(2009T100100100)으로 수행되었습니다.

참 고 문 헌

- [1] Trung-Kien Vu, et al, "A new adaptive dead-time compensation for single-phase grid-connected PV inverter", APEC Twenty-Sixth Annual IEEE, 2011 .pp 923-930.
- [2] Ho-Seon Ryu et al, "A Dead Time Compensation Method in Voltage-Fed PWM Inverter," IEEE , Vol.2, 2006, pp 911-916