

낮은 전압 스트레스를 갖는 고 승압형 부스트 컨버터

김셋별, 이상현, 홍성수, 김진환*, 오동성*, 한상규
 국민대학교 전력전자연구소, 삼성전기*

Low Voltage Stress With High Voltage Conversion Ratio Boost Converter

Sait Byul Kim, Sang Hyun Lee, Sung Soo Hong, Jin Hwan Kim*,
 Dong Seong Oh*, Sang Kyoo Han

Kookmin University Power Electronics Center, *Samsung Electro-Mechanics Co.,LTD

ABSTRACT

본 논문에서는 높은 승압비를 갖는 전압 클램프 탭인덕터 부스트 컨버터를 제안한다. 기존의 탭인덕터 부스트 컨버터 방식은 높은 승압비를 얻기 위해 사용되었던 탭인덕터로 인하여 일반적인 부스트 컨버터에 비해 주스위치와 다이오드의 전압스트레스가 크다는 단점이 있다. 또한, 누설 인덕터 성분과 기생 캐패시터로 인해 발생하는 공진 전압을 없애기 위해 손실스너버를 사용함으로 전력변환효율이 떨어지는 단점을 갖는다. 반면, 제안된 방식은 손실 스너버 없이 전압 클램핑 캐패시터를 사용하고 있다. 이 캐패시터는 주스위치 및 다이오드의 전압스트레스를 줄이는 기능을 제공하게 된다.

1. 서론

최근, LCD 평판 디스플레이의 백라이트가 CCFL에서 LED로 급속히 전환되고 있다. 따라서, LED 백라이트 구동에 필요한 전원장치의 고용량, 고효율, 소형화 추세가 이루어지고 있다^[1]. 이를 위해서는, LED 구동전압을 높이는게 필수적이다. 이에 적합한 토폴로지로는 탭인덕터를 사용한 부스트 컨버터이다. 이 컨버터는 높은 입출력 변환 비를 얻기 위해 부스트 컨버터의 인덕터를 탭인덕터로 대체한 구조이며, 부스트 컨버터 자체 승압비에 탭인덕터의 권선비가 더해지므로 매우 높은 입출력 변환 비를 가질 수 있다^[2]. 그러나, 이러한 방식은 일반적인 부스트 컨버터에 비해, 주스위치와 다이오드에 전압스트레스가 커서 높은 내압의 반도체 소자가 사용되어야 하는 단점이 있다. 또한, 탭인덕터의 누설 인덕턴스와 기생 캐패시턴스의 공진으로 인하여 손실 스너버를 사용해야 함으로 효율을 저감하는 단점도 존재한다.

따라서, 본 논문에서는 이러한 문제점들을 극복하기 위하여 전압 클램핑 캐패시터를 사용한 트랜스포머 방식의 부스트 컨버터를 제안하고, 컴퓨터 모의실험을 통하여 타당성을 입증하고자 한다.

2. 제안된 부스트 컨버터

제안하는 회로는 기존 2단의 부스트 컨버터에 적용된 인덕터 2개를 트랜스포머 1개로 대체하고 다이오드 D_2 및 캐패시터 C_c 가 추가된 구조이다. 이를 통해 모든 반도체 소자의 전압스트레스가 링전압 및 출력전압으로 클램핑 되어 스너버 회로를 사용할 필요가 없으며 따라서 고효율 및 높은 전압이득을 얻을 수 있다.

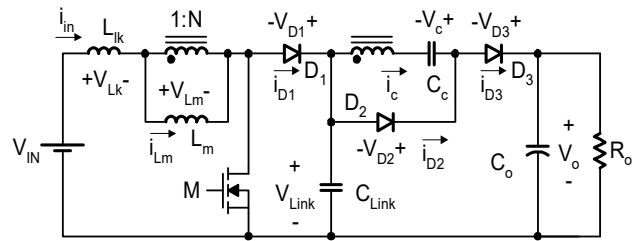


그림 1 제안된 부스트 컨버터 회로

2.1 제안된 회로의 동작원리

제안된 회로의 동작해석을 위해 다음을 가정한다.

L_{Lk} 는 L_m 에 비해 매우 작고, L_m 이 매우 커 L_{Lm} 은 일정하다.
 V_{link} , V_c , V_o 는 일정하고 모든 동작은 정상상태이다.

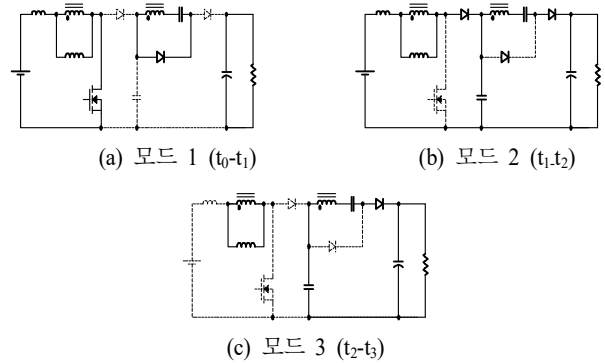


그림 2 동작 모드별 등가회로

제안된 회로의 동작은 스위치 M과 다이오드의 도통 상태에 따라 3개의 모드로 구분된다.

모드-1(t_0-t_1) : 스위치 M이 'On' 하면 그림 2(a)와 같은 도통경로가 형성된다. 트랜스포머에 양의 전압이 인가되어 D_2 는 'On' 되고, D_1 과 D_3 는 'Off'되어 각각 V_{link} , V_o , V_{link} 전압이 인가된다. L_m 에는 V_o/N 이 인가되고 L_{Lk} 에는 $V_{in} - V_o/N$ 의 전압이 인가되어 $(V_{in} - V_o/N)/L_m$ 의 기울기로 전류가 상승한다. 이때 i_{in} 과 i_{Lm} 의 차이가 트랜스포머를 통하여 2차측의 C_c 를 충전한다.

모드-2(t1-t2) : 스위치 M이 'Off'하면 그림3(b)와 같은 도통 경로가 형성된다. 트랜스포머에 음의 전압이 인가되어 i_{D1} 과 i_{D3} 는 각각 링크 캐패시터와 출력 측으로 흐르고, D_2 는 'Off'된다. 이때 L_m 에는 $(V_o - V_c - V_{link})/N$ 전압이 인가되고 L_{lk} 에는 $V_{in} - V_{link} + (V_o - V_c - V_{link})/N$ 의 큰 전압이 인가된다. 따라서 L_{lk} 의 전류는 큰 기울기로 급격히 감소한 후 i_{Lm} 과 같아지고 나면 링크 캐패시터의 전하평형이 이루어 질 때까지 서서히 감소한다. 모드 2는 i_{lk} 가 '0'이 될 때까지 지속된다.

모드-3(t2-t3) : i_{lk} 가 '0'이 되면 그림 3(c)와 같이 D_1 이 'Off'되고 i_{Lm} 전류는 모두 트랜스포머를 통해 출력 측으로 전달된다.

2.2 입출력전압 변환 비 및 캐패시터 전압 관계식

다이오드 평균전류와 부하전류가 같고, 인덕턴스가 매우 커서 인덕터의 전류가 일정하고, 출력전력과 입력전력이 같다는 조건으로부터, 그림 3을 이용하여 출력전압을 구하면 식 (1)과 같다.

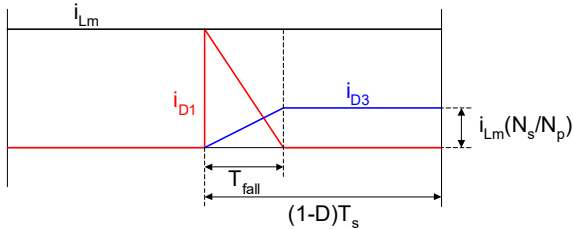


그림 3 스위치 'Off' 구간에서 다이오드 D_1 , D_3 의 전류파형

$$V_o = \frac{1+N}{1-D} V_{in} \quad (1)$$

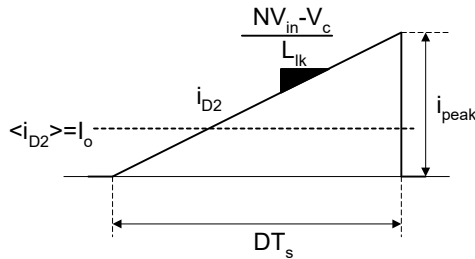


그림 4 스위치 On구간에서 다이오드 D_2 의 전류파형

그림 4로부터, i_{peak} 를 구하고, 다이오드 D_2 의 평균전류와 출력전류가 같다는 조건으로부터 V_c 를 구하면 식 (2)와 같다.

$$V_c = N \left(1 - \frac{2N(1+N)L_{lk}}{D^2(1-D)R_o T_s} \right) V_{in} \quad (2)$$

자화 인덕턴스의 전압-전류 평형조건 식과 식(2)를 사용하여 V_{link} 전압을 구하면 식 (3)과 같다.

$$V_{link} = \frac{1}{1-D} \left(1 + \frac{2N(1+N)L_{lk}}{D^2(1-D)R_o T_s} \right) V_{in} \quad (3)$$

3. 모의실험 결과

그림 5는 PSIM을 이용한 컴퓨터 모의실험의 결과 파형이다. 사용된 파라미터는, 입력전압 24 [V], 부하저항 1.2[k Ω], 트랜스포머 턴비 1:3, 자화 인덕턴스 90 μ H, 누설 인덕턴스 2 μ H, 스위

칭 주파수 100 [kHz]이다. 식 (1)에 나타난 바와 같이 출력전압을 260 [V]로 만들기 위해 듀티 사이클을 0.63로 하여 모의실험 하였다. 모의실험 결과 $V_o = 254$ [V], $V_{link} = 68$ [V], $V_c = 68$ [V]로 이론식에서 구한 260 [V], 66 [V], 70 [V]와 거의 유사하였다. 다소의 차이는 이론식에서 자화인덕턴스가 매우 커서 인덕터 전류가 일정하다고 가정했는데, 실제로는 인덕터 전류에 맥동성분이 존재하기 때문이다. 또한, 주스위치의 전압은 모드 2의 회로에서 보듯이 V_{link} 전압으로 제한되는데 모의실험 결과도 68 [V]로 제한되고 있음을 볼 수 있다. D_3 에 인가되는 전압은 모드 1에서 보듯이 출력전압과 링크전압의 차이인데, 모의실험에서 186 [V]로 정확히 일치함을 보여주고 있다.

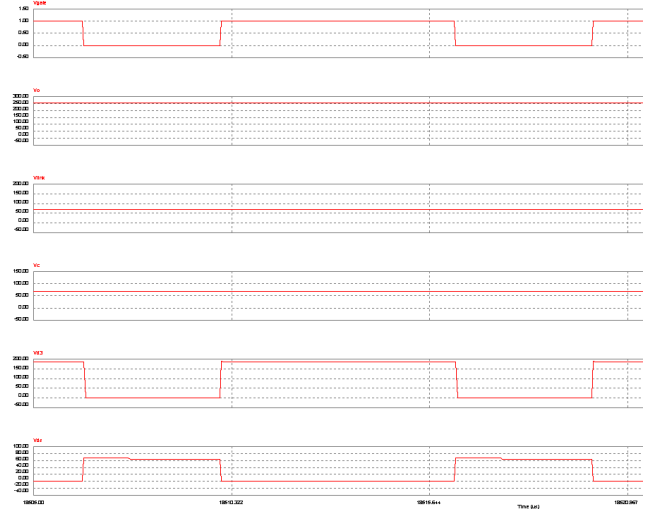


그림 5 주요 동작파형 : 순서대로 게이트 신호, 출력전압, 링크전압, 클램프 캐패시터전압, 다이오드 D_3 에 인가되는 전압, 주스위치에 인가되는 전압

4. 결 론

본 논문은 낮은 전압스트레스를 가져 스너버 회로가 따로 필요하지 않은 고승압형 부스트 컨버터를 제안하였다. 제안된 회로의 동작원리 및 각부 전압 관계식을 제시하였으며 모의 실험을 통하여 이론적 분석에 대한 타당성을 검증하였다.

제안회로는 모든 반도체 소자가 링크전압 및 출력전압으로 클램핑 되기 때문에 회로의 부피가 감소 될 뿐만 아니라 기존 탭 인덕터 회로보다 적은 수의 반도체 소자를 사용하므로 높은 효율을 가질 수 있다. 또한 낮은 내압의 소자사용으로 제작단가 측면에서 매우 유리한 장점을 가지는 것이 제안한 회로의 특징이라고 할 수 있다.

본 연구는 삼성전기(주)의 연구비 지원과 지식경제부 및 정보통신 연구진흥원의 대학 IT연구센터 지원사업의 연구 결과로 수행되었음 (NIPA 2011 C1090 1121 0005)

참 고 문 헌

- [1] 손호인, 김창선, 김대년, "슬림형 LCD TV의 LED 백라이트 구동용 평판형 트랜스포머를 적용한 LLC 공진컨버터에 관한 연구", 전력전자학회, Aug. 2010.
- [2] Josef P. Fohringer, Felix A. Himmelstoss, "Analysis of a boost converter with tapped inductor and reduced voltage stress across the buffer capacitor", *IEEE Ind. technology*, pp.126 131, Dec. 2006