

3-레벨 NPC 인버터에서 중성점 전압의 예측 제어

고윤혁, 이기준, 김래영, 현동석
 한양대학교 전기공학과

Predictive Control of the Neutral Point Voltage in the Three-Level NPC Inverter

Yoon Hyuk Ko, Kui Jun Lee, Rae Young Kim, Dong Seok Hyun
 Department of Electrical Engineering, Hanyang University

ABSTRACT

3 레벨 중성점 다이오드 클램프 (NPC) 인버터는 우수한 토폴로지로서 알려져 있지만 구조적으로 중성점 전위가 변동하는 문제가 내재하고 있다. 본 논문에서는 3 레벨 NPC 인버터 중성점 전압의 변동을 제어하기 위해 중성점 전류의 예측을 활용한 간단한 제어 기술이 제안되었다. 제안된 방법은 한 샘플링 앞선 시점의 중성점 전류를 예측하고 중성점 평형 요소를 포함하는 오프셋 전압(V_{offset})을 이용하여 중성점 전압을 제어 한다. 중성점 전위 변동은 간단히 제어할 수 있고 제안된 중성점 전압 제어의 유효함은 시뮬레이션 결과를 통해 입증하였다.

1. 서론

그림 1은 최근 대전력 응용부분에서 많은 관심을 받고 있는 3 레벨 NPC 인버터를 나타내고 있다. NPC 인버터는 2 레벨 인버터에 비해 스위칭 소자의 전압 스트레스를 줄일 수 있을 뿐만 아니라 출력전압에서 고조파 성분을 현저하게 감소시킬 수 있는 이점이 있다. 하지만 3 레벨 NPC 인버터는 구조적으로 DC 링크 단이 두 개의 커패시터로 직렬 연결되어 있기 때문에 중성점(Neutral Point)에서 전위가 변동하게 되는데, 이는 시스템의 신뢰성에 큰 영향을 미친다. 따라서 많은 연구자들이 전압 불균형을 제어하기 위해 많은 연구를 진행하고 있다.

[1]에서는 3 레벨 NPC 인버터의 중성점 전압의 평형을 위해 전압에 오프셋 전압(V_{offset})을 추가 하고 있다. 오프셋 전압을 더해 주면 중성점에 흐르는 전류는 변화한다. 즉, 중성점 전류에 관한 식은 오프셋 전압과 관련된 식으로 유도할 수 있다. 유도된 식을 소신호 모델(small signal model) 설계를 통해 선형적으로 변환하고 페루프 제어 시스템을 설계하여 중성점 전류를 제어한다.

본 논문에서는 3 레벨 NPC 인버터의 중성점 전압 변동을 제어하기 위해 한 샘플링 앞선 시점의 중성점 전류를 예측하고 현재 시점의 중성점 전류와 비교하여 중성점 전압의 평형을 위한 오프셋 전압을 계산한다. 계산된 오프셋 전압을 각 전압에 더하여 중성점 전압의 변동을 제어한다. 중성점 전압의 변동은 쉽게 제어할 수 있고 제안된 방법의 유효함은 시뮬레이션 결과를 통해 입증하였다.

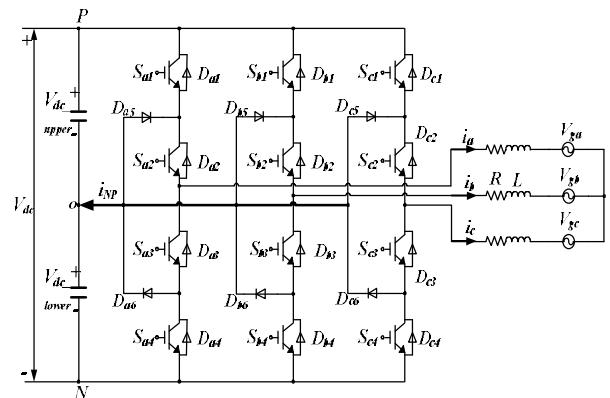


그림 1. 3-레벨 NPC 인버터

2. 중성점 전압 평형 제어

그림 1은 3 레벨 NPC 인버터의 회로도를 나타낸다. 3 레벨 NPC 인버터의 중성점 전압 평형을 유지하기 위해서는 중성점을 통해 흐르는 평균 전류(mean current)가 0이 되어야 한다. 평균 전류가 0이 되기 위해서는 각 상(a, b, c상)의 P, O, N 스위칭 상태 중에서 'O'상태의 스위칭을 최대한 활용할 때 중성점에 흐르는 전류의 평균은 0이 된다. 이처럼 중성점 전류는 세 상의 전류의 합으로 표현 가능하지만 이 때 각 상의 스위칭 함수를 고려해 줘야 한다. 즉, 스위칭 함수를 적절히 활용하여 중성점 전압의 변동을 제어할 수 있다.

그림 2에 전압 벡터에 대한 인가시간과 오프셋 전압에 대해 나타내고 있다. 실선에 나타난 것처럼 초기의 전압벡터는 $V_{reference}$ 를 추종하게 되고 그에 따른 중성점 전류 i_n 은 다음과 같이 표현할 수 있다.

$$i_n = (1 - d_a)i_a + d_b i_b + d_c i_c \quad (2)$$

하지만 V_{offset} 추가 후 각 전압벡터에 인가되는 시간은 그림 2의 점선으로 표시된 것과 같이 변화한다. 초기에 'O' 스위칭 상태의 전압 벡터가 인가되는 a, b, c상의 전압벡터 시간을 각각 $1 d_a, d_b, d_c$ 라고 하였을 때, V_{offset} 추가 후 각 전압벡터에 인가되는 시간은 다음과 같이 표현된다.

3. 시뮬레이션

제안된 방법을 입증하기 위해 다음의 조건을 통해 시뮬레이션을 실행하였다. 시뮬레이션 조건은 다음과 같다. DC 링크 전압과 커패시터는 각각 $V_{dc}=400[V]$, $C=1000[\mu F]$, $R=0.1[\text{ohm}]$, $L=3[mH]$ 이며, 캐리어 주파수는 $40[\text{kHz}]$ 이다. 그림 4에는 제안된 방법의 시뮬레이션 결과를, 그림 5에는 [1]논문에서 제안한 PI 제어기를 사용한 경우의 시뮬레이션 결과를 보여주고 있다. 중성점 전류의 예측을 활용한 제어 방법과 PI제어기를 사용한 경우의 DC 링크 전압의 평형을 확인한 결과 제안한 제어 방법이 우수한 것으로 확인 된다. 그림 4에서는 0.3[s]에서 예측제어를 시작하였고, 0.325[s]에서 DC 링크의 전압의 평형이 되는 반면 그림 5의 PI 제어기를 사용한 경우는 약 0.55[s] 정도에서 DC 링크의 전압이 평형 되는 것을 확인 할 수 있다. 즉 중성점 전류의 예측을 활용한 제어 방법의 경우가 좀 더 빠르게 DC 링크 전압의 평형 결과를 얻을 수 있다.

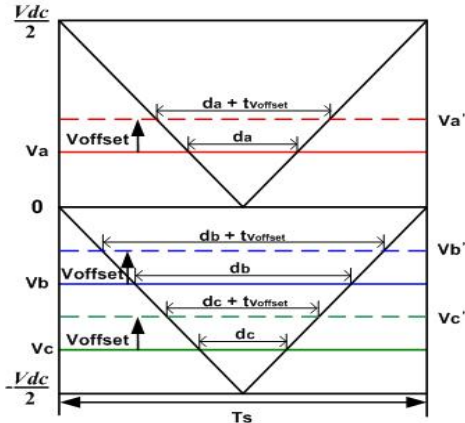


그림 2. V_{offset} 주입과 벡터 인가 시간 변화

$$\begin{aligned} 1-d_a &\rightarrow 1-(d_a + t_{V_{offset}}) \\ d_b &\rightarrow d_b + t_{V_{offset}} \\ d_c &\rightarrow d_c + t_{V_{offset}} \end{aligned} \quad (3)$$

즉, V_{offset} 추가 후 각 벡터에 인가되는 시간은 변화하게 되며 그에 따라 중성점을 통해 흐르는 전류 또한 바뀌게 된다. 변화한 중성점 전류는 다음과 같다.

$$i_{n_new} = \{1-(d_a + t_{V_{offset}})\}i_a + (d_b + t_{V_{offset}})i_b + (d_c + t_{V_{offset}})i_c \quad (4)$$

식 (2)와 (3)을 연립하여 V_{offset} 만큼 늘어난 시간 $t_{V_{offset}}$ 을 구할 수 있다.

$$t_{V_{offset}} = \frac{i_{n_new} - i_n}{-i_a + i_b + i_c} \quad (5)$$

여기서 i_n 은 현재 시점의 중성점 전류, i_{n_new} 는 한 샘플링 앞선 시점에서의 전류를 의미한다. 즉, 식 (5)를 통해 중성점 전압의 평형을 위한 V_{offset} 값을 구할 수 있게 된다.

그림 3에 예측 제어의 타이밍도를 나타내고 있다. 여기서 T_s 는 샘플링 시간, t_k 는 현재시점, t_{k+1} 은 한 샘플링 앞선 시점을 의미한다. 그림 3과 같이 PWM 방식을 사용하는 시스템에서는 t_k 시점에서 현재의 값들을 샘플링 받은 후 한 샘플링 이내에 예측 제어를 수행하여 t_{k+1} 시점에서 새롭게 계산된 $V_{reference}$ 를 발생시키게 된다.

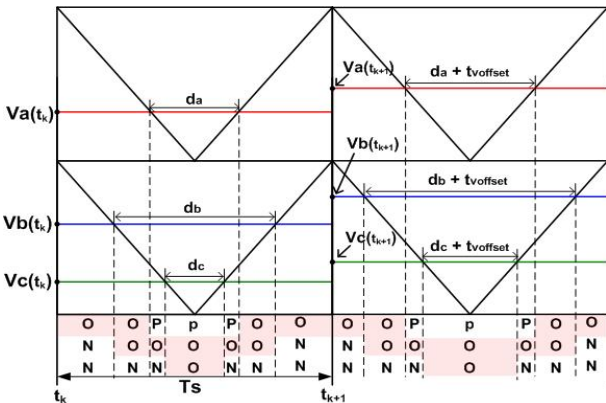


그림 3. 예측 제어의 타이밍도

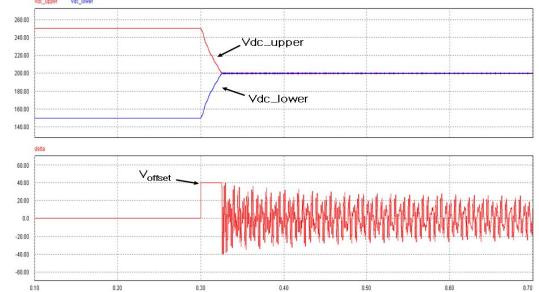


그림 4. 중성점 전류 예측을 통한 제안된 제어 방법의 경우

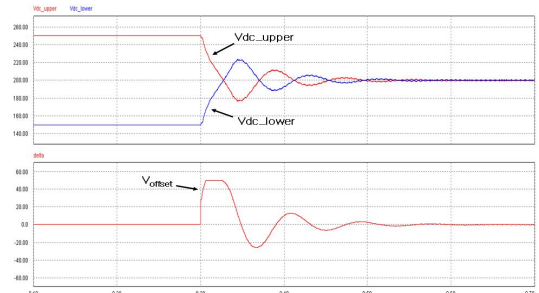


그림 5. PI 제어기를 사용한 경우

4. 결론

본 논문은 3 레벨 NPC 인버터의 중성점 전압 변동을 제어하기 위해 중성점 전류의 예측을 활용한 간단한 제어 기술을 제안하였다. 제안된 방법은 한 샘플링 앞선 시점의 중성점 전류를 예측하여, 현재 시점의 중성점 전류와의 계산을 통해 V_{offset} 을 구한다. 계산한 V_{offset} 을 각 전압에 더해 줌으로써 중성점 전압의 변동을 제어 한다. 제안된 방법의 유효함은 시뮬레이션을 통해 입증하였다

참고 문헌

- [1] C. Newton and M. Sumner, "Neutral point control for multi level inverters: Theory, design and operational limitations," in Proc. Ind. Appl. Soc. (IAS), New Orleans, LA, Oct. 1997, vol. 2, pp. 1336-1343.