

SEMI F47을 만족하는 10kW급 3상 전압 새그 보상기 개발

채승우, 차한주
충남대학교

Development of three phase 10kW voltage sag compensator

Seungwoo Chae, Hanju Cha
Chungnam National University

ABSTRACT

본 논문에서는 SEMI F47을 만족하며 3상 계통에 적용 가능한 전압 새그 보상기를 구성하는 알고리즘과 설계과정을 기술하였다. 제안된 알고리즘을 검증하기 위해 PSIM 시뮬레이션 프로그램을 통해 시뮬레이션 하였고, 시제품 제작을 통해 성능을 검증 하였다.

1. 서론

최근 들어 고도 정보화 사회를 맞이하여 컴퓨터 및 정밀기기 등의 수요가 증가함에 따라 모든 전자장비의 시스템 운영에 일치하는 양질의 전력을 공급할 수 있어야 한다. 계통 사고나 새그 발생 시 중요부하에 막대한 악영향을 줄 수 있으므로, 계통 사고나 새그시에도 빠른 검출을 하여 부하에 안정된 전원 공급이 요구된다. 즉 불안정한 전력으로부터 중요부하의 보호가 요구되며 본 논문에서는 사고나 새그 현상을 빠르게 검출하여 중요부하를 계통으로부터 분리시키고 슈퍼커패시터를 이용한 전력 보상 장치를 설계하였다. 새그 검출을 위해 개선된 MAPF 기법을 적용하여 0.5msec이내에 새그를 검출하고, 빠른 보상이 이뤄질 수 있는 보상장치 개발 과정을 기술하였다. 반도체 공정 시 안정된 전력이 요구됨에 따라 SEMI F47 전기 품질 규정에 만족하는 보상기를 설계하였다. 그림1의 SEMI F47 기준은 전압 새그 정도에 따른 보상기에 요구되는 보상시간을 나타낸다.^[1]

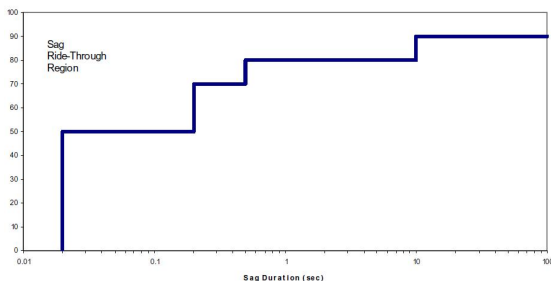


그림1. 전압 새그 에 따른 SEMI F47 내성기준

2. 3상 전압 새그 보상기

2.1 3상 전압 새그 보상기의 구조

전압 보상기 동작 시 필요한 알고리즘은 새그 검출기법, 싸

이리스터 동작기법, 인버터 출력전압 제어 기술이 요구된다. 계통 정상상태에서는 양방향 싸이리스터를 통해 부하는 계통과 연결되고, 병렬로 연결된 보상기는 변압기와 DC/AC 전력변환기기를 통해 슈퍼커패시터를 기준 정전압으로 유지하며 계통 이상 시에 대비하는 동작을 한다. 계통 새그나 사고 발생 시 빠르게 이상 상태를 검출 하여 싸이리스터를 통해 계통과 부하를 분리하고 슈퍼커패시터에 충전된 전력을 DC/AC 인버터를 통해 부하에 공급한다.

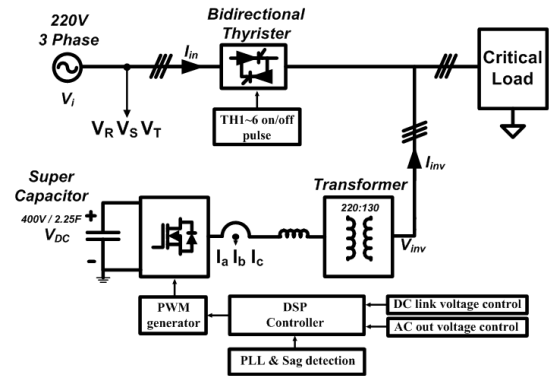


그림2. 3상 전압 새그 보상기 구성도

2.2 슈퍼커패시터 뱅크 용량 선정

부하에 따라 방전시간이 결정되고, 부하의 최대 용량을 산정 후 이에 맞는 슈퍼커패시터의 용량을 산정한다. 본 연구에서는 NESSCAP사의 슈퍼커패시터를 단일 소자로 구성하였다.

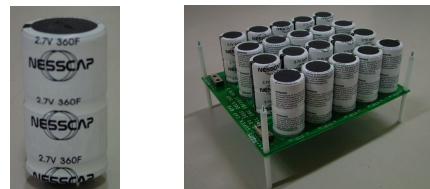


그림3. 슈퍼커패시터 (a) NESSCAP사의 2.7V 2.7V 슈퍼커패시터 (b) 20EA 직렬 커패시터뱅크 모듈

슈퍼커패시터는 8%의 여유를 고려하여 정격전압을 2.5V로 사용하였으며, 최소 동작전압은 60%인 1.5V로 선정하였다. 따라서 슈퍼커패시터뱅크의 운전 영역은 최소 240V에서 400V까지 운전하고 160개를 직렬 연결하여 제작하였다. 슈퍼커패시터의 저장용량은 115kJ이며 10kW부하 보상시 11.5초간 보상 가능하다.

2.3 3상 전압 새그 검출 기법

계통 사고나 새그 시 중요부하에 가해지는 불안정한 전력을 빠르게 차단하고 보상하기 위해서는 빠른 검출 기법이 필수적이다. 본 논문에서는 기존의 전 대역 필터를 보완하여 전 위상에서 빠르게 피크 전압 검출이 가능한 MAPF(Modified all pass filter)를 적용하였다.

기존의 전 대역 필터는 전압강하 시 딜레이가 자연적으로 생성되게 되어 있다. 이를 완화 할 수 있는 수정된 전 대역필터를 살펴보면 식(1),(2)를 사용하여 식(3)의 값을 구해 전압강하의 발생 여부를 판단하고, 식(4)로 동작시켜 빠른 검출 결과를 얻을 수 있다.^[2]

$$\Delta V_{ds} = V_{ds}(k) - V_{ds}(k-1) = \cos\theta \quad (1)$$

$$\Delta V_{qs} = V_{qs}(k) - V_{qs}(k-1) = \sin\theta \quad (2)$$

$$\Delta V_S = \sqrt{\Delta V_{ds}^2 + \Delta V_{qs}^2} \quad (3)$$

$$V_{qs}(k) = -cV_{qs}(k-1) + cV_{ds}(k-1) + V_{ds}(k-1) \quad (4)$$

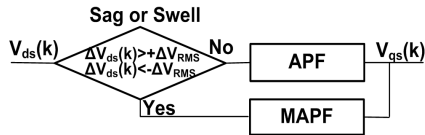


그림4. 수정된 전 대역 필터 동작 블록다이어그램

본 검출 기법은 전 위상에서 0.5msec 이내에 전압 새그 검출이 가능하다.

2.4 양방향 싸이리스터 동작

계통 정상 상태 시 싸이리스터는 양방향 전류를 흘려주고 새그 신호가 감지되면 빠르게 턴오프 하여 계통과 부하를 분리시키는 역할을 한다. 새그 신호가 검출되고 싸이리스터가 오프되지 못한 상황에서 인버터가 보상을 시작하게 되면 계통 전압과 인버터의 보상전압의 전위차가 생기고 시스템이 소손될 우려가 있다. 따라서 인버터는 싸이리스터를 턴오프시키는 동작을 수행하고 싸이리스터가 오프 된 후 보상 전압을 출력해야 한다. 스위치를 끄기 위한 시간과 출력 전압을 계산하고, 싸이리스터 오프 후 인버터는 보상 전압을 출력한다.

2.5 인버터 출력전압 제어

계통 전원의 사고나 새그 발생시 2.4절의 싸이리스터 off 동작을 거쳐 인버터는 정상 시 계통과 동일한 전력을 부하측에 전달해 주어야 한다. 정상 계통의 위상 정보와 P제어기를 통해 구현 하였으며 출력 전압은 식 (5)로 결정되어진다.

$$D = \frac{V_{phase1peak} \times K_T}{V_{dc}} \times G_{compare} = \frac{V_{phase2peak}}{V_{dc}} \times G_{compare} \quad (5)$$

변압기 2차측 즉 인버터가 출력해야할 전압은 $V_{phase2peak}$ 이며 $G_{compare}$ 는 비교되는 삼각파의 스케일링을 위한 게인, K_T 는 변압기 권선비를 나타낸다. 위상정보 θ 값은 변압기 결선에 따른 보상된 θ_2 를 계산하여 적용한다.

3 시뮬레이션 및 실험 결과

그림5, 6, 7에 시뮬레이션과 실험 결과를 나타내었고, PSIM 시뮬레이션 프로그램을 통해 시뮬레이션하였다.

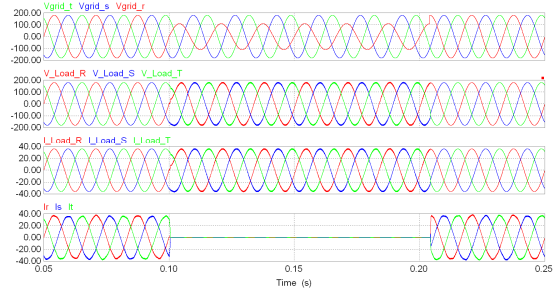


그림5. a상 30% 새그 발생 시 부하의 전압 보상 시뮬레이션 (a)R상 순간 전압 30% 새그 발생시 계통 전압 (b)부하 상 전압 (c)부하 상 전류 (d)계통 상전류

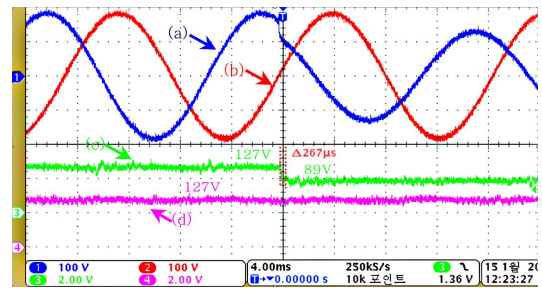


그림6. a상 30% 새그 발생 시 Vpeak 검출 (a)Vr 상전압 (b)V_s 상 전압 (c)R상 피크전압 검출 (d)S상 피크전압 검출

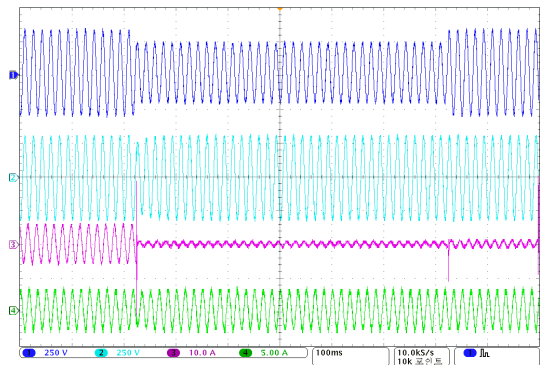


그림7. 30% 새그 발생 실험 (a)상전압 (b)부하 전압 (c)계통 입력 전류 (d)부하 전류

3. 결론

본 논문에서는 SEMI F47 규격을 만족하는 3상 전압 새그 보상기기를 수퍼커패시터를 이용하여 구현하였다. 보상 시스템에 요구되는 제어 알고리즘을 서술하고 시뮬레이션과 실험을 통하여 이론을 검증 하였다.

참고 문헌

- [1] SEMI F47, IEC61000 4 11, 4 34
- [2] H. Cha, S. Lee, T. Vu "A new fast peak detector for single or three phase unsymmetrical voltage sags", Energy Conversion Congress and Exposition (ECCE), 12 16 Sept. 2010, pp.434 440.