

계통연계형 3-레벨 NPC 인버터 시스템의 중성점 전압 불평형 제어

최의민, 정해광, 이교범
아주대학교

Simple Neutral-Point Voltage Control of Grid-Connected 3-level NPC Inverter system

Ui-Min Choi, Hea-Gwang Jeong, and Kyo-Beum Lee
Ajou University

초 록

본 논문은 계통연계형 3-레벨 NPC 인버터 시스템의 중성점 전압 불평형 제어기법을 제안한다. 3-레벨 NPC 인버터는 직류 단 커패시터를 2개로 나누어 사용하기 때문에 두 커패시터간의 전압차이가 발생할 수 있으며 이는 출력전류의 왜곡을 야기한다. 본 논문에서는 복잡한 모델링을 통한 제어기 설계나 공간 벡터 전압 변조 방법의 변형 없이 간단하게 시간오프셋을 추가하여 N형과 P형의 small 전압 벡터의 인가시간을 조절함으로써 중성점 전압 불평형을 제어하고, 복잡한 계산 없이 적절한 시간오프셋을 구한다. 10kW급 계통연계 3-레벨 NPC 인버터 모델을 기반으로 수행된 시뮬레이션 결과를 바탕으로 제안하는 제어기법의 타당성을 보인다.

1. 서 론

최근 화석연료와 원자력에너지의 환경 문제 및 천연자원의 고갈로 인해 신재생 에너지의 관심이 증가하고 있다. 이에 따라 계통연계를 위한 전력변환시스템의 관심 또한 증가하고 있으며 특히 멀티레벨 인버터에 많은 연구가 이루어지고 있다. 이 중에서 NPC 인버터로 불리는 3-레벨 다이오드 클램프 인버터가 가장 널리 사용되고 있다. NPC 인버터는 직류 단 커패시터를 2개로 나누어 사용하기 때문에 이 두 커패시터간의 전압 차이가 발생할 수 있으며 이는 출력전류의 왜곡을 야기한다. 이 문제를 해결하기 위해 많은 연구들이 수행되고 있다.

C. Newton은 전압오프셋에 따른 중성점 전류의 변화 분석을 기반으로 제어기를 설계하여 중성점 전압 불평형을 제어하였지만 제어기 이득에 대한 분석이 없어 실제 이 제어기를 사용하는데 많은 어려움이 있다. 중성점 전류 분석 역시 R-L부하나 모터 운전 상황에서의 분석이므로 계통연계 상황과는 차이가 있다^[1]. A. Lewicki는 공간 벡터 전압 변조 방법을 변형하여 중성점 전압 불평형을 제어하였지만 이는 매우 복잡하므로 사용에 어려움이 있으며 출력전류의 THD에 영향을 줄 수 있다^[2].

본 논문은 복잡한 분석을 통한 제어기 설계나 공간 벡터 전압 변조 방법의 변형 없이 스위치 ON시간에 시간오프셋을 추가함으로써 N형, P형 small 전압 벡터의 인가시간을 조절하여 중성점 전압 불평형을 제어하며 간단하게 적절한 시간오프셋을 구하는 기법을 제안한다.

2. NPC 인버터의 중성점 전압 불평형 제어

2.1 전압벡터에 따른 중성점 전압의 변화

3레벨 인버터는 스위칭 상태에 따라 27가지의 전압벡터가 존재하며 이를 크기에 따라 4개의 그룹(zero, small, medium, large)으로 나눌 수 있다. 이 중 small 전압 벡터와 medium 전압 벡터가 중성점 전압의 변화에 영향을 주지만 medium 전압 벡터의 영향은 전류의 방향에 의존하므로 이를 정의하기는 어렵다. 중성점 전압을 균일하게 유지하기 위해서는 P형, N형 small 전압벡터의 인가시간이 같아야 하는데 이는 다시 말하면 이 두 전압 벡터의 인가시간을 조절함으로써 중성점 전압을 제어할 수 있다는 것을 의미한다. 이 두 전압벡터의 인가시간은 스위치 ON 시간에 시간오프셋을 추가함으로써 조절가능하다.

2.2 시간오프셋 추정

상단 커패시터의 전압이 하단 커패시터의 전압보다 큰 경우에는 P형 small 벡터의 인가시간을 증가시켜 주어야하며 이는 음의 시간오프셋을 더해줌으로써 가능하다. 반대로 하단 커패시터의 전압이 상단의 전압보다 클 경우에는 양의 시간오프셋을 더해주어 N형 small 벡터의 인가시간을 증가시켜 주어야한다. 시간오프셋은 두 커패시터 전압차이를 이용하여 추정하며 아래식과 같다.

$$t_{offset} = t_{offset-old} \pm \Delta t_{offset} \quad (1)$$

여기서 $t_{offset-old}$ 는 이전 주기의 시간오프셋이고 Δt_{offset} 의 크기는 두 커패시터의 전압차이에 의해 결정되며 두 커패시터의 전압 차이는 v_{dif} 로 정의한다.

만약 $|v_{dif}| > |v_{dif-max}|$ 이면 시간오프셋의 크기는 $t_{offset-max}$ 이며 이 값은 전압 변조 지수가 1을 넘지 않도록 설정하여 준다. $t_{offset-max}$ 는 아래의 식과 같이 구할 수 있다.

$$m_a = \frac{\sqrt{3}}{V_{dc}} (V_{ref} + V_{t-max}) = 1 \quad (2)$$

$$V_{t-max} = \left(\frac{\sqrt{3}}{V_{dc}} - V_{ref} \right) \quad (3)$$

$$t_{offset-max} = \left(\frac{2V_{t-max}}{V_{dc}} \times \frac{T_{sw}}{2T_{dock}} \times T_{dock} \right) \quad (4)$$

식 (3)을 식 (4)에 대입하면

$$t_{offset-max} = \left(\frac{1}{\sqrt{3}} - \frac{V_{ref}}{V_{dc}} \right) \times T_{sw} \quad (5)$$

$|v_{dif}|$ 가 $|v_{dif-min}| < |v_{dif}| < |v_{dif-max}|$ 의 범위이면 Δt_{offset} 을 αT 로 한다.

$|v_{dif}|$ 가 $|v_{dif-normal}| < |v_{dif}| < |v_{dif-min}|$ 의 범위이면 Δt_{offset} 을 βT 로 한다.

여기서 α 의 범위는 (10~20), β 의 범위는 (1~2)이며 T 는 digital signal controller의 clock이다.

$|v_{dif}| < |v_{dif-normal}|$ 이면 정상상태로 간주하여 Δt_{offset} 을 0으로 하며 $v_{dif-normal}, v_{dif-min}, v_{dif-max}$ 는 적절히 선정한다. 다음 두 가지 각각의 경우에 대해서 5가지의 상황을 고려한다.

1. $V_{dc-p} > V_{dc-n}$ 인 경우

- ① $|v_{dif}| > |v_{dif-max}|$, 시간오프셋 t_{offset} 은 $t_{offset-max}$ 의 크기를 갖으며 음의 값이다.
- ② $v_{dif} > 0$ & $v_{dif-old} > v_{dif}$, $t_{off-old}$ 는 음의 값이며 중성점 전압 불평형이 계속되고 있으므로 시간 오프셋이 더 큰 음의 값을 갖도록 Δt_{offset} 을 빼야한다.
- ③ $v_{dif} < 0$ & $v_{dif-old} > v_{dif}$, 이 상황은 실제 필요한 시간오프셋 보다 더 큰 크기의 음의 시간오프셋이 더해졌을 경우 발생하므로 Δt_{offset} 을 더해야 한다.
- ④ $v_{dif} > 0$ & $v_{dif-old} < v_{dif}$, $t_{off-old}$ 는 음의 값이며 이 상황은 필요한 시간오프셋보다 더 작은 크기의 음의 시간오프셋이 더해졌을 경우 발생하므로 더 큰 크기의 음의 시간오프셋을 갖기 위해 Δt_{offset} 을 빼야한다.
- ⑤ $|v_{dif}| < |v_{dif-normal}|$, 이 상황은 정상 상태로 간주하므로 Δt_{offset} 은 0이 된다.

2. $V_{dc-p} < V_{dc-n}$ 인 경우

- ① $|v_{dif}| > |v_{dif-max}|$, 시간오프셋 t_{offset} 은 $t_{offset-max}$ 의 크기를 갖으며 양의 값이다.
- ② $v_{dif} > 0$ & $v_{dif-old} > v_{dif}$, $t_{off-old}$ 는 양의 값이며 중성점 전압 불평형이 계속되고 있으므로 시간 오프셋이 더 큰 양의 값을 갖도록 Δt_{offset} 을 더해야 한다.
- ③ $v_{dif} < 0$ & $v_{dif-old} > v_{dif}$ 이 상황은 실제 필요한 시간오프셋 보다 더 작은 크기의 양의 시간오프셋이 더해졌을 경우 발생하므로 Δt_{offset} 을 더해야 한다.
- ④ $v_{dif} > 0$ & $v_{dif-old} < v_{dif}$, $t_{off-old}$ 는 양의 값이며 이 상황은 필요한 시간오프셋보다 더 큰 크기의 양의 시간 오프셋이 더해졌을 경우 발생하므로 더 작은 크기의 양의 시간오프셋을 갖기 위해 Δt_{offset} 을 빼야한다.
- ⑤ $|v_{dif}| < |v_{dif-normal}|$, 이 상황은 정상 상태로 간주하므로 Δt_{offset} 은 0이 된다.

그림 1(a)는 제안한 방법을 이용하였을 때의 커패시터 전압의 변화를 보여주며 그림 1(b)는 추정된 시간오프셋을 보여준다. 0.5초에서 알고리즘이 적용되었으며 약 0.25초 후에 중성점 전압 불평형이 사라지고 시간오프셋이 고정 값으로 추정되는 것을 확인할 수 있다.

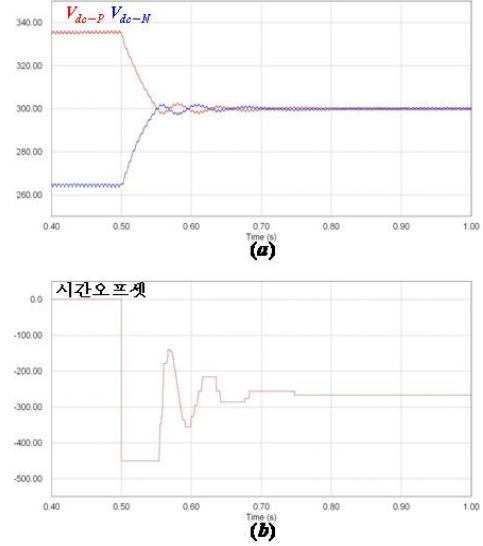


그림 1 시간오프셋 추정 방법을 이용한 중성점 제어
Fig. 1 Neutral point voltage control by using the estimated time offset

3. 결 론

본 논문은 계통연계형 3-레벨 NPC 인버터 시스템의 중성점 전압 불평형 제어기법을 제안하였다. 이 방법은 복잡한 모델링을 통한 제어기설계나 공간벡터 전압변조 방법의 변형 없이 시간오프셋을 스위치 ON 시간에 추가하여 전압 불평형을 제어할 수 있으며, 간단히 필요한 시간 오프셋을 구할 수 있는 장점이 있다. 제안된 방법의 결과를 10kW급 계통연계 시스템을 모의한 시뮬레이션을 통하여 검증하였다.

본 논문은 2011년도 한국에너지기술평가원(지식경제부)의 재원으로 에너지자원기술개발사업 지원을 받아 수행된 것임(20111020400030-11-1-000).

참 고 문 헌

- [1] C. Newton and M. Sumner, "Neutral point control for multi-level inverters: Theory, design and operational limitations," in Proc. Ind. Appl. Soc. (IAS), New Orleans vol. 2, pp. 1336-1343, Oct. 1997.
- [2] A. Lewicki, Z. Krzeminski, and H. Abu-Rub, "Space-Vector Pulsewidth Modulation for Three-Level NPC Converter with the Neutral Point Voltage Control," IEEE Transaction on Industrial Electronics, vol. 58, no. 11, pp. 5076-5086, 2011. Nov.