

인버터 출력 전류의 DC offset 제거를 위한 PWM 구동방법

*홍기남, *최익, *최주엽, 안진웅**, 이동하**

*광운대학교, 대구경북과학기술원**

Novel PWM-driven methods of inverter for removing DC offset current

*Kinam Hong, *Ick Choy, *Juyeop Choi, JinungAn**, Dongha Lee**

*Kwangwoon University, DaeguGyeongbuk Institute of Science & Technology**

Abstract

본 논문은 인버터의 PWM구동 시 출력 전류에 발생하는 DC offset을 제거 하는 방법을 제안한다. 인버터의 PWM구동 시 소자 단락을 막기 위해 필수적으로 적용하는 deadtime과 각 스위치 소자의 voltage drop으로 인해 출력에 왜곡이 발생한다. 이상적인 스위치인 경우에는 이 두 가지의 왜곡을 feedforward로 보상하면 된다.^[1] 하지만 스위치 소자가 이상적이지 않기 때문에 각 스위치 소자의 voltage drop의 차이와 on & off time delay의 차이는 출력 전류에 DC offset을 발생시킨다. 따라서 deadtime과 스위치 voltage drop에 대한 보상과 함께 출력 전류의 DC offset을 feedback으로 하여 보상되지 못한 왜곡을 추가적으로 보상하여 결론적으로 출력 전류의 DC offset을 제거할 수 있게 하였다. 제안된 기법은 시뮬레이션을 통하여 그 타당성을 확인하였다.

1. 서론

교류 전동기 구동 시스템에서 계통 연계형 인버터까지 많은 분야에서 빠른 스위칭이 가능한 MOSFET, IGBT와 같은 스위칭 소자를 사용하여 출력 전압과 주파수를 동시에 제어할 수 있는 전압형 PWM(Pulse Width Modulation) 인버터를 사용하고 있다.

일반적으로 전압형 PWM 인버터는 회로의 단락을 방지하기 위해 삽입된 deadtime과 스위칭 소자의 voltage drop 및 on & off time delay 등과 같은 스위칭 소자의 비선형적인 특성에 의해 출력 전류와 출력 전압에 왜곡이 존재한다. 이로 인해 출력 전압의 기본파 성분이 감소하며 전동기 제어 시에는 소음과 진동이 유발되고 계통 연계형 인버터에서는 THD(Total Harmonic Distortion)의 증가와 출력 전류에 DC offset이 발생한다. 특히 저전압 대전류 시스템에서 그 영향이 크게 나타나고 DC offset은 계통 연계형 인버터에서는 더욱 치명적이다.

deadtime과 switch voltage drop, on & off time delay의 영향을 가장 간단한 토폴로지에서 분석을 하였고 기본적인 영향에 대해서 feedforward로 보상을 하고 실제로 발생하는 추가적인 영향에 대해서는 출력 전류의 DC offset을 feedback으로 하여 추가로 보상을 하여 결국 출력 전류의 왜곡 보상과 DC offset의 제거를 동시에 이루었다.

2. 출력 왜곡 보상과 출력 전류 DC offset 제거

2.1 Deadtime and switch voltage drop compensation

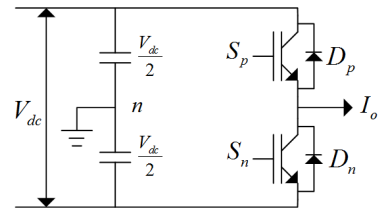


그림 1 단상 PWM 인버터

출력 전류 I_o 를 인버터에서 나가는 방향을 (+)방향으로 인버터로 들어오는 방향을 (-)방향으로 정의하고 각 방향일 때의 출력 전압 V_o 를 평균 전압으로 분석하면 전류가 (+)방향이면 스위치 S_p 와 다이오드 D_n 의 voltage drop의 영향이 나타나고 전류가 (-)방향이면 스위치 S_n 과 다이오드 D_p 의 voltage drop의 영향이 나타난다.

PWM 반주기 기준으로 출력 전류가 (+)방향일 때 deadtime의 영향이 나타나는 구간과 나타나지 않는 구간, 출력 전류가 (-)방향일 때 deadtime의 영향이 나타나지 않는 구간과 나타나는 구간으로 총 4가지의 경우 ①, ②, ③, ④로 나누어 분석할 수 있다. 각 구간마다 보상해야 할 값을 duty(D)에 비례하는 값(ΔD)으로 표현할 수 있는데 이상적으로 스위치 소자의 voltage drop(V)이 모두 같다면 각 구간마다 feedforward로 보상해야 할 값들은 다음과 같다.(D:duty 대비 deadtime의 비율)

$$\textcircled{1}: \Delta D = D + \frac{V}{V_{dc}}, \quad \textcircled{2}: \Delta D = \frac{V}{V_{dc}} \quad (1)$$

$$\textcircled{3}: \Delta D = -\frac{V}{V_{dc}}, \quad \textcircled{4}: \Delta D = -D - \frac{V}{V_{dc}} \quad (2)$$

이상적인 스위치 일 때의 시뮬레이션의 전류 출력 파형을 기준 전류와 비교, 보상 후 파형을 그림 2에 나타내었다.($V_{dc}=24V$, Deadtime=3us, 스위치 voltage drop=1V, bipolar SPWM)

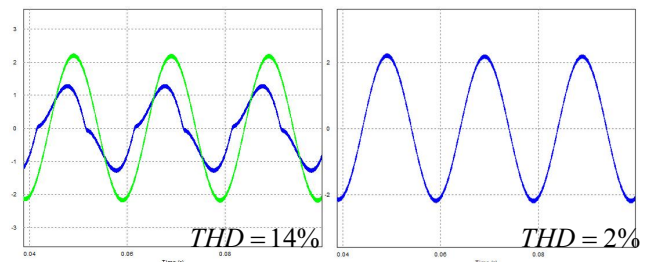


그림 2 Deadtime과 스위치 voltage drop 보상 시뮬레이션

2.2 Output current DC offset occurrence

스위치 소자가 이상적이지 않기 때문에 식(1), (2)는 식(3), (4)로 다시 표현될 수 있다. α 성분은 각 구간마다 스위치 voltage drop의 차이로 나타나는 성분이고, D_{on} , D_{off} 는 on & off time delay때문에 생기는 성분이다. 인버터 출력 한 주기 동안 출력 전류의 방향이 (+), (-) 방향일 때 각각 보상해야 할 값(ΔD)의 합이 차이가 나면 출력 전류에 DC offset이 발생한다.

$$\textcircled{1}: \Delta D = D + \frac{V}{V_{dc}} + \alpha_{\text{case1}} + D_{\text{ON1}}, \quad \textcircled{2}: \Delta D = \frac{V}{V_{dc}} + \alpha_{\text{case2}} - D_{\text{OFF1}} \quad (3)$$

$$\textcircled{3}: \Delta D = -\frac{V}{V_{dc}} + \alpha_{\text{case3}} + D_{\text{OFF2}}, \quad \textcircled{4}: \Delta D = -D - \frac{V}{V_{dc}} + \alpha_{\text{case4}} - D_{\text{ON2}} \quad (4)$$

2.3 Output current DC offset removal simulation

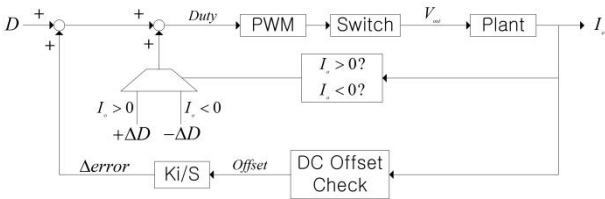


그림 3 Deadtime과 SW voltage drop 보상 및 DC offset 제거를 위한 제어블록

그림 3의 제어 블록도에서 보듯이 전류의 방향을 판단해서 식(1), (2)에 계산된 보상 값을 feedforward로 보상하고 식(3), (4)에서 보여진 스위치 voltage drop의 차이, on & off time delay의 차이로 발생한 출력 전류의 DC offset은 DC offset check 블록에서 출력 전류를 한 주기 마다 적분하여 offset을 계산한 후 feedback으로 [제어기를 통해 duty에 증감해 줌으로써 추가적으로 왜곡을 보상할 수 있다. 결론적으로 출력 전류의 DC offset이 제거 되는 것이다.

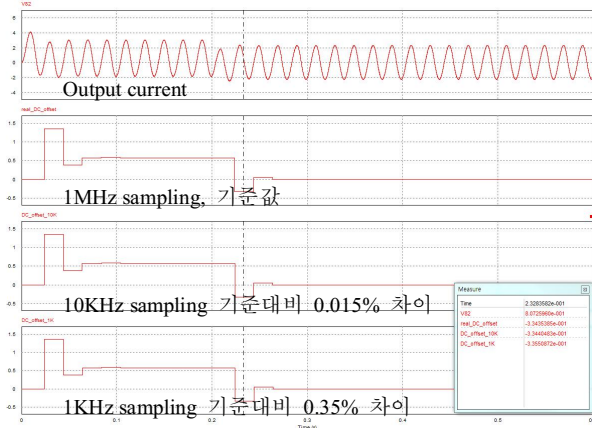


그림 4 DC offset check block sampling period 비교

그림 4는 제어 블록에서 DC offset check 블록에 출력 전류를 입력할 때 출력 전류의 sampling period 마다의 DC offset 계산 오차를 1MHz를 기준으로 하여 비교한 것이다. 실제 제어기에서 구현 시에 최소 10KHz이상으로 sampling을 해야 사용 가능하다는 것을 알 수 있다.

그림 5는 그림 1의 Sn 스위치의 voltage drop을 다른 스위치에 비해 더 크게 하여 시뮬레이션 한 것이고 그림 6은 Sn 스위치의 on time delay를 다른 스위치에 비해 길게 한 것이다. 식(3), (4)에서 계산 했듯이 스위치

voltage drop의 차이, on & off time delay의 차이가 DC offset을 발생 시켰다. 이를 그림 3에 제안한 제어기로 보상을 한 것이다.

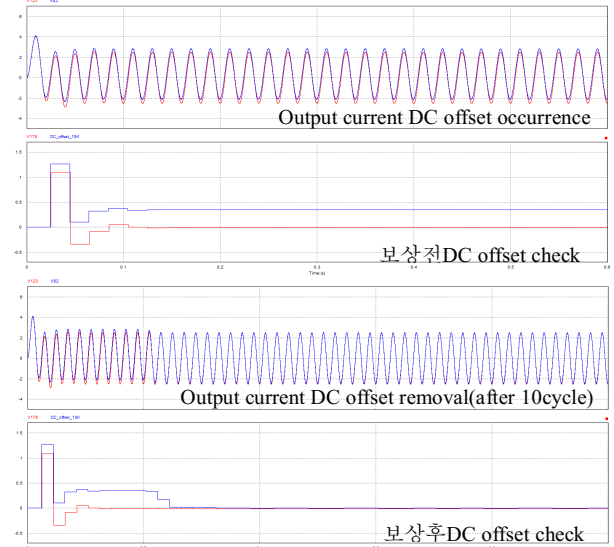


그림 5 스위치 voltage drop 차이 시뮬레이션

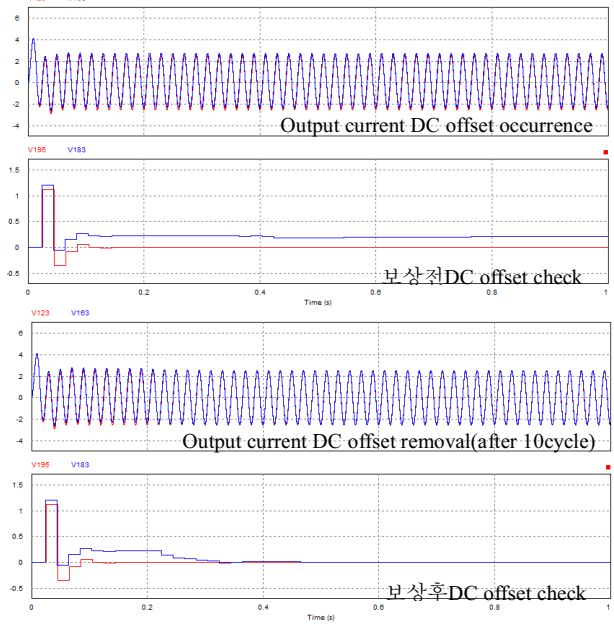


그림 6 on & off time delay 차이 시뮬레이션

3. 결론

하드웨어 추가 없이 간단한 방법으로 PWM 인버터의 출력 전류의 왜곡을 보상할 수 있었고 소프트웨어적으로 빠르게 출력 전류의 DC offset을 체크 및 제거할 수 있었다.

본 연구는 교육과학기술부의 대구경북과학기술원 일반사업연구비 지원에 의해 수행되었습니다.

참고 문헌

[1] Seung-Gi Jeong, Min-Ho Park, "The Analysis and Compensation of Dead-Time Effects in PWM Inverters", IEEE Trans. on Industrial Electronics, Vol.38, No.2, pp.108-114, 1991.