

T-타입 3레벨 인버터에서의 PWM 방식에 따른 손실 분석

신호준*, 하정익*, 서한솔**, 박영재**

서울대학교 전기컴퓨터공학부*, 삼성전자 DMC 연구소**

Loss Analysis of T-type 3-level Inverter

Hojoon Shin*, Jung Ik Ha*, Han Sol Seo**, and Young Jae Park**

*School of Electrical Engineering and Computer Science, Seoul National University,

**SAMSUNG ELECTRONICS DMC R&D Center

ABSTRACT

본 논문은 T 타입 3 레벨 인버터에서의 PWM 방식에 따른 효율 변화에 대한 것이다. T 타입 3 레벨 인버터는 구조적 특성으로 인해 기존 3 레벨 인버터보다 도통 손실이 줄어들고, 최상단 및 최하단 스위치의 사용 빈도에 따라 추가적으로 손실을 줄일 수 있다. 이에 본 논문에서는 각 PWM 방식에 따라 변하는 평균 도통 소자 개수에 대해 계산하고, 출력 전압 변화에 따른 효율을 분석한다.

1. 서론

2000년대에 들어서 세탁기, 에어컨과 같은 가전제품에도 인버터를 이용한 벡터 제어 기술이 사용되고 있다. 인버터가 적용된 시스템은 가변 속도 제어가 가능하고 과거의 ON/OFF 제어 방식보다 월등히 높은 에너지 효율로 인해 그 효율성이 나날이 증가하고 있다. 또한 산업에 적용된 대부분의 인버터는 2레벨 전압형 인버터이며 그 이유는 구조의 단순함과 검증된 신뢰성에 있다.^[1]

하지만 저전압 응용기술에서도 3 레벨 인버터를 사용하려는 연구가 진행되어 왔으며,^[2] 3 레벨 인버터는 일반적으로 2 레벨 인버터보다 효율이 높은 것으로 알려져 있어 고효율 시스템 구현이 가능하다. 그 중에서도 T 타입 3레벨 인버터는 구조적 특성으로 인해 기존의 3레벨 인버터보다 도통 손실이 낮아, 태양광 발전 시스템과 같은 토폴로지에 연구 및 적용이 되고 있다.^[3]

본 논문에서는 T 타입 3레벨 인버터에 대해 소개하고, 시스템에서의 손실을 분석한다. 또한 본 시스템이 PWM 방식에 따라 도통 손실을 추가적으로 줄일 수 있음을 검증하고, 각 PWM 방식에서의 손실을 비교한다.

2. 본론

2.1 T-타입 3레벨 인버터

T 타입 3레벨 인버터는 그림 1과 같은 구조를 가진다. 기존 2레벨 인버터에 비해서 전력 스위치가 6개 증가하지만, 3레벨 인버터 중 일반적으로 사용되던 다이오드 클램프드 인버터에 비해서는 다이오드 6개를 줄일 수 있는 구조이다. 그림에서 스위치 S_3 가 턴온되면 $V_{dc}/2$, 양방향 스위치 S_2 , S_1 이 턴온되면 0,

S_0 가 턴온되면 $V_{dc}/2$ 가 출력된다.

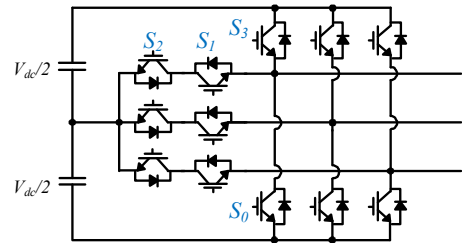


그림 1 T-타입 3레벨 인버터

Fig. 1 T-type 3-level Inverter

본 시스템에서 중성단 전압을 출력할 경우 양방향 스위치 S_1 , S_2 를 통해 도통되지만, 최상단 및 최하단을 사용할 때는 스위치 S_3 또는 S_0 만이 도통되므로 평균 도통 소자의 개수를 줄일 수 있는 장점이 있다. 이는 모든 스위칭 상태에서 도통 소자가 두 개인 다이오드 클램프드 인버터보다 도통 손실이 줄어든다는 것을 의미하며, 3레벨 인버터의 스위칭 손실이 동일함을 고려하면 구조적으로 높은 효율을 가질 수 있다.

2.2 T-타입 인버터에서의 PWM 방식에 따른 손실

본 절에서는 불연속 PWM(DPWM) 적용 시 T 타입 인버터의 도통 손실 변화에 대해 설명한다. DPWM은 기존 인버터에서 스위칭 손실을 줄이기 위해 제안되었으며, 3상 유효 출력 전압은 동일하되 특정 위상에서 스위칭 상태를 유지하도록 극 전압을 합성하는 방식이다. 해당하는 출력 상전류가 최대가 되는 지점에서 스위칭을 하지 않는 방식을 선정하는 것이 손실 측면에서 좋으며, 스위치 상태가 유지되는 위상에 따라 60°DPWM, 120°DPWM, 30°DPWM 등이 있다.

하지만 DPWM이 T 타입 인버터에 적용된다면 앞서 언급한 최상단 및 최하단 스위치가 한 개라는 특성으로 인해 공간 벡터 PWM(SVPWM)보다 추가적으로 도통 손실도 줄일 수 있다. 특히 전압 사용률(MI)이 낮은 영역에서는 중성단 전압의 사용률이 매우 커지는 SVPWM과는 달리, 최상단 및 최하단의 비중을 높여 전압을 합성하기에 평균 도통 소자 개수를 크게 줄일 수 있다. MI 변동에 따른 각 PWM 방식의 평균 도통 소자 개수는 표 1에 정리되어 있으며, 직류단 전압 균형을 고려해 출력 극전압이 기함수가 되는 DPWM만을 고려했다. 이때 스위칭 주파수는 16kHz로 모의했으며, 스위치와 다이오드는 동

일한 개수로 계산했다.

표 1에서 알 수 있듯이 DPWM 적용 시 대부분의 영역에서 평균 도통 소자 개수가 SVPWM보다 낮으며, 특히 MI가 매우 낮은 구간에서는 약 1.1개로 그 값을 크게 줄일 수 있다.

표 1 평균 도통 스위치 소자 개수
Table 1 Number of Average conducted switches

MI	3 level NPC	T type 3 level			
		SVPWM	60°DPWM	60°(+30°) DPWM	30°DPWM
0.1	2	1.92	1.11	1.09	1.10
0.3	2	1.77	1.33	1.29	1.25
0.5	2	1.61	1.55	1.48	1.41
0.7	2	1.45	1.51	1.43	1.34
0.9	2	1.29	1.34	1.29	1.25
1	2	1.22	1.23	1.22	1.20

평균 도통 소자만을 보았을 때는 30°DPWM이 손실 측면에서 유리해 보이나, 스위칭 손실을 모두 고려할 경우 인버터 전체 손실은 출력 부하 상황에 따라 달라진다. 정확한 손실 계산을 위해 식을 구하면 다음과 같다. A상 출력 상 전압 V_s 는 $V_{max}\cos(\omega t)$ 이고 출력 상전류 i_s 가 $I_{max}\cos(\omega t - \Phi)$ 일 때, 도통 손실 P_{con} 은 식 (1)과 같다.

$$P_{con} = \int_0^{2\pi} (\delta_2 P_{cT} + \delta_1 (P_{cT} + P_{cD}) + \delta_0 P_{cD}) d\omega t \quad (1)$$

$\delta_2, \delta_1, \delta_0$ 는 각각 최상단, 중성단, 최하단 통루율이며, 매 스위치 상태에 따라 0 또는 1의 값을 가진다. P_{cT}, P_{cD} 는 스위치와 다이오드의 도통 손실이고 각각 식 (2), (3)과 같이 구할 수 있다.

$$P_{cT} = V_T I_{max} \cos(\omega t - \Phi) + R_T I_{max}^2 \cos^2(\omega t - \Phi) \quad (2)$$

$$P_{cD} = V_D I_{max} \cos(\omega t - \Phi) + R_D I_{max}^2 \cos^2(\omega t - \Phi) \quad (3)$$

V_T, V_D 는 각각 스위치 및 다이오드에서의 턴온 전압, R_T, R_D 는 각 반도체 소자의 턴온 저항이다. 식 (1)을 통해 구해진 도통 손실은 앞서 계산한 평균 도통 소자 개수와 동일한 양상을 보인다. 인버터의 스위칭 손실은 식 (4)와 같이 구할 수 있다.

$$P_{sw} = \int_0^{2\pi} (N_{on} E_{on}(i_s(t)) + N_{off} E_{off}(i_s(t))) d\omega t \quad (4)$$

E_{on}, E_{off} 는 각각 턴온, 턴오프 시 에너지 손실, N_{on} 과 N_{off} 는 한 주기 내 턴온과 턴오프 횟수를 나타낸다. E_{on}, E_{off} 의 경우 스위칭 순간의 전류 크기에 따라 그 값이 달라지며, 본 논문에서는 특정 스위치의 데이터시트 그래프를 참조했다. 손실 계산을 위해 고려된 스위칭 소자는 Infineon사의 IKD15N60R이며 V_T, V_D 는 각각 1.7V, 1.65V이고, R_T 와 R_D 는 모두 11mΩ으로 고려했다.

그림 2에서 알 수 있듯이 스위칭 손실을 포함한 전체 인버터 손실을 고려했을 때에도 DPWM의 손실이 SVPWM에 비하여 현저히 작은 것을 확인할 수 있으며, 낮은 MI일수록 손실 차이가 커짐을 알 수 있다. 또한 항상 30°DPWM의 손실이 낮은 것이 아니라, 스위칭 손실의 변화로 인해 위상이 0°인 경우 60°DPWM에서 가장 낮은 손실을 가지는 것을 알 수 있다. 이외의 위상에서도 조건에 따라 최소 손실을 가지는 PWM이 달라진다.

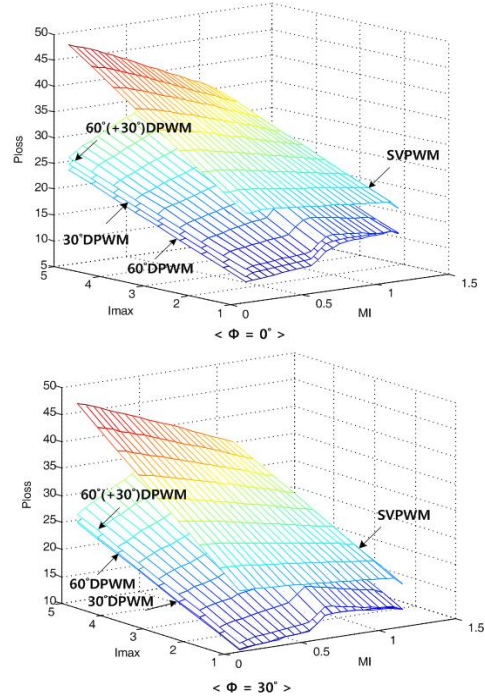


그림 2 PWM방식에 따른 T-타입 인버터 손실
Fig. 2 T-type Inverter losses according to PWM methods

3. 결론

본 논문에서는 T 타입 3레벨 인버터의 구조를 소개하고, PWM방식에 따른 손실에 대해 분석했다. 최상단 및 최하단 스위치의 사용 빈도를 높이는 DPWM의 경우 도통 손실을 줄일 수 있으며, 특히 낮은 MI에서 그 효과가 크다. 전체 인버터 손실을 고려했을 때도 DPWM이 SVPWM보다 손실을 저감할 수 있으나, 최소 손실 DPWM은 운전 상황에 따라 변할 수 있다.

이 논문은 삼성전자(주) DMC 연구소의 연구비 지원에 의하여 연구되었음.

참고 문헌

- [1] S. De, D. Banerjee, K. Siva kumar, K. Gopakumar, R. Ramchand, C. Patel, "Multilevel inverters for low power application," IET Power Electron., 2011, Vol. 4, Iss. 4, pp. 384-392, Jun. 2010.
- [2] Katsutoshi Yamanaka, Ahmet M. Hava, Hiroshi Kirino, Yoshiyuki Tanaka, Noritaka Koga, Tsuneo Kume, "A Novel Neutral Point Potential Stabilization Technique Using the Information of Output Current Polarities and Voltage Vector," IEEE Trans. Ind. Appl., vol. 38, no. 6, Nov./Dec. 2002.
- [3] D. Florica, E. Florica, G. Gateau, "Three level SNPC Commutation Cell: Features and Control," IEEE International Symposium, Ind. Electron., pp. 44-49, Jun/Jul. 2008.