

# HVDC 시스템 이중화 방안에 대한 고찰

Yil-Hwa Lee\*, Yong-Ho Jung\*\*

LS Industrial System  
Hoge-dong, Dongan-gu, Anyang-si, KOREA

## Abstract

HVDC는 새로 건설하는 대규모 송전 시스템에서 AC 송전 시스템을 대체하고 있다. DC 송전의 장점은 송전 손실이 적고, 케이블 효율이 좋아서 더 얇고 적은 수의 케이블로도 동일한 크기의 전력 송전이 가능하며 특히, 전력 시스템의 이상으로 과급되는 문제를 막을 수 있다. 본 논문에서는 HVDC 시스템을 운영하는데 있어서 가장 중요한, 시스템의 신뢰성을 높이기 위한 시스템의 이중화 구성을 분석하고, 이중화의 예시와 효율적인 방안을 제시한다.

## 1. Introduction

전력용 반도체 소자의 발전은 고압의 전력을 DC로 송전하는 것을 가능하게 하였다. 장거리 송전은 HVDC로 대체되고 있으며, 대용량 송전도 AC를 대체하고 있다. 시장의 성장과 규모를 감안하면 미래 송전 시장은 HVDC가 주축이 될 것은 분명하지만, ABB, Alstom, SIEMENS 3개 회사가 전세계 95% 이상의 시장을 독점하고 있다. 초기 투자의 부담과 전력 시장에서의 경험 부족은 신형 업체가 HVDC 사업을 시작하는데 있어 어려움을 준다. 하지만, 기간 산업으로서의 안정성과 계속 성장하고 확대되는 DC 송전 시장은 오늘날 가장 큰 매력을 가진 시장임을 부인할 수 없다.

HVDC 시스템에 있어서 가장 중요한 부분은 신뢰성과 안정성이다. 제어기 내부나 외부에서 어떠한 이벤트가 발생하더라도 시스템은 정상 동작을 유지할 수 있어야 한다. 이중화는 시스템의 신뢰성과 안정성을 높여주는 기초 시스템 디자인으로, 이중화를 어떻게 설계하느냐에 따라서 HVDC 시스템의 안정성의 특성이 정해진다. 본 논문에서는 HVDC 시스템의 이중화 방안에 대해서 논의하고 시스템 디자인 방안을 제시한다.

## 2. Main subject

### 2.1 HVDC 시스템

그림.1은 HVDC 시스템의 전체 구성도를 나타낸다. HVDC 시스템은 SCADA Level, Control & Protection Level 그리고 Field Level의 세 부분으로 구성된다. 그림에서 볼 수 있듯이 모든 Level의 구성 요소들은 대부분 이중화로 구성되어 있다. HVDC 시스템을 이루는 구성 요소들의 이중화 방안을 다음에서 살펴보기로 한다.

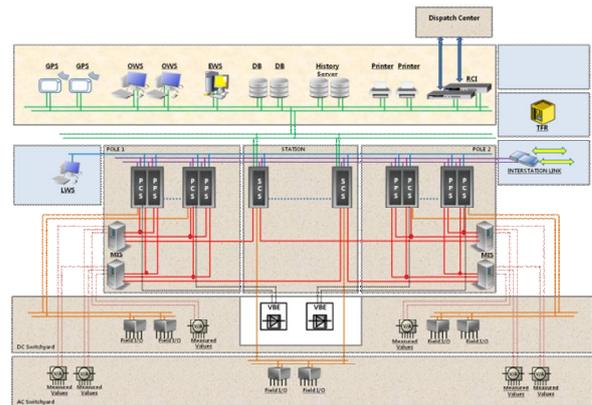


Fig. 1 HVDC 시스템 구성

### 2.2 SCADA Level

SCADA Level은 운영자가 상주하며 HVDC 시스템을 감시하고 제어하는 영역이다. SCADA level을 구성하는 요소로는 대표적으로 GPS, OWS, DB, RCI와 TFR 등이 있다. 어떤 요소를 이중화로 구성할 것인지 정하는 것은 시스템 설계자의 판단 역량에 의해서 결정된다. 예를 들어, GPS의 경우 시스템이 Time Critical하지 않다면 GPS Server에 이상이 생기더라도 수리하는 동안 시간의 정확도는 시스템의 요구사항을 만족시킬 수 있기 때문에 이중화로 구성하지 않아도 괜찮을 것이다. 하지만, HVDC System의 경우 Thyristor Valve를 us단위로 제어하는 시스템이므로 이벤트 및 사고 분석시 시간의 정확도는 매우 중요하다.

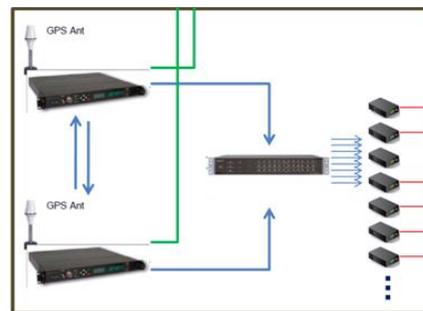


Fig.2 GPS 이중화 구성

그림.2는 GPS 이중화 구성을 나타낸다. GPS 서버는 이중으로 구성하고, 두 개의 GPS 서버로부터 오는 신호를 받아서 하나의 신호를 선택하여 출력하는 Switch 장비가 있다. GPS 신호 Switch 장비는 단일 구성이므로 이 장비 하나가 고장날 경우 GPS 안테나 및 GPS 서버를 이중으로 구성한 것은 무의미해진다. 물론 Switch 장비도 이중으로 구성할 수 있다. 만약, 그렇게 한다면, 제어기의 해당

보드는 시간동기 신호를 받아서 처리하는 신호 입력 포트가 2개가 되어야 하고, 내부적으로도 이를 처리하고, 고장 유무를 판단하는 알고리즘이 추가되어야 할 것이고, 보완된 알고리즘에 의해서 소모되는 시간과 다른 알고리즘 루프에 끼치는 영향도 판단해야 한다. 수십 ms단위의 제어시스템의 경우는 추가되는 알고리즘 루프가 큰 문제가 안되겠지만, us단위의 제어시스템의 경우는 추가되는 I/O 호출 및 함수가 소비하는 시간이 추가됨에 있어 신중해야 한다. 시간 동기 신호를 이중화로 하기 위해서는 H/W 및 S/W, 선로 배선 등 수정해야 할 부분이 많이 생겨난다. 시스템 디자이너는 이 모든 것을 판단하여 구성 요소의 이중화를 어느 선까지 할 지 신중하게 판단해야 한다. GPS의 경우는 Fig.2에 도시한 이중화 방법이 널리 사용된다.

OWS나 DB등은 워크스테이션이나 서버로 구성된다. 동일 장비를 두 대 구성하여 동일한 HMI를 설치하고 이터넷을 이중으로 구성하여 HMI 및 DB의 이중화를 구성한다.

TFR은 사용자의 요청에 의해서 일중화나 이중화로 구성된다. 이중화로 구성된 DB에도 데이터가 저장되므로 TFR을 보완할 수 있다 판단할 경우는 TFR을 일중화로 구성할 수 있고, 그것도 부족하다 판단할 경우 TFR을 이중화로 구성할 수 있다. 하지만, TFR의 경우 외부 CT/PT와 같은 설비로부터 신호를 직접 받는 경우 CT/PT장비로부터 추가로 받을 수 있는 신호 단자의 유무와 안될 경우 신호를 분배할 수 있는 장비를 추가로 개발해야 한다. 하지만, TFR이 CT/PT의 신호를 보드 신호 처리 전압 레벨로 변환한 신호를 받아서 처리하도록 HVDC 시스템을 설계하였다면 이중화로 쉽게 구성할 수 있을 것이다.

### 2.2 Control and Protection Level

그림.3은 C&P Level과 Field Level의 이중화 구성을 나타낸다. 제어와 보호 기능을 담당하는 C&P 시스템은 이중화로 구성되며 이중화를 처리하는 방법에는 Cold Standby 방식과 Hot Standby 방식이 있다. Cold Standby 방식은 제어기가 고장나면 보조 제어기가 새로 구동되는 방식으로 절체 시간이 느리지만 구조는 단순하여 구현하기 쉽다. Hot Standby 방식은 제어기 두 개가 동시에 동작하면서 출력도 동시에 내보낸다. 신호 선택을 위하여 COL(Change Over Logic)이 추가로 장착되며, COL은 제어기 두 곳에서 나오는 출력 중 하나를 선택하여 하나의 출력만 제어단으로 나가도록 한다. Hot Standby 절체는 고장인식 후 바로 이루어진다. COL의 FPGA 로직은 순간 절체를 가능하게 한다.

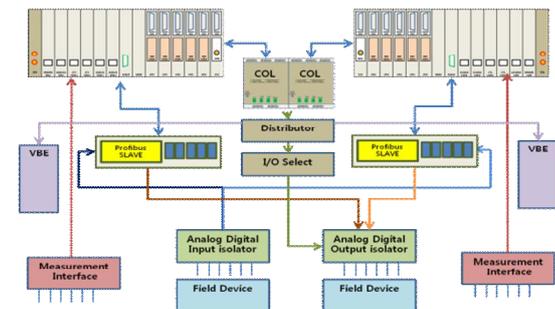


Fig.3 제어기 및 I/O 이중화 구성

### 2.3 Field Level

HVDC C&P 시스템에서 Field Level은 두 가지 기능을 수행한다. 첫째는 측정된 필드의 데이터를 변환해서 제어기에서 사용하는 것이다. 측정 데이터 처리 속도는 빠를수록 제어에 더 좋은 성능과 안정성 및 신뢰성을 제공한다. 측정값을 이중으로 처리하는 것은 필수지만, 어떤 방식으로 이중으로 처리할지는 선택이다. 동일 포인트에서 이중으로 측정된 값을 제어기에서 모두 받아서 처리할 지, 아니면 제어기가 각각 자신만의 독립된 측정 포인트를 가질지 선택해야 한다. 물론, 측정 값 이중화 방식은 시스템 제어기의 상호 인터페이스 구성 방식에 따라서 더 다양한 이중화 디자인이 가능하다.

두 번째는 필드 I/O 인터페이스로 필드 유닛들의 상태 정보를 입력받고, 제어 신호를 출력하는데 사용된다. 필드 I/O 인터페이스는 Time Critical하지 않은 신호를 처리하며 HVDC 시스템에서의 대부분의 I/O는 여기에 포함된다. 하지만, 대상 장비는 하나 이므로 대상 장비와의 I/O 인터페이스를 이중으로 구성하고 출력에는 COL의 신호를 받아서 처리하도록 한다.

### 2.4 VBE & Valve

AC를 DC로 변환하고, 다시 DC를 AC로 변환하는 Thyristor Valve의 제어는 HVDC의 핵심이다. VBE는 제어기로부터 받은 Thyristor 제어 신호를 받아서, 이 신호를 Thyristor로 분배하고, Thyristor 동작 제어와 감시를 하는 기능을 수행한다. Thyristor Valve는 단일 구성이지만, Thyristor Valve의 감시 및 제어 기능을 담당하는 VBE는 이중화로 구성 가능하다. VBE의 이중화 구성 방식 또한 기본적으로 Control 제어기와 1:1로 각각 물려서 사용되는 이중화 방식이나 Control 제어기 두 개 모두와 물려서 사용되는 이중화 방식이 사용된다.

## 3. Conclusion

시스템의 이중화는 필수다. 이중화라는 개념은 단순하지만, 시스템의 H/W와 S/W, 외부 인터페이스를 디자인하는 경우에 있어서 이중화는 매우 신중하게 다루어지고 결정되어야 할 사안이다. 하지만, 이중화를 많이 적용한다고 해서 시스템의 신뢰성과 안정성이 한 없이 증가하는 것도 아니다. 시스템의 특성에 맞추어 이중화의 정도를 조절해야 한다. 가장 좋은 방법은 시스템 설계 단계부터 H/W와 S/W에 이중화 특성을 반영하여 이중화 및 이중화 인터페이스를 집적화 하는 것이다.

## Reference

- [1] DENG Guang-jiangl, "Study on Modeling and Control Strategy of CIGRE HVDC Benchmark System ", Jiangsu Electrical Engineering, January.
- [2] DLH Aik, "Nonlinear dynamics in HVDC systems ", IEEE Transactions on Power System, 1999
- [3] AE Hammad, "Stability and control of HVDC and AC transmissions in parallel", IEEE Transactions on Power System, 1999