

TT-P002

A Comparative Study on Silicon Dioxide Thin Films Prepared by Tetra-Ethoxysilane and Tetra-Iso-Propoxysilane

임철현, 이석호

서남권청정에너지기술연구원

Tetra-ethoxysilane (TEOS)은 일반적으로 저온 게이트 산화막의 원료 널리 이용되고 있으나 as-deposited 상태에서는 필수적으로 생성된 높은 계면밀도와 고정전하를 제거하기 위하여 수소계면처리, forming gas annealing 등 후처리 공정을 필수적으로 거쳐야만 한다. 즉 후처리 공정 없이도 일정수준의 계면 밀도와 고정전하를 갖을 수 있는 출발물질이 제안되면 산업적 의미를 갖을 것이다. 본 연구에서는 TEOS를 대체할 수 있는 후보재료로써 Tetra-iso-propoxysilane (T-iso-POS)을 제안하였다. T-iso-POS는 iso 구조의 3차원적 특수 구조를 가지므로 더 쉽게 분해 될 수 있어 탄소의 결합을 억제 할 수 있다고 사료된다. 용량 결합형 PECVD (13.56 MHz) 장비를 이용하여 RCA 세정을 실시 한 p-Si (100) 기판 위에 TEOS 혹은 T-iso-POS (2 sccm)와 O₂를 도입(50 sccm), 플라즈마 전원(20~100 W), 압력(0.1~0.5 torr), 온도 (170~400°C), 전극 간 거리 (1~4.5cm)의 조건 하에서 증착하였다. 얻어진 각각의 SiO₂ 막에 대해, 성장 속도, 2% BHF 용액보다 에칭 속도, IV 특성과 C-V 특성, FT-IR에 의해 화학구조 평가를 실시했다. T-iso-POS 원료로 사용하여 TEOS보다 낮은 약 200°C에서 증착 된 산화막에서 후 처리 없이도 10 MV/cm 이상의 절연 파괴 특성을 나타내는 우수한 게이트 절연막 제작에 성공했다. 그 성장 속도도 약 20 nm/min로 높았다.

Keywords: 저온산화막, TEOS, T-iso-POS, PECVD, SiO₂

TT-P003

The Characterization of V Based Self-Forming Barriers on Low-k Samples with or Without UV Curing Treatment

박재형¹, 한동석¹, 강유진¹, 신소라², 박종완²

¹한양대학교 나노반도체공학과, ²한양대학교 신소재공학부

Device performance for the 45 and 32 nm node CMOS technology requires the integration of ultralow-k materials. To lower the dielectric constant for PECVD and spin-on materials, partial replacement of the solid network with air (k=1.01) appears to be more intuitive and direct option. This can be achieved introducing of second "labile" phase during depositoin that is removed during a subsequent UV curing and annealing step. Besides, with shrinking line dimensions the resistivity of barrier films cannot meet the International Technology Roadmap for Semiconductors (ITRS) requirements. To solve this issue self-forming diffusion barriers have drawn attention for great potential technique in meeting all ITRS requirments. In this present work, we report a Cu-V alloy as a materials for the self-forming barrier process. And we investigated diffusion barrier properties of self-formed layer on low-k dielectrics with or without UV curing treatment. Cu alloy films were directly deposited onto low-k dielectrics by co-sputtering, followed by annealing at various temperatures. X-ray diffraction revealed Cu (111), Cu (200) and Cu (220) peaks for both of Cu alloys. The self-formed layers were investigated by transmission electron microscopy. In order to compare barrier properties between V-based interlayer on low-k dielectric with UV curing and interlayer on low-k dielectric without UV curing, thermal stability was measured with various heat treatment temperature. X-ray photoelectron spectroscopy analysis showed that chemical compositions of self-formed layer. The compositions of the V based self-formed barriers after annealing were strongly dominated by the O concentration in the dielectric layers.

Keywords: copper interconnct, copper diffusion barrier, vanadium, low-k