

---

# 채널 폭 변화에 따른 전압-제어 발진기의 신뢰성 특성

최진호 · 임인택

부산외국어대학교

## Reliability Characteristics of Voltage-Controlled Oscillator with Channel Width Variation

Jin-Ho Choi · In-Taek Lim

Busan University of Foreign Studies

E-mail : jhchoi@bufs.ac.kr

### 요 약

CMOS로 구성된 전압-제어 발진기의 채널 폭과 길이가 변화하면, 입력 전압에 따른 출력 주파수가 변화할 것이다. 본 논문에서는 FLL(Frequency Locked Loop) 회로의 구성 요소로 사용되는 전압-제어 발진기의 채널 폭 변화에 따른 전기적인 특성 변화를 시뮬레이션을 통하여 살펴보고자 한다. 그리고 변화하는 채널 폭에 따른 전압-제어 발진기의 신뢰성 특성을 향상하기 위한 방안을 살펴보고자 한다.

### ABSTRACT

The output frequency of VCO(Voltage-Controlled Oscillator) with input frequency is changed if CMOS channel length and width are changed. In this paper, the electrical characteristics of VCO circuit is used as a part of FLL circuit are simulated with CMOS channel width. And the method is introduced to improve the reliability characteristics of VCO with channel width variation.

### 키워드

주파수-전압 변환, frequency-locked loop, voltage-controlled oscillator

## I. 서 론

FLL(Frequency-Locked Loop) 회로는 입력신호의 주파수와 동일한 주파수 신호를 생성하는 회로이다. 일반적인 FLL 회로는 주파수를 아날로그 전압 신호로 변환하는 주파수-전압 변환기, 두 전압의 크기 차를 구하는 감산기, 감산기의 출력 전압에 따라 출력주파수가 변화하는 전압-제어 발진기로 이루어진다[1]. 그러므로 FLL 회로에서 전압-제어 발진기의 전기적인 특성은 FLL 회로의 전기적인 특성에 직접적인 영향을 미치므로 매우 중요하다.

본 논문에서는 FLL 회로에 사용된 전압-제어

발진기 회로에서 CMOS 채널 폭의 변화에 따른 신뢰성 특성을 살펴보고자 한다.

## II. 본 론

그림 1은 일반적인 FLL 회로의 블록도이다. FLL 회로의 입력단에 있는 분주기는 입력 신호의 주파수를 분주하며, 분주된 신호는 주파수-전압 변환기 회로에 입력된다. 주파수-전압 변환기는 분주기의 출력 주파수에 비례하는 출력전압을 생성한다. 그리고 각 주파수-전압 변환기의 출력 전압은 감산기에 의해 전압 차가 구해진다. 이 전압 차는 입력 주파수와 FLL 회로의 출력 주파수 차

이에 비례하는 전압이 된다. 감산기의 출력 전압은 전압-제어 발진기에 입력되어 두 전압의 차이에 비례하는 주파수 신호를 생성한다.

FLL 회로의 동작은 전압-주파수 변환기의 출력 주파수가 입력 주파수에 비해 낮을 때는 주파수-전압 변환기 및 감산기를 거친 전압이 증가하여 전압-주파수 변환기의 출력 주파수가 증가시키게 된다. 그리고 전압주파수 변환기의 출력 주파수가 입력 주파수 보다 높게 되면 주파수-전압 변환기 및 감산기를 거친 전압이 감소하여 출력 주파수를 감소시키게 된다. 이와 같이 동작하면서 FLL 회로는 입력 주파수와 동일한 출력 주파수를 생성하게 된다.

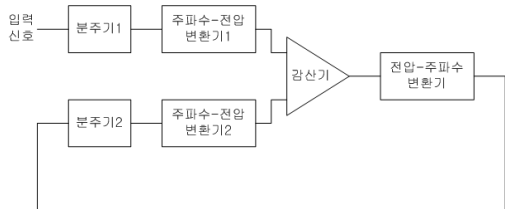


그림 1. FLL 회로의 블록도

FLL 회로에서 분주기와 주파수-전압 변환기는 대칭적 구조로 구성되어 있다. 만약 CMOS의 채널 폭과 길이가 변화하여 분주기와 주파수-전압 변환기의 전기적인 특성이 변화하더라도 변화된 특성은 감산기에 의해 상쇄되어 나타날 것이다. 그러므로 채널 폭의 변화에 따른 FLL 회로의 출력 특성의 변화에는 영향을 미치지 않을 것이며, FLL 회로의 전기적인 특성 변화는 전압-제어 발진기 회로의 특성 변화에 따른 것이다[2].

그림 2는 전압-제어 발진기 회로의 채널 폭 변화에 따른 출력주파수의 변화를 나타낸 것이다.  $\Delta f$ 는 식(1)에 따라 계산되었다.

$$\Delta f(\%) = \frac{f_2 - f_1}{f_1} \times 100 \quad (1)$$

여기서  $f_1$ 은 채널 폭 변화가 0%일 때의 주파수이며,  $f_2$ 는 채널 폭이 변화했을 때의 출력 주파수이다.

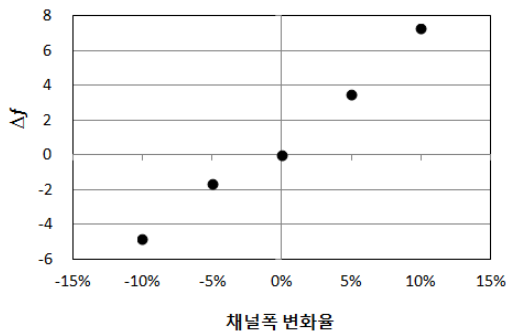


그림 2. 채널 폭 변화에 따른 주파수 변화율

그림 2로부터 채널 폭이 증가함에 따라 출력주

파수는 증가함을 알 수 있다. 이는 채널 폭이 증가하면 CMOS의 구동 전류는 증가하기 때문이다.

그림 3은 전압-제어 발진기의 일반적인 구조로서 동작은 입력전압에 비례하는 전류원을 이용하여 커패시터를 충전한다. 그러므로 입력전압이 큰 경우는 충전 시간 짧아져 주파수가 증가하고, 입력 전압이 작은 경우는 충전 전류가 감소하여 충전 시간이 증가한다. 전압-제어 발진기에서 전류원을 구성하는 저항  $R_{EXT}$ 를 칩 외부에서 제어할 수 있도록 구성한다면, FLL 회로의 공정 진행에 따라 CMOS의 채널 폭과 길이 변화에 따른 전기적인 특성 변화를 보상할 수 있을 것이다. 만약 CMOS의 채널 폭이 증가하였다면,  $R_{EXT}$ 의 값을 증가시켜 충전 전류를 감소시켜야 한다. 그리고 CMOS의 채널 폭이 감소하였다면  $R_{EXT}$ 의 값을 감소시켜 충전 전류가 증가하도록 하여야 할 것이다.

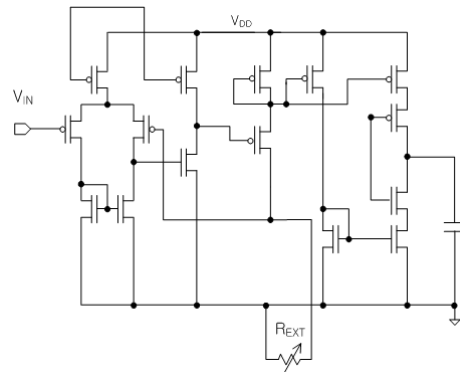


그림 3. 일반적인 VCO 회로

### III. 결 론

FLL 회로의 구조는 일부 대칭적인 구조로 구성되어 있어, 회로의 신뢰성 특성 변화는 서로 상쇄되어 나타나는 효과가 있다. 그러므로 공정에 따른 CMOS의 전기적인 특성 변화에 따라 전체 회로의 특성 변화를 최소화하기 위해서는 최종 출력 단에 있는 전압-제어 발진기의 특성을 제어함으로써 얻을 수 있으며, 이는 전류원 저항을 제어함에 의해 신뢰성 특성을 확보할 수 있다.

### 참고문헌

- [1] Zhang, C. and Makinwa, K.A.A, "Interface Electronics for a CMOS Electrothermal Frequency-Locked-Loop," Proceedings of Solid State Circuit Conference, pp.292-295, 2007.
- [2] Jin ho Choi, "Temperature Dependent Characteristics Analysis of FLL Circuit," The Korea Institute of Maritime Information & Communication, vol.7, no.1, pp.62-65, Mar. 2009.