

# 에피택셜 전사프린팅법으로 실리콘 기판 상에 전사된 InAs 고 전자이동도 트랜지스터 구조 내 스핀-궤도 결합의 게이트 의존성

신재균<sup>1\*</sup>, 김경호<sup>1</sup>, 엄두승<sup>2</sup>, 이호찬<sup>2</sup>, 임성동<sup>2</sup>, 장준연<sup>1</sup>, 구현철<sup>1</sup>, 오민욱<sup>3</sup>, 고현협<sup>2</sup>, 김형준<sup>1</sup>

<sup>1</sup>한국과학기술연구원 스핀융합연구센터, 서울시 성북구 하월곡동 39-1, 136-791

<sup>2</sup>울산과학기술대학교 나노생명화학공학부, 울산광역시 울주군 반영리 100, 689-798

<sup>3</sup>한국전기연구원 창의연구센터, 경상남도 창원시 성산구 불모산로 10번길 12, 642-120

## 1. 서론

최근 스핀트랜지스터를 비롯한 스핀트로닉스 용 소자 제작에 높은 g-factor, 빠른 전자이동도, 강한 스핀-궤도결합의 특성을 갖는 InGaAs, InAs, InSb와 같은 III-V 족 화합물반도체들이 독보적으로 사용되고 있다. 하지만, 현존하는 실리콘 반도체 기술을 활용함과 동시에 스핀트로닉스 소자를 실리콘 기반 소자와 결합을 하기 위해서는 실리콘 기판상에 화합물반도체로 제작된 스핀트로닉스 소자를 구현하는 것은 필수적이며 반드시 해결해야 할 숙제로 남아있다[1]. 한편, 화합물반도체와 실리콘 사이의 큰 격자부정합 때문에 실리콘 기판 상에 직접 성장하는 것은 큰 어려움이 있기 때문에 희생층을 이용한 선택적 에칭을 이용하는 전사프린팅법이 대안으로 제시되고 있다[2]. 본 연구에서는 InAs 고 전자이동도 트랜지스터(High-Electron Mobility Transistor; HEMT) 구조를 전사프린팅법으로 실리콘 기판 상에 전사시켜 기존 화합물반도체 기판상에 에피택셜 성장한 것에 비해 크게 향상된 게이트 제어 스핀-궤도 결합 특성을 확인함으로써 실리콘 기판에 화합물반도체 기반 스핀트로닉스 소자를 구현한 최초의 결과를 보여준다.

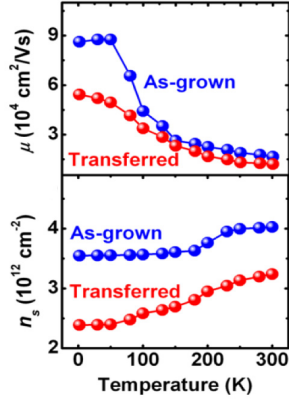
## 2. 실험방법

본 연구에 사용된 InAs 고 전자이동도 트랜지스터 구조는 InP(001) 기판 상에 초고진공 분자선 에피택시(Molecular Beam Epitaxy; MBE)를 이용하여 성장하였다. 성장된 구조는 poly(methyl methacrylate) (PMMA)가 코팅된 poly(dimethylsiloxane) (PDMS) 스탬프에 부착한 후 선택적 에칭을 이용하여 InP 기판에서 분리하고 SiO<sub>2</sub>/Si기판 상에 전사시켰다. 전사가 완료된 샘플의 전자이동도( $\mu$ )와 면전하 농도( $n_s$ ) 측정을 위한 홀측정과 Shubnikov-de Haas(SdH) oscillation을 통해 라쉬바 스핀-궤도 결합상수( $\alpha$ )의 게이트 의존성을 확인 하였다.

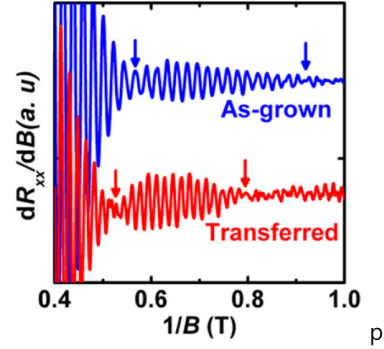
## 3. 결과 및 고찰

Fig. 1은 전사 전후의 온도에 따른 전자이동도와 면전하 농도를 보여준다. 전사된 구조는 as-grown 구조와 비교했을 때 모든 온도구간에서 낮은 전자이동도와 면전하 농도 값을 보이지만 비교적 높은 전자이동도를 유지하는 것을 알 수 있다. Fig. 2는 SdH oscillation 결과로써 전사 전후 모두에서 비트 패턴이 관찰되었으며, 특히, 전사된 구조에서 더 짧은 노드 간격을 가짐을 관찰하였다. 계산을 통해 스핀-궤도 결합상수 값을 구해보면 전사된 구조와 as-grown 구조는 각각  $10.9 (\pm 0.4) \times 10^{-12}$ 와  $8.3 (\pm 0.5) \times 10^{-12} \text{eV}\cdot\text{m}$ 의 값으로 전사된 것이 약 30% 정도 향상된 것을 관찰하였다. 그 이유는 Fig. 3의 에너지 밴드 다이어그램과 전자분포 그래프를 통해 알 수 있다. 전사된 구조는 ~9 eV의 상당히 높은 밴드갭을 가지는 SiO<sub>2</sub>층과 접합계면을 형성하게 됨으로써 InAs 채널층의 포텐셜 기울기가 더 급격하게 변화하였고, 그 결과로 스핀-궤도 결합상수도 향상되었다. 이것이 흥미로운 점은 스핀완화거리를 감소시키는 추가적인 도핑 없이 스핀-궤도 결합을 향상시킬 수 있다는 것이다. 마지막으로 Fig. 4는 게이트 전압에 따른 스핀-궤도 결합상수 값의 변화 그래프로 본 연구에서 얻은  $\alpha$  값은 이전에 보고되었던 값들과 비교하여 향상된 모습을 보인다[3]. 따라서, 본 연구를 통해 실리콘 기판에 InAs 고 전자이동도 트랜

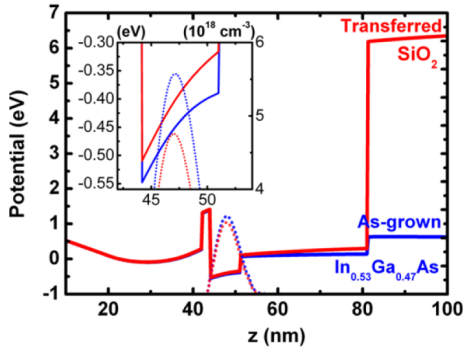
지스터 구조를 전사시켜 라쉬바 스핀-궤도 결합의 게이트 의존성을 최초로 확인하였을 뿐만 아니라 이 결과는 인공적인 계면접합을 이용한 전사프린팅법을 활용함으로써 실리콘 기판과 III-V 족 화합물반도체의 성공적인 이종접합 가능성을 분명히 제시한다.



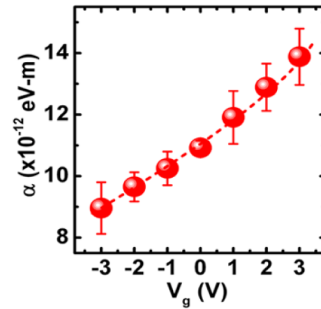
**Fig. 1.** Electron mobility ( $\mu$ ) and sheet carrier concentration ( $n_s$ ) of as-grown and transferred InAs HEMT structures with respect to temperature ranging from 1.8 to 300 K.



**Fig. 2.** Signals of the SdH oscillation plotted against the inverse magnetic field without a gate electric field ( $V_g = 0$  V) for the as-grown and transferred InAs HEMT structures. Arrows mark the nodes of each beating pattern.



**Fig. 3.** Calculated energy band diagrams (solid lines) and electron distribution (dotted lines) of the as-grown (blue line) and transferred (red line) InAs HEMT structures. The inset is a magnified view of the InAs channel layer to highlight changes in potential height and electron distribution between the two structures.



**Fig. 4.** The Rashba SOI parameter ( $\alpha$ ) changes as a function of  $V_g$  in the InAs HEMT structure transferred onto a SiO<sub>2</sub>/Si substrate.

## 5. 참고문헌

- [1] S. Tehrani, J. M. Slaughter, M. DeHerrera, B. M. Engel, N. D. Rizzo, J. Salter, M. Durlam, R. W. Dave, J. Janesky, B. Butcher, K. Smith, and G. Grynkewich, Proc. IEEE. **91**,703(2003).
- [2] H. Ko, K. Takei, R. Kapakia, S. Chuang, H. Fang, P. W. Leu, K. Ganapathi, E. Plis, H. S. Kim, S.-Y. Chen, M. Madsen, A. C. Ford, Y.-L. Chueh, S. Krishna, S. Salahuddin, and A. Javey, Nature. **468**,286(2010).
- [3] M. Akabori, S. Hidaka, H. Iwase, S. Yamada, and U. Ekenberg, J. Appl. Phys. **112**,113711(2012).