

Sn-Ag 범프의 고속도금에 영향을 미치는 도금 인자들에 관한 연구

The Effect of Electroplating Parameters on the High speed Electroplating of SnAg bumps

손진호^{a*}, 유영난^a, 오정훈^a, 이성준^b, 김동현^b
^{a*}에스앤에스캠 (E-mail: jhson@snschem.co.kr), ^b엠에스씨

초 록 : Sn-Ag 전해도금시 도금욕의 Sn 이온의 농도, Ag 이온의 농도, MSA 함량 및 인가 전류밀도 등의 인자들이 솔더의 조성 및 표면형상에 미치는 영향에 관하여 연구하였다. 본 연구를 통하여 20의 미세피치와 15의 범프 높이를 가지는 공정 Sn-Ag 솔더 범프를 형성하였다. 도금된 솔더의 조성은 XRF와 ICP 분석을 통하여 확인하였고 형상은 광학현미경과 SEM을 통해 분석하였다. 또한 void 발생 여부 확인을 위해 FIB장비 및 X-Ray inspection장비를 사용 내부 Void 형상을 분석하였다. 전해 도금시 작용하는 주요 도금인자의 변경을 통해 15ASD에서 양호한 Bump를 구현하였다.

1. 서론

전자패키징에서 플립칩(Flip-chip) 실장을 위해 사용되는 솔더범프의 형성방법으로 신뢰성이 우수하며 가격 경쟁력 및 양산성을 가지고 있는 전해도금방법이 널리 사용되고 있다. 지금까지 3~5ASD 전류밀도를 적용하는 저속도금이 주로 사용되었으나 최근 스마트폰의 폭발적인 증가에 따른 플립칩 사용량 증가에 대응하기 위한 고속도금액의 필요성이 점점 대두되고 있다.

2. 본론

본 실험에 사용된 Sn-Ag 도금욕은 메탈술포산을 기반으로 한 주석 및 은 및 은의 변색 방지를 위한 첨가제와 균일한 범프를 구현하기 위한 광택제를 첨가하였다. 기초 평가는 Hullcell 방법을 적용하였으며, 개선된 조건에 대해 도금 기초 평가 및 wafer 적용 평가를 진행하였다. 최종 선정 조건은 12inch wafer 도금 진행을 통해 WID(with in die) 및 WIW(with in wafer)를 확인 하였다. 연구에서는 주요성분의 함량 변경에 따른 전류 밀도 변화에 대한 조직 변화 경향을 확인 하였으며, 고속 도금에서의 솔더범프 구현 경향 및 void발생 경향을 확인 하였다.

Table 1. process parameter

공정변수	실험범위	단위
Sn함량	70 ~ 115	g/L
Ag함량	0.5 ~ 2.5	g/L
MSA함량	100 ~ 220	g/L

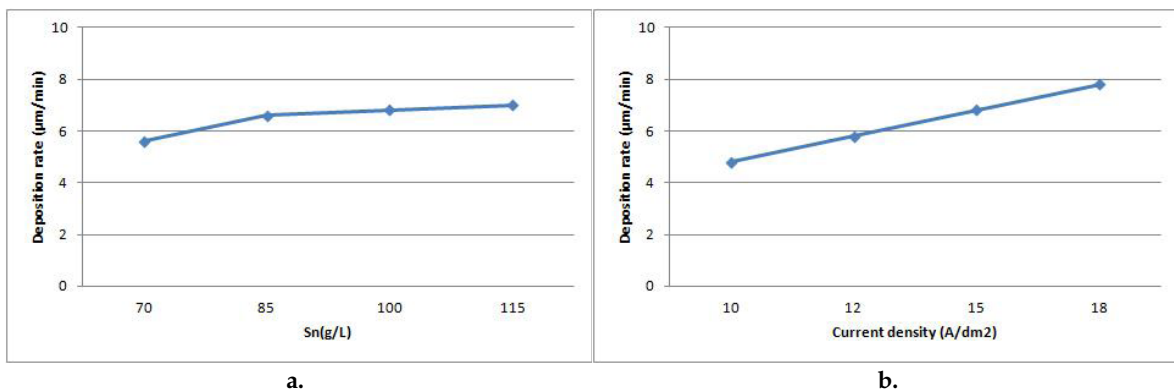


Fig. 1. Deposition rate due to changes in Sn(g/L) and Current density (A/dm²).

3. 결론

Sn-Ag 범프 도금액에 대한 고속도금 구현을 위해 주요 성분에 대한 함량 변경평가를 진행하였다. 이를 통해 15ASD에서 안정적인 솔더 범프를 구현하였으며, 12inch wafer 평가 진행 결과 bump 형상 및 표면조도가 양호한 bump를 구현하였다.