

진동에너지 수확을 위한 CMOS 인터페이스 회로

양민재 · 윤은정 · 유종근

인천대학교

A CMOS Interface Circuit for Vibrational Energy Harvesting

Min-jae Yang · Eun-jung Yoon · Chong-gun Yu

Incheon National University

E-mail : mjyang@incheon.ac.kr

요 약

본 논문에서는 진동에너지 수확을 위한 CMOS 인터페이스 회로를 설계하였다. 제안된 회로는 AC-DC 변환기와 DC-DC 부스트 변환기로 구성된다. AC-DC 변환기는 진동소자(PZT)에서 출력되는 AC 신호를 DC 신호로 변환해주는 역할을 하며, DC-DC 부스트 변환기는 AC-DC 변환기에서 출력된 신호를 원하는 값으로 승압 및 안정화 시키는 역할을 한다. AC-DC 변환기는 효율 특성이 좋은 능동 다이오드를 이용한 전파정류기를 사용하였으며, DC-DC 부스트 변환기는 제어 회로가 간단한 쇼트키 다이오드를 사용한 구조를 이용하였다. 또한 진동소자로부터 최대전력을 수확하기 위한 MPPT(Maximum Power Point Tracking) 기능을 적용하였다. 제안된 회로는 0.35um CMOS 공정으로 설계되었으며, 설계된 칩의 면적은 530um×325um이다. 설계된 회로의 성능을 검증한 결과 AC-DC 변환기와 DC-DC 부스트 변환기의 최대 효율은 각각 97.7%와 89.2%이며, 전체회로의 최대 효율은 87.2%이다.

ABSTRACT

This paper presents a CMOS interface circuit for vibration energy harvesting. The proposed circuit consists of an AC-DC converter and a DC-DC boost converter. The AC-DC converter rectifies the AC signals from vibration devices(PZT), and the DC-DC boost converter generates a boosted and regulated output at a predefined level. A full-wave rectifier using active diodes is used as the AC-DC converter for high efficiency, and a schottky diode type DC-DC boost converter is used for a simple control circuitry. A MPPT(Maximum Power Point Tracking) control is also employed to harvest the maximum power from the PZT. The proposed circuit has been designed in a 0.35um CMOS process. The chip area is 530um×325um. Simulation results shows that the maximum efficiencies of the AC-DC converter and DC-DC boost converter are 97.7% and 89.2%, respectively. The maximum efficiency of the entire system is 87.2%.

키워드

Input-powered, Energy Harvesting, DC-DC Converter, Vibrational, AC-DC Converter

1. 서 론

화석 에너지의 고갈과 자연 환경 보존이 대두됨에 따라 대체 에너지 관련 연구가 활발하게 진행되고 있다. 특히 빛, 열, 진동 등의 에너지는 자연

이 논문은 2014년도 정부(교육과학기술부)의 재원으로 한국연구재단의 기초연구사업 지원을 받아 수행된 것임(2014046387). IDEC 지원에 의해서도 일부 수행되었음.

에서 쉽게 얻을 수 있고 무한대에 가까운 양이 있기 때문에 각광받는 대체 에너지 자원이다. 따라서 주변에 존재하는 이러한 에너지들을 전기에너지로 변환하여 사용하려는 에너지 하베스팅 기술이 주목을 받고 있다[1-4]. 진동 에너지원에서 얻을 수 있는 에너지의 양은 기본적으로 적은 편이며 주변 환경의 변화에 따라 얻을 수 있는 양이 변하기 때문에, 진동에너지 하베스팅 시스템에

서는 효율적으로 전력을 변환하는 것이 가장 중요한 과제이다.

본 논문에서는 진동에너지 수확을 위한 인터페이스 회로를 제안하고 CMOS 공정으로 설계하였다. 제안된 회로는 AC-DC 변환기와 DC-DC 부스트 변환기로 구성된다. AC-DC 변환기는 효율 특성이 좋은 능동 다이오드를 이용한 전과정류기를 사용하였으며, DC-DC 부스트 변환기는 효율을 높이기 위해 제어 회로가 간단한 쇼트키 다이오드를 사용한 구조를 이용하였다. 또한 진동소자로부터 최대전력을 수확하기 위한 MPPT(Maximum Power Point Tracking) 기능을 적용하였다.

II. 회로 설계

2.1 전체 회로 구성 및 동작원리

그림 1은 본 논문에서 설계한 진동에너지 수확을 위한 CMOS 인터페이스 회로의 블록도이다. 진동에너지를 전기에너지로 변환하는 진동소자(PZT), 비교기와 MOSFET 스위치로 구성된 능동 다이오드를 이용한 AC-DC 변환기, 그리고 DC-DC 부스트 변환기로 구성 되어있다. 진동소자에서 출력되는 교류 형태의 진동에너지가 AC-DC 변환기를 거쳐 직류 형태의 전압(V_{FWR})으로 정류되고 이는 다시 DC-DC 부스트 변환기를 거쳐 안정적인 3V(V_{out})의 직류 전압을 출력하여 부하(Load)에 공급하게 된다.

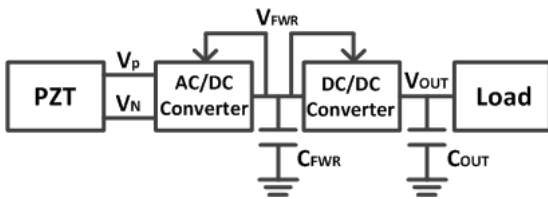


그림 1. 전체회로 블록도

2.2 Piezoelectric(PZT) Element

그림 2는 진동소자(PZT)의 등가모델이다. 진동소자의 등가모델은 테브닌(Tevnen)과 노턴(Norton) 두 가지 방식이 있는데, 본 설계에서는 노턴 등가회로를 사용하였다. 3.1mA, 80Hz의 교류 전류원과 200nF의 커패시터가 병렬로 연결된 형태로서, AC-DC 변환기의 개방회로 전압(V_{oc})이 3V가 되도록 모델링 되어 있다.

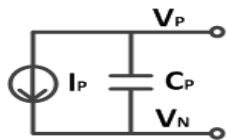


그림 2. Norton 등가회로를 이용한 PZT 등가모델

2.3 AC-DC 변환기

AC-DC 변환기는 PZT에서 출력되는 교류 형태의 전압을 정류하여 직류 형태의 전압(V_{FWR})으로 변환하며, 이는 DC-DC 부스트 변환기의 입력으로 사용된다. 기존의 다이오드 형태로 연결된 4개

의 MOSFET으로 구성된 전과정류기(FWR)는 트랜지스터의 문턱전압에 의해 출력전압이 감소하여 효율이 낮기 때문에, 이를 개선하기 위하여 MOSFET 스위치를 이용한 능동 다이오드로 구성된 구조[5]를 사용하였으며, 그림 3에 나타내었다.

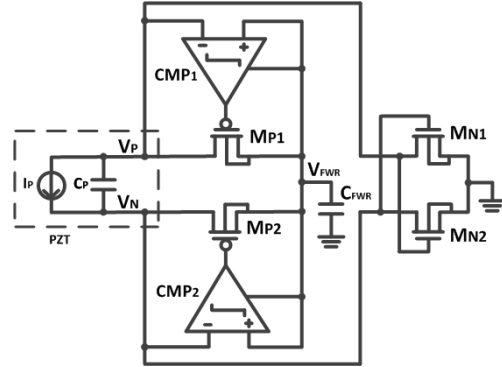


그림 3. AC-DC 변환기(FWR)

능동 다이오드는 출력 전압이 입력 전압보다 높아지면 비교기의 출력이 ‘High’로 출력되어 PMOS 스위치를 OFF시키고 출력 전압이 입력 전압보다 낮으면 스위치를 ON시켜 출력과 입력이 같게 된다.

그림 4는 본 논문에서 설계된 AC-DC 변환기의 P-V와 I-V 특성을 나타낸다. AC-DC 변환기의 출력 전압(V_{FWR})에 따른 전류와 전력을 나타낸다. 설계된 AC-DC 변환기의 개방회로 전압은 2.93V이고 최대 전력 전달 지점(Maximum Power Point)인 V_{MPP}는 V_{FWR}이 약 1.8V일 때이며, 이때의 전력은 2.68mW이다. 능동 다이오드와 MOSFET 스위치를 사용함으로써 높은 효율을 나타내지만 비교기(CMP1, CMP2)가 V_{FWR}로부터 전원을 공급받기 때문에 V_{FWR}이 비교기의 최소 동작점인 약 1.3V이하인 경우에는 비교기가 제대로 동작하지 않게 되어 능동다이오드에 의한 MOSFET 스위치의 ON/OFF 동작이 정확하게 이루어지지 않아 Loss가 발생한다.

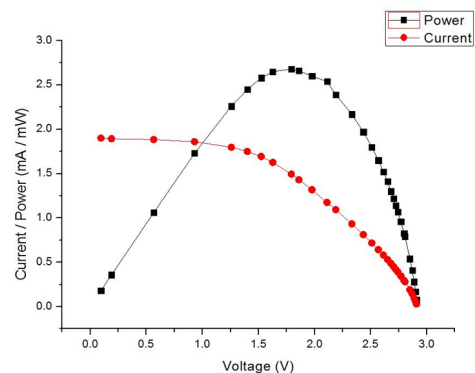


그림 4. AC-DC 변환기의 P-V & I-V 특성

2.4 DC-DC 부스트 변환기

본 논문에서 제안하는 MPPT 기능을 적용한 Input-powered DC-DC 부스트 변환기를 그림 5에

나타내었다. 제어회로를 간단히 하기 위해 PMOS 스위치 대신 쇼트키 다이오드를 사용한 구조이며 PFM(Pulse Frequency Modulation) 방식으로 설계되었다.

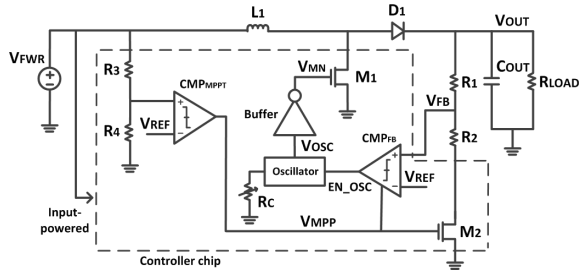


그림 5. Input-powered DC-DC 부스트 변환기

AC-DC 변환기의 출력인 V_{FWR} 이 V_{MPP} 전압인 1.8V에 도달하면 부스트 변환기가 동작하기 시작한다. MPPT Controller(CMP_MPPPT)의 저항 R3과 R4에 의해 V_{FWR} 이 $V_{FWR}/9$ 로 전압 분배가 되고, 이 값이 (-)입력인 V_{REF} 보다 클 경우 CMP_MPPPT의 출력 V_{MPP} 는 'High'가 되어 부스트 변환기가 동작하게 된다. Oscillator가 발진을 시작해 NMOS 전력 스위치 M1을 ON/OFF시키면서 인덕터 L1에 빌드업(build-up)된 에너지를 쇼트키 다이오드를 통해 부하로 전달하게 된다. 출력전압(V_{OUT})이 3V가 되면 피드백 저항인 R1, R2에 의해 분배된 전압 V_{FB} 가 V_{REF} 보다 커져서 피드백 비교기 CMP_FB의 출력인 EN_OSC가 'Low'가 되어 Oscillator를 disable시켜서 부스트 변환기의 동작이 멈추게 된다. 설계된 부스트 변환기의 Input-powered 구조로 변환기를 구성하는 각 회로들은 입력인 V_{FWR} 로부터 전원을 공급받는다.

2.4.1 MPPT Controller

진동에너지원에서는 매우 적은 양의 전력이 발생되기 때문에 전력 변환 효율을 높이기 위해 최대 전력을 출력해 내는 조건에서 회로가 동작하도록 하는 MPPT 제어 기능을 적용하였다. 그림 4에 보인 AC-DC 변환기의 P-V & I-V 곡선을 보면, 약 1.8V의 출력전압에서 최대 전력을 출력하는 것을 볼 수 있다. 이 지점(V_{MPP}) 근처에서 DC-DC 부스트 변환기가 동작하도록 Hysteresis 기능을 갖는 비교기(CMP_MPPPT)와 저항 R3, R4로 구성된 전압 분배기를 이용하여 MPPT 기능을 구현하였다. 설계된 비교기의 구조는 그림 6과 같으며, Hysteresis는 1.8V를 기준으로 $\pm 100mV$ 이다. 따라서 V_{FWR} 이 1.9V에 도달했을 때 비교기의 출력이 'High'가 되어, 부스트 변환기가 동작을 하게 되며, V_{FWR} 이 1.7V 이하로 떨어지게 되면 비교기의 출력이 'Low'가 되어 부스트 변환기가 동작을 멈추게 된다. 따라서, DC-DC 부스트 변환기가 부스팅 동작을 할 때, AC-DC 변환기의 출력 V_{FWR} 은 V_{MPP} 근처에서 동작하게 되며 최대 전력을 출력하게 된다.

2.4.2 Oscillator

그림 7은 Oscillator의 회로도이다. Inverter 체

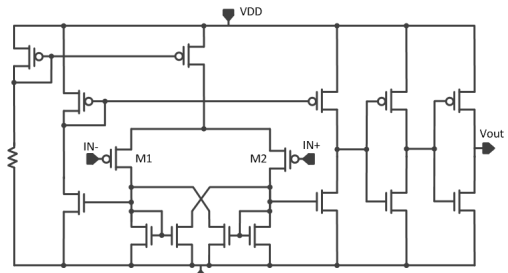


그림 6. Hysteresis 기능을 갖는 MPPT Controller

인과 커패시터들로 구성되어 있으며 총 9단으로 구성되어 있다. 마지막 단에는 2-input NAND gate를 사용하였으며 이 중 하나의 입력은 피드백 비교기(CMP_FB)의 출력인 EN_OSC에 연결되어 EN_OSC가 'Low'로 떨어지면 발진을 멈추게 된다. 또한 Inverter는 Current-starved 형태로 설계되었으며 저항 Rc로 전류의 크기를 조절하여 출력 주파수를 제어할 수 있도록 설계되었다.

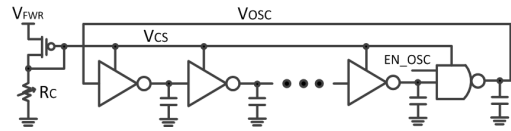


그림 7. Oscillator

그림 8은 Oscillator의 저항 Rc와 부스트 변환기의 입력인 V_{FWR} 의 전압 레벨에 따른 출력 주파수 변화이다. Hysteresis 기능을 갖는 MPPT Controller가 동작할 수 있는 입력 범위에서 측정을 하였고 Rc의 크기가 작을수록, V_{FWR} 의 레벨이 클수록 주파수가 커지는 것을 알 수 있다.

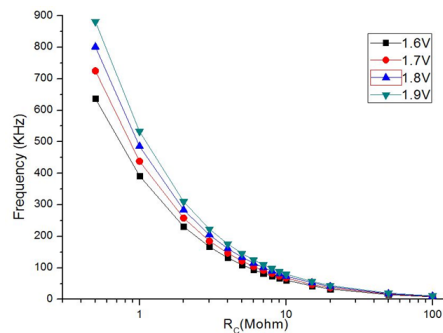


그림 8. Rc와 V_{FWR} 에 따른 출력 주파수

III. 모의실험 결과 및 구현

부하가 4K Ω 일 때 설계된 회로의 모의실험 결과를 그림 9에 나타내었다. MPPT Controller에 의해 V_{FWR} 이 1.8V 근처에 도달하면 V_{MPP} 근처에서 DC-DC 부스트 변환기가 동작을 하고, 피드백 회로에 의해 출력전압(V_{OUT})이 3V에서 안정화 되는 것을 확인할 수 있다.

그림 10에는 부하 저항(R_LOAD)에 따른 AC-DC

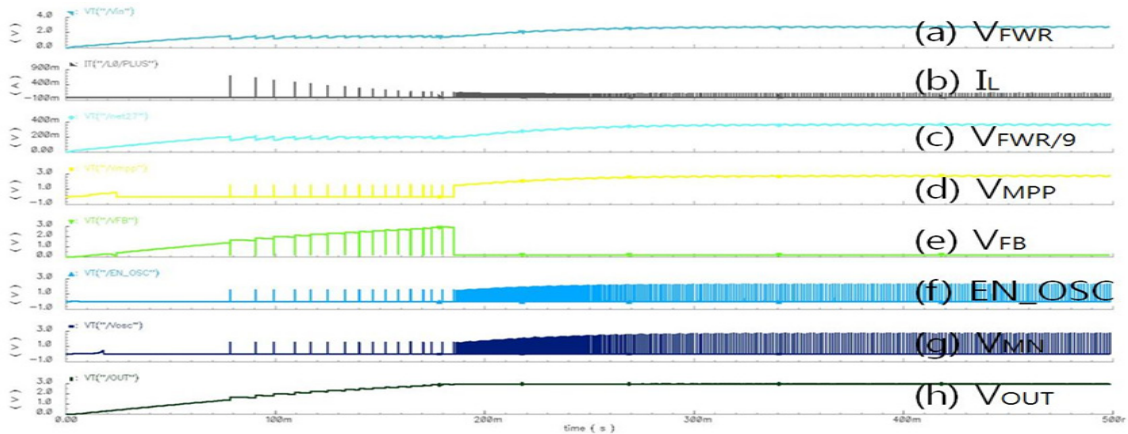


그림 9. 전체회로 시뮬레이션 결과

변환기, DC-DC 부스트 변환기, 그리고 전체회로의 효율을 측정한 그래프이다. 4K Ω 의 부하 조건에서 효율이 가장 높으며, AC-DC 변환기와 DC-DC 부스트 변환기의 최대 효율은 각각 97.7%와 89.2%이고, 전체회로의 최대 효율은 87.2%이다.

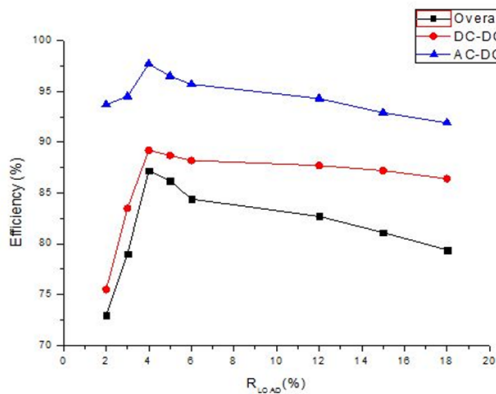


그림 10. 효율 측정 결과

그림 11은 전체회로의 Layout 도면이다. PAD를 제외한 칩의 면적은 530 μm ×325 μm 이다. ESD 회로를 사용하여 정전기에 대한 영향을 최소화하고자 하였으며 칩의 원활한 동작을 위하여 기생 성분과 매칭을 고려한 Layout을 하였다.

IV. 결론

본 논문에서는 진동에너지 수확을 위한 CMOS 인터페이스 회로를 설계하였다. 전체 시스템의 효율을 향상시키기 위해 AC-DC 변환기는 효율 특성이 좋은 능동 다이오드로 구성된 구조를 사용하였으며, DC-DC 변환기는 MPPT 기능을 갖도록 설계하였다. 설계된 회로의 성능을 검증한 결과 전체회로의 최대효율은 4K Ω 의 부하에서 87.2%이다. 제안된 회로는 0.35 μm CMOS 공정으로 설계되었으며, 설계된 칩의 면적은 530 μm ×325 μm 이다.

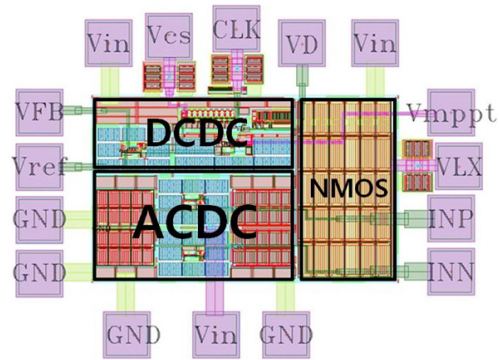


그림 11. 전체회로 Layout 도면

참고 문헌

- [1] G. K. Ottman, H. F. Hofmann, A. C. Bhatt, and G. A. Lesieutre, "Adaptive Piezoelectric Energy Harvesting Circuit for Wireless Flomote Power Supply," *IEEE Trans. on Power Electronics*, vol. 17, no. 5, pp. 669-676, September 2002.
- [2] T. T. Le, J. Han, A. Jouanne, K. Mayaram, and T. S. Fiez, "Piezoelectric Micro-Power Generation Interface Circuits," *IEEE JSSC*, Vol. 41, no. 6, pp. 1411-1420, June 2006.
- [3] L. Chao, C. Tsui, and W. Ki, "A Batteryless Vibration-based Energy Harvesting System for Ultra Low Power Ubiquitous Applications," *IEEE ISCAS*, pp. 1349-1352, 2007.
- [4] Y. Rao and D. P. Arnold, "An Input-powered Vibrational Energy Harvesting Interface Circuit with Zero Standby Power," *IEEE Trans. on Power Electronics*, vol. 26, no. 12, pp. 3524-3533, 2011.
- [5] C. Peters, O. Kessling, F. Henrici, M. Ortmanns, and Y. Manoli, "CMOS Integrated Highly Efficient Full Wave Rectifier," *IEEE ISCAS*, pp. 2415-2418, 2007.