

가변주파수대역을 갖는 Gm-C 능동필터회로 설계

강영민 · 정학기 · 정동수 · 이종인

군산대학교

Gm-C active Filter circuit design with variable frequency bands

Youngmin Kang · Hakkee Jung · DongSu Jung · Jongin Lee

Kunsan National University

E-mail : ppo1017@kunsan.ac.kr

요 약

본 논문에서는 다양한 주파수 튜닝이 가능한 직접변환방식을 이용한 Gm-C 능동필터 회로를 설계하였다. 설계된 필터는 집적회로를 튜닝하여 요구되는 기준주파수 및 대역폭과 이득을 만족시킬 수 있다. 필터에 사용된 OTA회로는 전달 트랜스컨덕턴스 값을 외부전압으로 제어할 수 있도록 설계하여 다양한 주파수대역에서 사용할 수 있다는 장점을 가진다. 설계된 필터는 ripple 전압을 최소화 하고 이득 값을 높일 수 있는 Elliptic 필터를 사용하였다. 집적화를 위하여 수동필터를 능동필터로 변환할 수 Gyrator 방식을 이용하였다. HSPICE 시뮬레이션 결과, 외부전압을 1.0V~1.9V까지 변화를 주었을 때 1.4MHz ~ 2.8MHz의 차단주파수의 조정이 가능하였고 소비전력은 4.5mW~20mW임을 측정하였다.

1. 서 론

무선통신시스템은 1990년대 이후 MOS 집적기술의 발달과 함께 비약적인 발전을 거듭하여 GSM, CDMA, WCDMA, CDMA2000, LTE, LTE-Advanced 등 많은 시스템이 만들어지고 발전하고 있다. 미래에는 이러한 시스템들을 하나의 장치나 단말기를 통해 처리될 수 있도록 요구될 것이다. 이러한 요구에 따라 현재까지의 연구들을 살펴보면 2~3개의 시스템을 동시에 만족할 수 있는 단말기들이 설계되고 있다.[1][2] 이런 연구에서 활용되고 있는 송수신방식은 직접변환방식으로 이 방식은 I/Q신호 경로의 부정합, 주파수 잡음 등 일부 단점에도 불구하고 송수신시스템의 통합화와 소형화에 매우 유리한 장점을 가지고 있다.

본 논문에서는 위의 직접변환방식에 적용하기 위한 목적으로 가변주파수대역을 갖는 저역통과필터를 설계하였다. 필터설계는 기본 틀인 트랜스컨덕터 회로를 완전차동구조(Fully Differential cascode)로 입력력단 회로로 구성하여 높은 저항을 이용한 높은 이득값을 얻을 수 있도록 하였고[3], CMFB 회로를 추가함으로써 공통 모드입력신호의 증폭 이득제거율과 잡음 그리고 입력력 전압을 안정시키도록 설계하였다. 또한 바이어스 회로를 통해 외부전압으로 필터의 주파수 대역을 조정할 수 있도록 구성하였다. 설계된 회로는 CMOS 3.3V 0.35 μ m 설계 파라미터를 활용하여 HSPICE를 사용하여 특성을 확인하였다.

II. 본 론

2.1. 직접변환 수신단용 저역통과필터 설계

그림1은 필터블록을 갖는 직접변환수신기의 일반적인 구조를 나타낸 것으로 Mixer와 저역통과필터, 가변 이득 증폭기, 그리고 A/D변환기로 구성된다. 이 중 저역통과필터는 기저대역의 주파수 특성을 결정하는데 중요한 역할을 한다. [4]

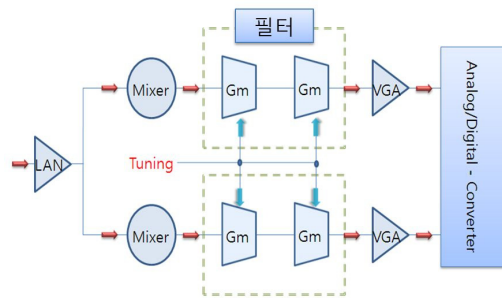


그림 1. 필터블록을 갖는 직접변환수신기 구조

표 1. 3차 Elliptic 저역통과 필터 설계 사양

설계 파라미터	설계방법 및 목표값
필터합수	3차 Elliptic
수동회로망	제자형 복중단 LC 회로망
차단주파수	2.5MHz
통과대역 Ripple	1dB
전원공급전압	3.3V
소비전력	15mW이하
설계파라미터	M/H 0.35 μ m

본 논문에서는 필터설계사양을 표 1과 같이 설정하였다. 필터의 시스템은 WCDMA 방식을 채택하여 기본 차단주파수인 2.5MHz로 설정하였고 수동회로망은 낮은 감도 특성을 유지하는 장점을 가지는 제자형 복중단 LC 회로망을 기본 회로로 설계하였다.

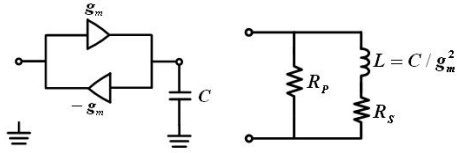


그림 2. 자이레이터 C 구조와 등가회로

$$v_1 = -Ri_2 = -R \left(-C \frac{dv_2}{dt} \right) = R^2 C \frac{di_1}{dt} \quad (1)$$

$$\therefore L = R^2 C$$

$$i_1 = Gv_2 = G \left(-L \frac{di_1}{dt} \right) = -GL \frac{d(-Gv_1)}{dt} = G^2 L \frac{dv_1}{dt} \quad (2)$$

$$\therefore L = \frac{C}{G^2}$$

직접변환방식은 2차 단위 블록을 캐스캐이드 형태로 연결하는 바이워드법, 수동 LC 제자형 회로를 신호흐름 선도를 이용하는 신호흐름선도법, 그리고 자이레이터를 이용한 직접모의법이 있는데 이 중 설계가 비교적 간단하며 정확한 능동필터 특성값을 얻어낼 수 있는 자이레이터 직접변환법을 사용하였다.[5] 식 1과 식 2는 그림 2의 직접회로에 구현이 어렵고 주파수 범위가 제한적이라는 단점을 가진 인덕턴스 성분을 구현이 용이한 트랜스컨덕터, 커패시턴스로 대체가 가능함을 보여주고 있다. 이를 통해 직접회로 상 구현이 어려운 인덕터 소자를 캐패시터, 저항, 트랜스컨덕터(gm)로 변환시켜 직접화에 용이하게 구현하였다.

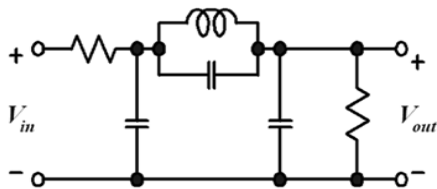


그림 3. 3차 수동 타원 필터

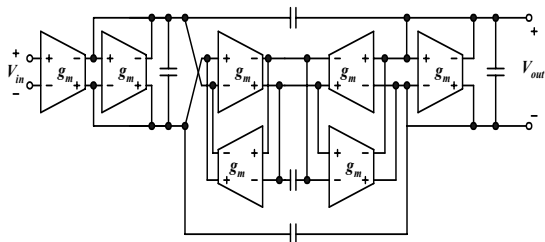


그림 4. 자이레이터 방식을 이용하여 변환된 3차 능동 타원 필터

그림 3은 3차 수동형 타원 필터이고, 자이레이터 방식을 이용하여 변환한 3차 능동형 타원 필터는 그림 4으로 나타내었다.

2.2. 트랜스컨덕터 회로의 설계사양 및 구조

표 2는 저역통과필터 내부를 구성하는 트랜스컨덕터 회로의 설계사양이다.

표 2. 트랜스컨덕터 회로 설계사양

설계 파라미터	설계 목표 값
단위이득 주파수	15MHz 이상
위상마진(PM)	60도 이상
Slew Rate(SR)	5V/μs
전압이득	40dB 이상
출력저항	10MΩ
부하 캐패시터	10pF
소비전력	5mW 이하

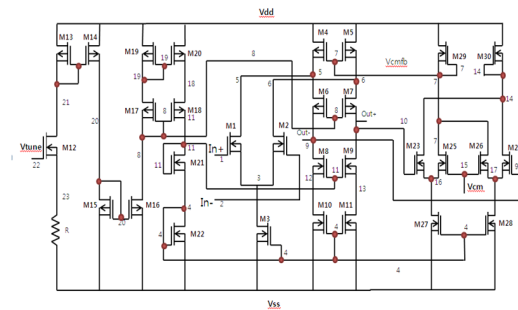


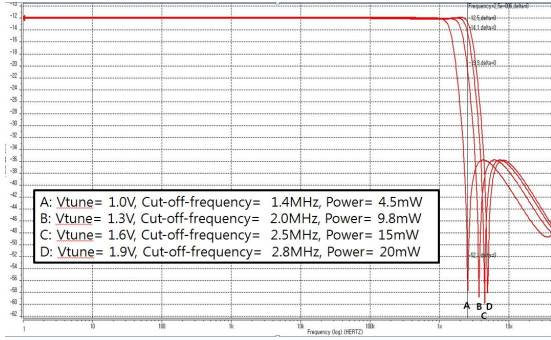
그림 5. 트랜스컨덕터(gm) 회로

그림 5의 트랜스컨덕터 회로는 M1~M11까지는 차동입력단에 폴디드캐스코드 구조를 추가하여 출력저항을 최대한 높여 이득값을 증가시키는 메인단, M12~M22까지는 이득단과 출력단에 바이어스 전압을 공급하여 주파수대역을 조정할 수 있는 바이어스단이다. 그리고 M23~M30까지는 CMFB(Commin Mode feedback)단으로 메인에서 들어오는 out전압이 CMFB단의 입력으로 들어왔을 때 output Voltage Level이 기준 전압레벨과 같으면 전압을 일정하게 유지하는 역할을 하여 공통모드 입력 신호의 증폭 이득 제거율(CMRR)과 전원단자에 나타나는 noise 신호 등의 증폭 이득 제거율을 현저히 낮출 수 있는 장점을 가진다. 이 장점들은 외부전압을 통한 트랜스컨덕턴스 값을 조절함으로써 변형된 필터차단주파수에 안정적으로 대처할 수 있다.

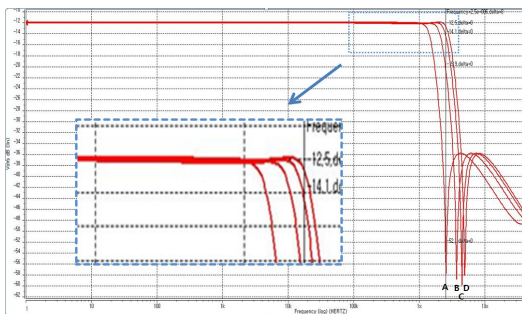
2.3. 3차 Gm-C 필터의 시뮬레이션 및 고찰

그림 5의 트랜스컨덕터 회로를 그림 4의 능동타원필터의 gm에 대입하여 필터를 완성하였다. Hspice를 통해 주파수 및 시간응답 해석을 수행하였다.

그림 6 (a)는 완성된 3차 Elliptic Gm-C 필터를 시뮬레이션 한 결과값으로 보는 바와 같이 복중단 필터회로의 특성 때문에 12dB의 이득 감쇠가 생겼다. 또한 주파수 결과와 같이 외부전압 Vtune 값을 1.0V~1.9V까지 변화를 줌으로써 필터의 차단주파수를 1.4MHz, 2.0MHz, 2.5MHz, 2.8MHz까지 조절이 가능하였다.



(a)



(b)

그림 6. 3차 Elliptic Gm-C filter 시뮬레이션 특성 (a) 주파수, (b) 통과대역 및 저지대역 감쇄

그림 6 (b)는 통과대역 감쇄와 저지대역 감쇄를 확인할 수 있는 그림으로 측정 결과 통과대역 감쇄는 0.5dB 내외로 확인되었으며, 저지대역 감쇄는 3.75MHz에서 36.5dB로 측정되었고 본 논문에서 설계된 3차 Elliptic Gm-C 능동필터의 측정 결과는 표 3으로 정리하였다. 결과적으로 설계된 3차 Elliptic Gm-C 능동필터는 설계 사양에 부합하였고 WCDMA 시스템의 직접변환수신단에 사용할 수 있는 가능성을 확인할 수 있었다.

표 3. 설계된 3차 Elliptic Gm-C 능동필터 특성

설계파라미터	목표 값	결과 값
차단주파수	2.5MHz	1.4MHz~2.8MHz
통과대역 감쇄	1dB	0.5dB
저지대역 감쇄	3.75MHz에서 40dB	3.75MHz에서 36.5dB
소비전력	15mW이하	4.5mW~20mW

III. 결 론

본 논문에서는 직접변환수신기의 핵심회로인 저역통과필터를 자이레이터방식을 사용하여 설계하였다. 필터 설계에 앞서 트랜스컨덕터회로는 외부에서 제어할 수 있는 전압을 통해 트랜스컨덕터값의 변화가 가능하도록 설계하여 필터의 차단주파수대역을 조정할 수 있도록 설계하였다. 이를 확인하고자 HSPICE를 통한 시뮬레이

션 결과 외부전압 값 1.0V ~ 1.9V의 값을 조정하여 차단주파수를 1.4MHz ~ 2.8MHz 내에서 조정이 가능하였다. 이러한 특성을 응용하여 WCDMA 방식 뿐만 아니라 다른 주파수대역에서도 적용하여 활용할 수 있다는 가능성을 확인할 수 있었다.

참고문헌

- [1] T. Hollman, S. Lindfors, M. Lansirinne, J. Jussila and K. A. I. Halonen, "A 2.7V CMOS dual-mode baseband filter for PDC and WCDMA", IEEE Journal of Solid-state Circuits, Vol. 36, pp. 1148-1153, July 2001.
- [2] So Hee Kim, 'Folded-Cascode Operational Amplifier for 32X32 IRFPA Readout Integrated Circuit using the 0.35μm CMOS process' School of Nano engineering, Inje University
- [3] Behzad Razavi, 'Design of Analog CMOS Integrated Circuit', pp 122-125, pp 139-146
- [4] Jun-Ho Bang, 'The Design of A CMOS Gm-C Lowpass Filter with Variable
- [5] Wochoun Lee and Junho Bang, 'A Multi-channel CMOS Low-voltage Filter with Newly Current-mode Integrator