

---

# 가우시안 혼합 모델을 이용한 이동 객체 검출 알고리즘의 하드웨어 구현

김경훈\* · 안효식\* · 신경욱\*

\*금오공과대학교

## A Hardware Implementation of Moving Object Detection Algorithm using Gaussian Mixture Model

Gyeong-hun Kim\* · Hyo-Sik An\* · Kyung-wook Shin\*

\*Kumoh National Institute of Technology

E-mail: kgh@kumoh.ac.kr

### 요 약

가우시안 혼합 모델(GMM)과 배경 차분 기법을 이용한 이동 객체 검출(MOD) 알고리즘을 하드웨어로 구현하였다. 구현된 MOD 프로세서는 EGML(Effective Gaussian Mixture Learning)을 기반으로 배경을 생성하고 업데이트하며, EGML 계산 일부의 근사화를 통해 하드웨어 복잡도를 줄였고, 파이프라이닝 기법을 통해 동작속도를 개선하였다. 또한 가우시안 파라미터들을 가변시킬 수 있도록 함으로써 다양한 조건에서 이동 객체 검출 성능이 향상되도록 구현하였다. 설계된 회로는 FPGA-in-the-loop 방식으로 하드웨어 동작을 검증하였으며, XC5VSX95T FPGA 디바이스에서 최대 109 MHz의 클럭 주파수로 동작 가능한 것으로 평가되었다.

### ABSTRACT

In this paper, a hardware implementation of MOD(Moving Object Detection) algorithm is described, which is based GMM(Gaussian Mixture Model) and background subtraction. The EGML(Effective Gaussian Mixture Learning) is used to model and update background. Some approximations of EGML calculations are applied to reduce hardware complexity, and pipelining technique is used to improve operating speed. Gaussian parameters are adjustable according to various environment conditions to achieve better MOD performance. MOD processor is verified by using FPGA-in-the-loop verification, and it can operate with 109 MHz clock frequency on XC5VSX95T FPGA device.

### 키워드

이동 객체 검출, MOD, 배경 차분, 가우시안 혼합 모델, FPGA-in-the-loop

### 1. 서 론

영상 보안 기술은 범죄 및 테러 예방과 사건 해결의 결정적인 물리적 증거가 되는 등 필요성과 중요성이 지속적으로 증대되고 있다. 영상 데이터는 해상도가 높아질수록 데이터 용량이 급격히 증가하는 특성이 있으므로, 필요한 특정 시간에만 저장할 수 있다면 높은 효율로 데이터가 관리될 수 있다. 최근, 이동 객체 검출(MOD)을 기반으로 하는 지능형 감시 시스템에 대한 관심이

증대되고 있으며 뿐만 아니라 MOD는 로봇 제어, 엔터테인먼트 등의 분야에서도 적용된다.

MOD를 위해 다양한 접근법들이 있지만 그중 배경 차분법은 복잡한 환경에서도 우수한 성능을 가지는 장점이 있다. 배경 차분 기반의 MOD 알고리즘으로는 적응적 가우시안 혼합 모델[1], Clustering[2], 커널 분포 추정[3] 등이 있다. 알고리즘이 매우 복잡할 경우 실시간 영상 처리 능력에 제한이 될 수 있으며, 고사양의 CPU를 통해 빠른 계산으로 실시간 처리 능력이 가능할 수도

있지만 비용적인 측면을 고려했을 때에는 비효율적으로 간주될 수 있다. 이러한 단점을 극복하기 위해 고성능 계산을 저전력 환경에서도 동작이 가능한 하드웨어로 구현하여 ASIC 형태로 개발할 수도 있다. MOD 알고리즘 또한 하드웨어 구현에 관한 연구들이 활발히 진행되고 있다.[4-5]

본 논문에서는 30 fps의 HD(1280x720)급 영상에 대해 실시간으로 처리할 수 있는 MOD 알고리즘을 하드웨어로 구현하였으며, 배경 생성을 위해 EGML(Effective Gaussian Mixture Learning) 알고리즘[6]을 적용시켰고, 성능평가를 위해 IEEE CDW-2012 dataset[7]을 입력으로 사용하였다. 설계된 HDL 모델은 Matlab/Simulink의 FPGA-in-the-loop 방식으로 하드웨어를 검증하였다.

## II. EGML 알고리즘

EGML 알고리즘은 가변 학습율을 적용하여 가우시안의 평균과 분산을 업데이트함으로써 빠른 수렴속도와 높은 안정도를 갖도록 개선된 가우시안 혼합 모델 기반의 배경 생성 방법이다. 배경 학습 과정에서 학습율( $\alpha$ )에 의해 가중치( $\omega$ )가 업데이트되는 관계는 식 (1)과 같으며, 가중치는 최초로 생성되는 배경의 조건을 판단하고 새로운 객체를 배경으로 추가할 때 적용되어 가우시안 생성과 소멸의 기준으로 사용된다.

$$\omega_k(t) = (1-\alpha) \cdot \omega_k(t-1) + \alpha \cdot q_k \quad (1)$$

각 가우시안의 매칭 빈도수( $c$ )를 이용하여 평균( $\mu$ )과 분산( $\sigma$ )을 계산하는 과정은 식 (2)~식 (5)와 같다. EGML 알고리즘은 “Winner-Take-All” 방식을 적용하므로, 가장 높은 확률을 가진 가우시안은  $q_k = 1$ 이 되고, 나머지 가우시안은  $q_k = 0$ 이 되어 파라미터들이 업데이트된다.

$$c_k(t) = c_k(t-1) + q_k \quad (2)$$

$$\eta_k = q_k \cdot \{(1-\alpha)/c_k + \alpha\} \quad (3)$$

$$\mu_k(t) = (1-\eta_k) \cdot \mu_k(t-1) + \eta_k \cdot x \quad (4)$$

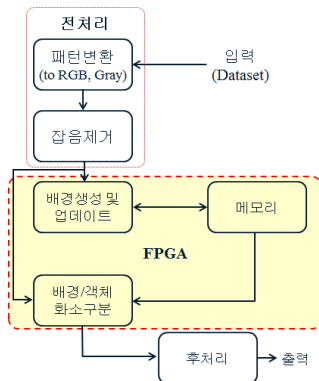


그림 1. 이동 객체 검출기의 구성도

$$\sigma_k^2(t) = (1-\eta_k) \cdot \sigma_k^2(t-1) + \eta_k \cdot (x - \mu_k(t-1))^2 \quad (5)$$

입력되는 화소값이 어느 가우시안에도 포함되지 않을 경우에는 식 (6)에 의해 가장 낮은 가중치를 갖는 가우시안의 파라미터들이 초기화된다. 새롭게 생성되는 가우시안은  $c_k = 1$ 로 초기화되어 평균과 분산이 빠른 속도로 수렴되며 시간이 지날수록  $\alpha$  값에 근접해져 높은 안정도를 갖는다.

$$\forall_{j=1..K}, k = \operatorname{argmin}_j(\omega_j) \quad (6)$$

$$\omega_k = \alpha, \mu_k = x, \sigma_k = V_0, c_k = 1$$

## III. MOD 하드웨어 설계

이동 객체 검출기의 구조는 그림 1과 같으며, 전처리 블록, EGML 기반의 MOD 블록 그리고 후처리 블록으로 구성된다. 본 논문에서는 그림 1에서 MOD 블록을 하드웨어로 설계하였으며, 8비트의 gray-scale 화소값을 입력받아 해당 화소가 배경으로 분류되면 '0'을, 전경으로 분류되면 '1'을 출력한다.

EGML 알고리즘의 효율적인 하드웨어 구현을 위해 그림 2와 같이 근사화된 구조를 적용하여 회로를 설계하였다. 전체 연산과정을 총 8단계로 분할하여 파이프라이닝을 적용하였고, 동일한 연산에 대한 하드웨어 공유로 회로 면적을 줄였다. EGML 알고리즘에 포함된  $\exp\{-(|x-\mu|/\sigma)^2/2\}$ 의 계산을 식 (7)을 이용하여 지수 값 범위에 관계없는 일정한 크기(16-비트x256)의 LUT와 시프트 연산으로 구현하였으며, 또한 제곱근 계산과 일부 곱셈, 나눗셈을 근사화하여 시프트와 가산기로 구현하여 하드웨어 복잡도를 줄였다.

$$e^E = 2^{E \cdot \log_2(e)} \quad (7)$$

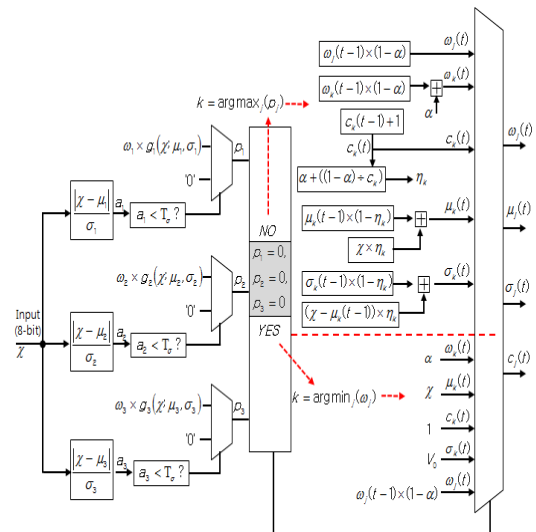


그림 2. 설계된 EGML 블록의 구조

식 (8)은 최초로 생성되는 배경모델을 나타내며 식 (9)는 배경모델의 추가생성 조건을 나타낸다. 식 (8), 식 (9)에서  $T_f$ 는 배경의 동적 정도를 나타내는 파라미터이다. 식 (8), 식 (9)에 의해 생성되는 배경모델과 입력 화소값을 비교하여 이동객체가 구분된다. 본 논문에서는 식 (8)과 식 (9)의  $T_f$ 와  $T_f^*$ 에 각각 독립적인 값을 적용하여  $B$ 와  $F$ 의 trade-off 관계를 절충시켰다.

$$B = \operatorname{argmin}_b (\sum_{j=1}^b \omega_j > (1 - T_f)) \quad (8)$$

$$F = \log(1 - T_f^*) / \log(1 - \alpha) \quad (9)$$

#### IV. 검증 및 성능 평가

Verilog-HDL로 설계된 MOD 프로세서는 Matlab/Simulink와 FPGA를 연동하여 FPGA-in-the-loop 방식으로 하드웨어 동작을 하였으며, 설계 전 C++ 및 OpenCV 환경에서 알고리즘 검증과 설계 사양을 분석했다. XC5VSX95T FPGA를 사용한 합성 결과 2,204 slices의 자원 소모와 109 MHz의 최대 동작주파수를 갖도록 구현되었다.

그림 3은 CDW-2012 dataset[7]의 traffic 영상에 대한 Ground Truths, EGML 알고리즘의 부동소수점 MOD 결과, 그리고 본 논문에서 설계된 하드웨어의 MOD 결과를 보이고 있다. 표 1은 부동소수점 연산과 설계된 회로의 MOD 성능을 비교한 것이다. 그림 3과 표 1에서 확인할 수 있듯이, 본 논문에서 설계된 MOD 하드웨어는 부동소수점 MOD와 비슷한 수준이거나 더 좋은 성능을 갖는 것으로 평가되었다.

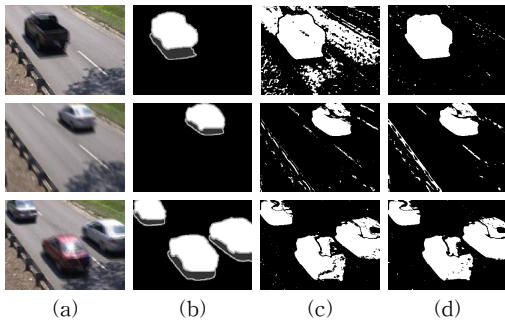


그림 3. MOD 결과 영상

(a) 입력 영상, (b) Ground Truths, (c) 부동소수점 MOD 결과, (d) 설계된 회로의 MOD 결과

표 1. Traffic 영상에 대한 MOD 성능 비교

구분	Recall	Precision	F-measure
부동소수점 MOD	0.82677	0.62951	0.71478
설계된 회로의 MOD	0.82300	0.71615	0.76587

#### V. 결 론

30 fps의 HD급 영상에 대해 1-pixel/1-clock으로 MOD를 처리하기 위해서는 30 MHz 이상의 동작 클럭 주파수가 요구된다. 본 논문에서 설계된 하드웨어는 FPGA 합성 결과 최대 109 MHz의 주파수로 동작할 수 있음이 확인되었으며, 설계된 회로의 MOD 결과는 EGML 알고리즘의 부동소수점 MOD 결과와 비슷한 성능을 갖는 것으로 평가되었다.

#### 감사의 글

※ 반도체설계교육센터(IDECE)의 CAD Tool 지원에 감사드립니다.

#### 참고문헌

- [1] C. Stauffer and W. Grimson, "Adaptive background mixture models for real-time tracking," Proc. Computer Vision and Pattern Recognition, vol. 2, pp. 246-252, June 1999.
- [2] Q.Z. Li, D.X. He and B. Wang, "Effective Moving Objects Detection Based on Clustering Background Model for Video Surveillance," Proc. of 2008 IEEE International Conf., pp. 656-660, May, 2008.
- [3] A. Elgammal, R. Duraiswami, D. Harwood and L.S. Davis, "Background and foreground modeling using nonparametric kernel density estimation for visual surveillance," Proc. IEEE, vol. 90, no. 7, pp. 1151-1163, Jul. 2002.
- [4] T. Kryjak, M. Komorkiewicz, M. Gorgon, "Hardware Implementation of the PBAS Foreground Detection Method in FPGA," in Proc. of the 20th International Conf. Mixed Design of Integrated Circuits and Systems, Gdynia, Poland, pp. 479-484, 2013.
- [5] M.K. Chowdary, S.S. Babu and S.H. Khan, "FPGA Implementation of Moving Object Detection in Frames by Using Background Subtraction Algorithm," International Conf. on Communication and Signal Processing, pp. 1032-1036, Apr., 2013.
- [6] D. Lee, "Effective Gaussian Mixture Learning for Video Background Subtraction," IEEE Transaction on Pattern Analysis and Machine Intelligence, vol. 27, no. 5, pp. 827-832, May 2005.
- [7] N. Goyette. P. Jodoin, F. Porikli, J. Konrad and P. Ishwar. "Changetection.net: A new change detection benchmark dataset," Proc. IEEE Conf. Computer Vision and Pattern Recognition Workshops, pp. 16-21. 2012.