

Spartan-3 FPGA를 이용한 ECG 시뮬레이터 설계

우성희*, 이원표**, 류근택**

*한국교통대학교, **강동대학교

ECG simulator design with Spartan-3 FPGA

Sung-hee Woo*, Won-pyo Lee**, Geun-teak Ryu**

*Korea National University Of Transportation, **Gangdong University,

E-mail : shwoo@ut.ac.kr*, muralkong@gmail.com**, gtryu@gangdong.ac.kr**

요 약

본 논문은 0-5 볼트의 범위에서 실시간 아날로그 ECG 신호를 생성하는 FPGA 하드웨어 기반 ECG 시뮬레이터를 설계하고 기능 및 특성을 기술하였다. 시뮬레이터에 의해 생성된 ECG 신호는 실험실 실험, 의료 기기 교정 및 연구에 사용되거나 다양하게 응용할 수 있다. 시뮬레이터의 ECG 신호는 신호 데이터를 생성하기 위하여 기존의 24bit 양자화로 획득한 후 실 데이터로 사용할 때에는 1kHz의 샘플링과 8비트로 분해, 양자화 되었다. 제안 시뮬레이터는 xilinx Spartan-3를 이용하여 구현하였으며 PC와 설계 FPGA 시뮬레이터 간에 RS-232를 통하여 데이터를 전송할 수 있도록 하였다. 전송된 데이터는 메모리에 저장하고 저장된 데이터는 DAC(0808) 통하여 아날로그 ECG 신호로 출력되게 하였다. 또한 두 개의 버튼 수위를 통하여 심박수(HR)를 UP-DOWN할 수 있도록 하였다. 설계된 시스템의 평가를 위하여 기존의 심전도 입력을 사용하여 출력신호와 QRS파형의 획득을 위한 미분회로 통과 결과를 평가한 결과 적합한 결과를 얻을 수 있었다.

ABSTRACT

In this paper, we designed the FPGA hardware-based real-time ECG simulator, which generates an analog ECG signal within the range of 0 to 5 volts and described function. The ECG signal generated by the simulator can be applied to laboratory tests, the medical device, and the calibration study in various ways. ECG signals generated by simulator are obtained with conventional 24bit quantization to generate the signal data, and they are sampled and quantized to 1kHz of the 8-bit resolution when used as actual data. The proposed simulator is implemented using xilinx Spartan-3 and data are transmitted through an RS-232 between the PC and the FPGA simulator. The transmitted data are stored in the memory and the stored data are printed out with the analog ECG signal through DAC (0808). It can also control the heart rate (HR) via the two buttons level UP-DOWN. We used existing ECG input rating for the evaluation of the designed system and evaluated differential circuit for obtaining QRS waveform and the output signal. We finally could obtained proper the result.

키워드

ECG signal, ECG Simulator, xilinx Spartan-3 FPGA, Resolution,

1. 서 론

심전도(ECG)란 심장전기도의 약칭으로, ECG 또는 EKG로 약기한다. 어떠한 근육이 수축할 때에는 탈분극(depolarization)이라는 전기적 변화 현상이 체표면에서 검지되게 된다[1]. 그리고 이러한 원리를 이용하여 심방근육의 연속적인 전기분극 작용에 의한 결과로 인체표면에 부착시킨 두 전극간의 전위차, 또는 신체 표면상의 한 점의 전위 변화를 기록계 또는 모니터 상에 그려낸 것이

ECG이다. 시뮬레이터에 의해 생성된 ECG 신호는 실험실 실험, 의료 기기 교정 및 연구에 사용될 수 있으며 다양하게 응용할 수 있다[2]. 실시간 ECG신호는 가상의 신호가 원래의 ECG 데이터베이스를 복제되도록 표준 데이터의 샘플링 속도와 동일한 샘플링 속도를 유지함으로써 생성 될 수 있다. 정상적이거나 임의 사용자 지정 심박수를 갖는 ECG 파형을 저장 후에 이 ECG 파형을 이용하여 확률 적 방법에 의해 생성 될 수 있다[3]. 생체의학 기기나 생체 의학 연구를 위하여 다양

한 타입의 정상적, 비정상적인 ECG 신호가 필요하다. 정상적이지 않은, 다양한 타입의 심장 신호를 가진 환자를 모으는 일은 쉽지 않다. 게다가 환자로부터 ECG 샘플을 수집하는 일은 적절한 안전 인증을 획득한 생체 안전 증폭기를 필요로 한다. 이러한 문제들은 ECG 시뮬레이터를 사용함으로써 쉽게 해결될 수 있으며 심전도기 뿐만 아니라 환자도 필요로 하지 않는다. ECG 시뮬레이터는 인체로부터 얻어진 ECG 신호를 복사하는 표준 데이터로부터 합성된 ECG 신호를 생성하는 컴퓨터 기반의 ECG 시뮬레이터이다[4].

본 논문에서는 기존의 마이크로프로세서 기반[5]에서 제한적인 문제를 극복하기 위하여 FPGA를 이용하여 ECG 시뮬레이터를 제안하고 그 결과를 실험을 통하여 검증하고자 한다. 시뮬레이터의 ECG신호는 신호 데이터를 생성하기 위하여 기존의 10bit 양자화로 획득한 후 실 데이터로 사용할 때에는 1kHz의 샘플링과 8비트 분해능으로 양자화 하였다. 제안 시뮬레이터는 xilinx Spartan-3를 이용하여 구현하였으며 PC와 설계 FPGA 시뮬레이터 간에 RS-232를 통하여 데이터를 전송할 수 있도록 하였다. 전송된 데이터는 메모리에 저장하고 저장된 데이터는 DAC통하여 아날로그 ECG 신호를 출력하도록 하고 버튼 수위를 통하여 심박수(HR)를 UP-DOWN할 수 있도록 하였다. 설계된 시스템의 평가를 위하여 기존의 심전도 입력 사용하여 출력신호를 비교 평가한 결과 좋은 결과를 얻을 수 있었다.

II. FPGA 시뮬레이터

ECG 시뮬레이터를 제작하기 위하여 신장으로 발생하는 생체전기신호의 특징을 분석 및 정확한 생성을 하는 것이 중요하다. 심전도 신호는 이것이 P파이며 약 0.04초간 지속된다. P파는 심방의 탈분극에 기인하고 심방의 수축과 연관된다[6]. 방실계가 탈분극 된 후 Q파라고 불리는 하향펄스가 존재한다. 짧은 Q파 후에 R파라고 불리는 급격한 상승파가 있고 연이어 강한 하향 S파가 뒤따른 다음 등전선으로 돌아가게 된다.

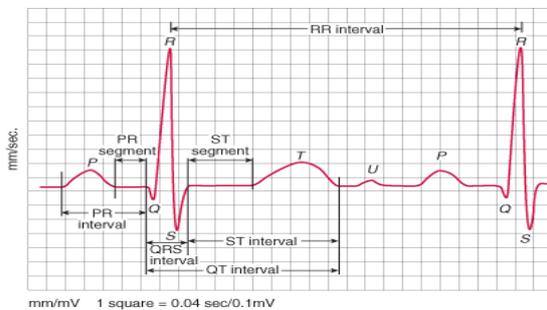


그림 1. 심전도 신호의 파형의 예

이 세 개의 파동을 모두 'QRS complex'라고 부른다. 그림 1은 이러한 복합곡선의 형태를 그래프 용지에 시간 간격을 보여 주고 있다.

1) ECG신호 획득 및 전송

시뮬레이터 신호로 사용할 데이터는 24bit 데이터 분해능을 이용하여 획득하고 데이터를 실제로 사용할 때에는 8bit로 ECG신호를 취득하였으며 RS-232통신 프로토콜을 그림2과 같이 (a)은 PC의 RS-232에서 FPGA의 MAX232로 데이터를 전송하는 흐름도를 나타냈었으며 (b)는 FPGA에서 데이터를 받아서 처리하는 흐름도를 나타내었다.

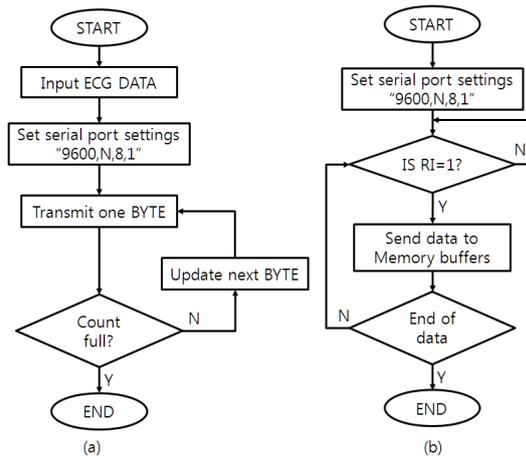


그림 2. 시리얼 전송 프로토콜(a)PC에서 FPGA로 전송 (b)수신 데이터를 FPGA에서메모리 버퍼로 저장

직렬전송 프로그램은 Labview로 구현하였으며 저장된 데이터를 불러와서 1byte씩 전송하고 제일 앞에는 ECG신호를 FPGA로 전송하고자 할 때 PC에서 저장된 데이터를 전송버튼을 선택하면 FPGA에서 인터럽트 발생하여 수신하도록 통하여 FPGA로 전송하고 그 데이터를 DAC를 통하여 아날로그 형태의 신호로 변환 및 증폭할 수 있도록 구성하였다. PC에서 FPGA의 시리얼 전송 프로토콜과 데이터 전송의 흐름도를 나타냈었으며 FPGA에서 인터럽트를 이용하여 전송신호가 있는 경우 우선순위를 체크하여 메모리 버퍼로 저장할 수 있도록 하였다. 저장된 데이터를 DAC를 통하여 아날로그 ECG 신호로 변화하게 되며 심전도 계측에 적합한 신호로 증폭할 수 있도록 하였다.

2) FPGA 구현

FPGA구현을 위하여 그림3과 같이 상의 레벨에서의 동작 상태와 함수를 정의하였으며 함수들의 입출력 신호 관계를 정리하면 다음과 같다. nReset는 입력으로 전체 Block을 Reset 시키는 함수이며 Active Low로 동작하게 된다.

clk는 입력 클럭을 의미하며 주파수는 50MHz이다. start는 입력으로 전체 Block의 동작하게 하면서 Active High에서 동작한다. inc/dec는 출력 파형의 주파수(맥박)를 증가시키거나 감소시키는 함수로 Push Button으로 되어 있으며 누를 때 마다 값을 1씩 증가하거나 감소하며 Active High에서 동작하게 된다. ledDataOut(7:0)는 디지털 신호를 아날로그 신호로 변환하는 출력으로 8bit Data를 LED로 표현하도록 한다. MAX232는 ECG데이터를 수신하는 함수로 메모리를 사용하게 된다. toDACdataOut(7:0)는 디지털 신호를 아날로그 신호로 변환 출력하는 함수로 8bit 데이터이다. segData(7:0)와 segPosition(3:0)는 출력 파형 주파수(맥박)를 표시해 주기 위한 Data이다.

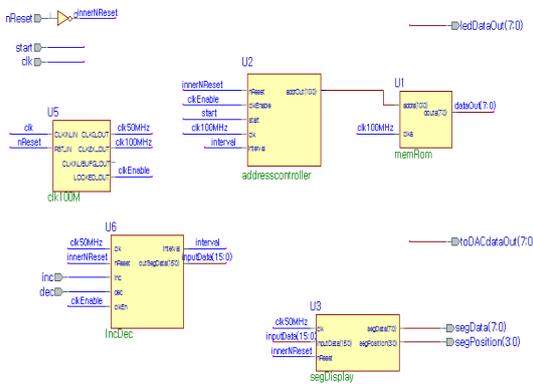


그림 3. FPGA 구현을 위한 상위 수준의 구성도

내부 구성에 블록도 구성은 다음과 같다. clk100m은 내부 동작 클럭을 제공해 주는 Block으로 Xilinx Hard IP를 이용하여 input 50MHz로 100MHz를 만들어낸다. addresscontroller는 Sample Data를 저장해 두고 있는 memRom을 access하는 address를 발생시키는 블록이며 interval 값을 이용해서 address간의 시간간격을 조절해서 원하는

출력 주파수(맥박)를 만들게 된다. RI는 인터럽트 발생으로 MAX232와 메모리를 참조하게 된다.

memRom은 Xilinx Hard IP를 이용하여, 약 2000개의 8bit 심박데이터를 저장하게 되는 메모리이다. 이것은 주소지정방식으로 동작하게 된다.

IncDec 외부에서 입력되는 증가/감소(Inc/Dec)입력을 이용해서 address를 발생시키는 간격을 조절하는 블록이다. segDisplay는 현재의 주파수(맥박,HR)를 표시해 줌.

III. 제안 시스템의 실험 및 고찰

FPGA를 이용한 제안한 시스템은 그림4와 같이 PC에서 저장된 데이터를 RS-232 전송을 이용하여 MAX-232를 통하여 Spartan-3 FPGA로 전송되면 전송된 데이터는 DAC0808를 통하여 LF356으로 출력할 수 있도록 하였다. ECG 데이터는 PC에서 Labview를 이용하여 전송 프로그램을 구현하였으며 전송속도는 9600와 데이터 8비트 그리고 스톱 1비트로 에러검출비트는 사용하지 않고 전송하였다. DAC변환기는 0-5[V]를 얻을 수 있도록 OP-amp를 이용하여 조절 가능하도록 하였다.

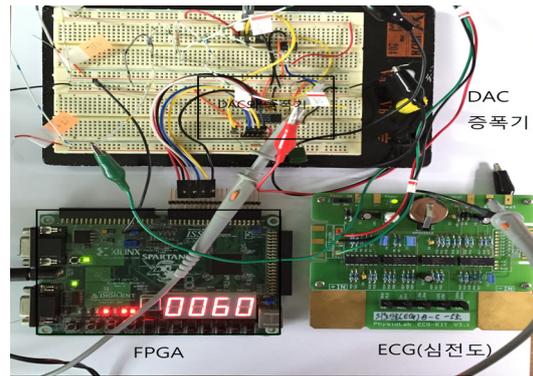


그림 5. 제안 FPGA 시뮬레이터와 심전도 측정

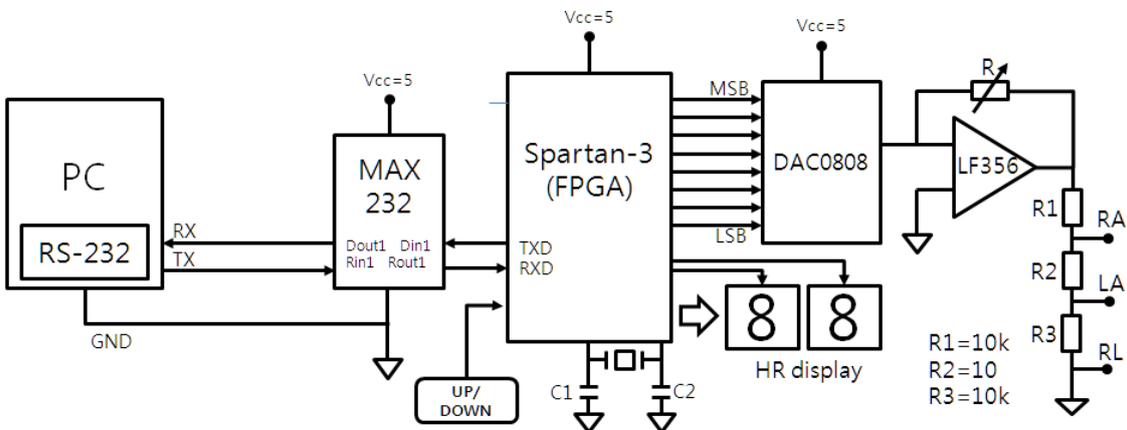


그림 4. 제안 FPGA를 이용한 시뮬레이터 하드웨어 구성도

그림 5는 제안 FPGA를 이용한 ECG 시뮬레이터를 구현한 하드웨어를 보여 주고 있으며 PC에서 전송된 데이터를 Spartan-3 FPGA 키트를 이용하여 구현하였으며 시뮬레이터 결과를 측정하고자 심전도 시스템의 입력으로 사용하여 ECG파형과 미분회로의 출력을 확인함으로써 제안 시스템의 성능을 평가하였다.

그림 6는 제안 시스템의 출력과 기존의 심전도 출력을 비교한 것이다. 첫 번째 신호는 제안 시스템의 출력 신호로 500mV이하의 신호이다. 두 번째는 심전도로부터 획득된 ECG로 증폭 및 필터를 통과한 결과로 2V로 출력됨을 보였다. 그림 7은 심전도에서 획득된 신호를 미분회로를 통과하여 QRS파의 최대값이 잘 표현됨을 알 수 있었다. (a)는 제안 시스템으로 생성된 신호로부터 얻은 ECG파형이고 (b)는 미분회로 파형이다.

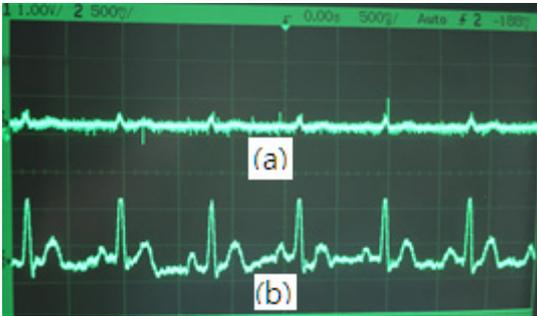


그림 6. (a) DAC의 출력과 (b)심전도 계측 출력

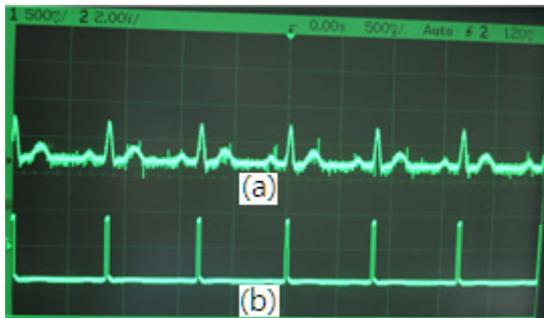


그림 7. 심전도의 출력신호 (a) ECG 파형
(b) 미분회로 파형

IV. 결론

본 논문에서는 xilinx사의 Spartan-3 키트를 이용하여 ECG 시뮬레이터를 구현하고 8bit 데이터를 디지털 신호를 아날로그 신호로 변환 후에 LF356 증폭기를 이용하여 원하는 레벨로 선택할 수 있도록 하였다. Labview 프로그램을 이용하여 저장된 ECG 데이터를 시리얼 전송 방식을 사용하여

전송할 수 있도록 하였으며 FPGA에서는 인터럽트 방식을 사용하여 메모리에 저장하고 저장된 데이터는 DAC통하여 아날로그 ECG 신호를 출력하도록 하고 버튼 수위를 통하여 심박수(HR)를 UP-DOWN할 수 있도록 하였다. 설계된 시스템의 평가를 위하여 기존의 심전도 입력 사용하여 출력신호를 비교 평가한 결과 좋은 결과를 얻을 수 있었다.

참고문헌

- [1] I. Sadighi and M. Kejariwal, "A generalized ECG simulator an educational tool", Proc. Of the Annual International Conference of the IEEE on Engineering in Medicine and Biology Society, Vol. 6, 9-12 Nov. 1989, pp. 1963- 1964.
- [2] T N Mudrov et, "Microcontroller-based ECG simulator Prototype", Electronics'2004, 22-24 september, Sozopol BULGARIA
- [3] Sangita Das et, "Development of an Analog ECG Simulator using Standalone Embedded System", International Journal of Electrical, Electronics and Computer Engineering, 2012, 83-87, MFIS-12
- [4] C. Caner, M. Engin, and E. Engin, "The Programmable ECG Simulator", J Med Syst, vol. 32, 2008, pp. 355-359, PMID:18619099 [PubMed - indexed for MEDLINE]
- [5] B. E. Demir, F. Yorulmaz, I. Guler, "Microcontroller controlled ECG simulator", 15th National Biomedical Engineering Meeting, (BIYOMUT), Apr. 21-24, 2010, pp.1-4.
- [6] R. Gupta, J. N. Bera, M. Mitra, "Development of an embedded system and MATLAB-based GUI for online acquisition and analysis of ECG signal", Measurement, Vol. 43, No. 9, Nov. 2010, pp. 1119-1126.