

# 비엔나 정류기에 MVPWM적용한 common mode noise 감소법

최원일, 이동현, 홍창표, 김학원\*, 조관열  
한국교통대학교

## vienna rectifier's common mode noise reduce which applied MVPWM

Won-Il Choi, Dong-Hyun Lee, Chang-Pyo Hong, Hag-Wone Kim\*, Kwan-Yuhl Cho  
Korea National University of Transportation

### ABSTRACT

본 논문에서는 3레벨 인버터의 common mode voltage 변동을 줄여주는 스위칭 방식인 MVPWM(Medium Vector PWM)을 비엔나 정류기에 적용하는 방식을 제안한다. MVPWM은 3개의 상의 reference중의 중간 값일 때의 스위칭 신호를 medium vector가 되도록 바꿔서 3개의 상의 합이 0이 될 수 있게 만들어주므로 인해 common mode voltage변동이 저감된다. 이를 PSIM을 사용하여 모의해석과 실험을 통해 효과를 입증하였다.

### 1. 서론

3상 3레벨 비엔나 형태의 정류기는 단방향의 전력 변환이 요구되는 AC/DC 컨버터의 입력 전류 고조파 저감을 위한 회로로 검토되고 있다. 3레벨의 비엔나 정류기는 2레벨의 PWM 정류기에 비해 출력 전압의 THD가 낮아, 전류 THD를 작게 하기에 용이하고, 전력용 소자에 보다 낮은 내압이 걸리게 되므로 낮은 내압의 전력용 소자를 사용할 수 있으며, 그러므로 인해 스위칭 손실이 작아 컨버터의 고효율화에 유리한 장점을 가지고 있다. 그렇기 때문에 전원의 최대의 안전성을 요구되는 분야에 비엔나 정류기가 사용되어지고 있다.<sup>[1]</sup> 그러나 비엔나 정류기에서 common mode voltage의 변동으로 인해 common mode noise가 발생 되서 EMI(Electro Magnetic Interference)의 문제와 더불어 시스템에 악영향을 끼치게 되고 이로 인해 제어시스템에 문제가 생기게 된다.<sup>[2]</sup> EMI문제는 전파장애로 인해 통신 끊김이나 전자회로의 기능을 악화시킨다.

비엔나 정류기에서 common mode noise를 없애기 위해 회로에 EMI필터를 설계하여 부착하는 방법을 제안한 사례<sup>[3]</sup>가 있다. 하지만 필터를 부착하게 되면 보드의 사이즈가 커지게 되고 비용 또한 증가된다. 따라서 본 논문에서는 common mode voltage 변동을 줄여주는 MVPWM(medium vector PWM)을 적용하였다. MVPWM은 최근 3레벨 인버터에서 common mode noise를 줄이기 위해 스위칭 방법이 제안되었다.<sup>[4]</sup> 이 스위칭 방식은 동일한 common mode voltage를 갖는 medium vector 8개를 사용하여 3개의 상에서 각각 (+), 0, (-)의 3가지가 동시에 나오도록 스위칭 하는 방식이다. 이렇게 3개의 상에서 3가지 전압이 동시에 나오게 되면 common mode voltage 변동이 줄어들게 되므로 common mode noise가 줄어들게 된다. 본 논문에서는 MVPWM 스위칭 방식을 비엔나

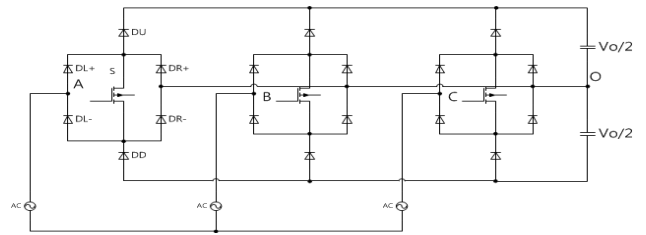


그림 1 3레벨 비엔나 정류기  
정류기에 적용시키고 시뮬레이션과 실험을 통해 그 결과를 입증한다.

### 2. 본론

#### 2.1 SVPWM의 common mode voltage

3상 3레벨 시스템에서 사용하는 스위칭 방식으로는 대부분 SVPWM을 사용한다. 3상 시스템에서 common mode voltage를 구하는 식은 식 1과 같다.

$$V_{CM} = (V_{AO} + V_{BO} + V_{CO})/3 \quad (1)$$

SVPWM의 경우 그림 2와 같이 스위칭 상태에 따라 상전압이 출력 된다. 그에 따라 common mode voltage는 스위칭 한 주기 동안 각 상의 상태에 따라 전압변동이 발생되고, 이는 common mode noise를 유발하게 된다. common mode noise는 스위치를 통해 흐르면서 EMI를 유발하게 되고, 이는 통신장애나 계측 오류 발생의 원인이 된다.

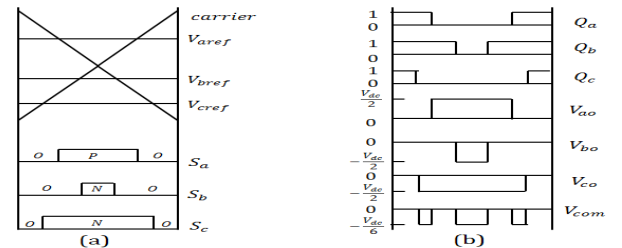


그림 2 (a) SVPWM의 스위칭 신호 (b) SVPWM의 common mode voltage

#### 2.2 MVPWM을 적용한 비엔나 정류기의 common mode voltage

common mode noise를 없애기 위해서 최근에 3레벨 인버터에서 제안된 MVPWM 스위칭 방법을 비엔나에 적용 시켜 보았다. 비엔나 정류기는 스위치가 on이 됐을 때 출력에 0V가

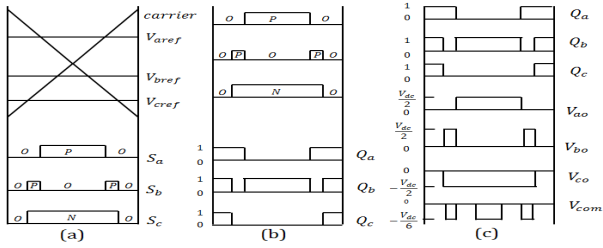


그림 3 (a) 3레벨 인버터의 MVPWM 스위칭 신호 (b) 3레벨 인버터의 스위칭 신호를 비엔나 정류기의 스위칭 신호로 변환 (c) 비엔나 정류기의 common mode voltage

결리게 되므로 3레벨 인버터의 (+)와 (-)를 만들어주는 신호를 OR게이트를 통해 합친 후 NOT게이트를 통해 반전 시켜준다. 그렇게 되면 MVPWM을 적용한 비엔나의 스위칭 신호는 그림 3과 같이 나오게 된다. 여기서 a상 reference를 max, b상 reference를 mid, c상 reference를 min으로 났을 때 mid상의 스위칭신호를 max상과 min상을 비교하여 더했을 때 0이 나오도록 바뀌는 것이다. max가 0이고 min이 (-)일 때 mid가 (+)로 나오도록 해주게 되면 식 2와 같다

$$V_{AO} = 0V, V_{BO} = -\frac{V_{dc}}{2}, V_{CO} = \frac{V_{dc}}{2} \quad (2)$$

따라서 common mode voltage는 식 3과 같다

$$V_{CM} = \frac{(V_{AO} + V_{BO} + V_{CO})}{3} = \frac{0 - \frac{V_{dc}}{2} + \frac{V_{dc}}{2}}{3} = 0V \quad (3)$$

이런 식으로 계속 비교하면서 mid상을 구하게 되면 common mode voltage는 0으로 나오게 된다.

### 2.3 시뮬레이션 및 실험 결과

기존의 스위칭 방법인 SVPWM과 새로 적용시킨 MVPWM의 파라미터는 표1과 같다. 시뮬레이션 상으로는 그림 4와 그림 5를 비교했을 때 common mode voltage가 거의 없어진 것으로 보이지만 실험상에서는 그림 6과 그림 7과 같이 나오게 된다. 시뮬레이션과 실험을 비교했을 때 common mode voltage 변동이 차이나는 이유는 시뮬레이션에서는 연산 딜레이가 없지만 실험에서는 연산 딜레이가 있으므로 싱크가 맞지 않기 때문이다. 실험상으로만 비교했을 경우 MVPWM의 common mode voltage 변동이 확실히 줄어든 것을 볼 수 있다. PSIM을 이용하여 모의실험과 실험을 통하여 common

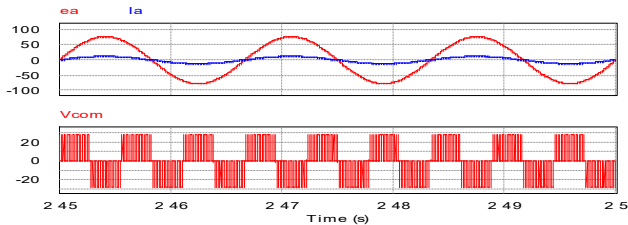


그림 4 시뮬레이션을 통한 SVPWM의 common mode voltage

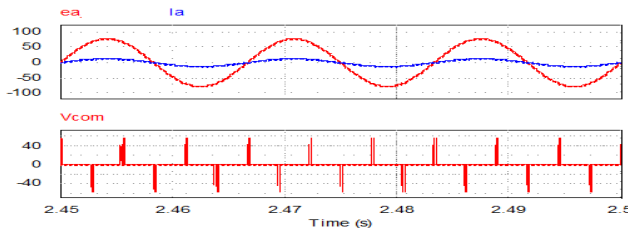


그림 5 시뮬레이션을 통한 MVPWM의 common mode voltage

표 1 비엔나 정류기 회로의 파라미터

Table 1 vienna rectifier circuit parameters

	value
입력전압	55 [Vr.m.s], 60 [Hz]
출력전압	170 [V]
출력 전력	170 [W]
스위칭 주파수	25 [kHz]
입력 인덕터	0.5 [mH]

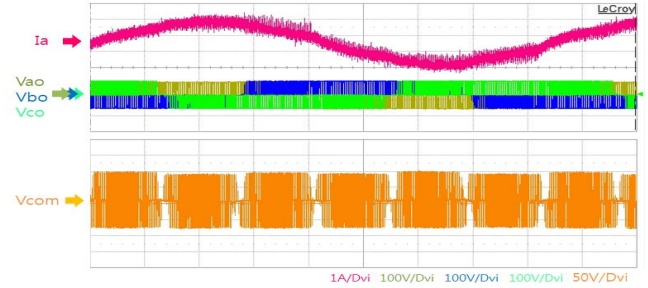


그림 6 실험을 통한 SVPWM의 common mode voltage

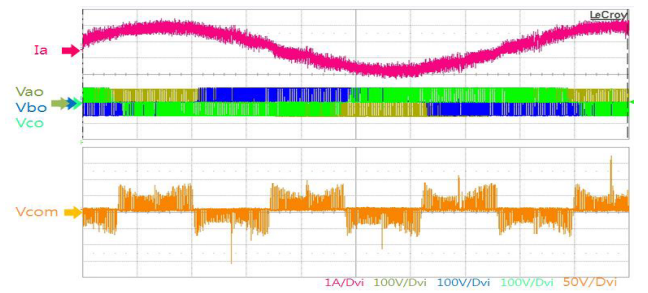


그림 7 실험을 통한 MVPWM의 common mode voltage mode voltage변동 감소 효과를 입증 하였다.

### 3. 결론

본 논문에서는 3레벨 인버터에서 제안된 MVPWM을 비엔나에 적용시켜 보았다. 이를 시뮬레이션과 실험을 통하여 기존의 SVPWM 스위칭 방식과 MVPWM 스위칭 방식을 비교했을 때 common mode voltage의 변동이 적어진 것을 확인함으로써 MVPWM의 스위칭 방식을 적용했을 경우의 효과를 입증하였다.

본 논문은 교육부의 재원으로 한국연구재단과 한국교통대학교의 지원을 받아 연구한 논문입니다. (No. 2013011487)

### 참고 문헌

- [1] Byung-chul Yoon, Hag-Wone Kim, Ewan-Yuhl Cho, Byung-Kuh Lim, "A single-carrier comparison PWM for Voltage Control of Vienna Rectifier," The Transactions of the Korean Institute of Power Electronics, Vol. 17, No. 2, pp. 129-134, Apr. 2012.
- [2] M. Cacciato, A. Consoli, G. Scarcella, and A. Testa, "Reduction of common mode currents in pwm inverter motor drives," IEEE IAS Annual Meeting, Vol. 1, pp. 707-713, 1997.
- [3] M. Hartmann, H. Ertl, and J. W. Kolar, "EMI Filter Design for High Switching Frequency Three-Phase/Level PWM rectifier Systems" IEEE Trans. Power Electron. 2010.
- [4] N.-S. Choi, E.-C Lee and K.-S. Ahn, "A Carrier-Based Medium Vector PWM Strategy for Three Level Inverters in Transformerless Photovoltaic Systems", Conf. Record on ICPE 2015, Jun 1-6, Seoul, Korea'