

10 nm 이하 DG MOSFET의 도핑농도에 따른 항복전압

정학기*

*군산대학교

Breakdown Voltage for Doping Concentration of Sub-10 nm Double Gate MOSFET

Hakkee Jung*

*Kunsan National University

E-mail : hkjung@kunsan.ac.kr

요 약

항복전압의 감소는 채널길이 감소에 의하여 발생하는 심각한 단채널 효과이다. 트랜지스터 동작 중에 발생하는 단채널 효과는 트랜지스터의 동작범위를 감소시키는 문제를 발생시킨다. 본 논문에서는 10 nm 이하 채널길이를 갖는 이중게이트 MOSFET에서 채널크기의 변화를 파라미터로 하여 채널도핑에 따른 항복전압의 변화를 고찰하였다. 이를 위하여 해석학적 전위분포에 의한 열방사 전류와 터널링 전류를 구하고 두 성분의 합으로 구성된 드레인 전류가 $10\mu A$ 가 될 때, 드레인 전압을 항복전압으로 정의하였다. 결과적으로 채널 도핑농도가 증가할수록 항복전압은 크게 증가하였다. 채널길이 감소하면서 항복전압이 크게 감소하였으며 이를 해결하기 위하여 실리콘 두께 및 산화막 두께를 매우 작게 유지하여야만 한다는 것을 알 수 있었다. 특히 터널링 전류의 구성비가 증가할수록 항복전압이 증가하는 것을 관찰하였다.

ABSTRACT

Reduction of breakdown voltage is serious short channel effect (SCE) by shrink of channel length. The SCE occurred in on-state transistor raises limitation of operation range of transistor. The deviation of breakdown voltage for doping concentration is investigated with structural parameters of sub-10 nm double gate (DG) MOSFET in this paper. To analyze this, thermionic and tunneling current are derived from analytical potential distribution, and breakdown voltage is defined as drain voltage when the sum of two currents is $10\mu A$. As a result, breakdown voltage increases with increase of doping concentration. Breakdown voltage decreases by reduction of channel length. In order to solve this problem, it is found that silicon and oxide thicknesses should be kept very small. In particular, as contributions of tunneling current increases, breakdown voltage increases.

키워드

항복전압, 이중게이트 MOSFET, 터널링전류, 채널도핑

1. 서론

10 nm 이하로 채널길이가 감소하면 임팩트 이온화 현상이 발생하기 전에 터널링에 의한 펀치스루(punch-through) 현상이 발생한다. 특히 채널이 완전 공핍화되는 이중게이트(Double Gate; DG) MOSFET에서는 펀치스루에 의한 항복현상이 발생하게 될 것이다. 그러므로 본 논문에서는 DG MOSFET에서 터널링 전류를 포함한 전류모

델을 제시하고 채널도핑 변화에 대한 항복전압의 변화를 관찰할 것이다. 항복전압을 구하는 방법은 매우 어려우며 Lee 등이 사용한 방법은 임팩트 이온화가 발생한 경우로써 10 nm 이하 구조에서 적용하기는 적당치 않으므로 본 논문에서는 드레인 전류가 $10\mu A$ 일 때 드레인 전압을 항복전압으로 정의하였다. 드레인 전류를 구성하는 열방사 전류(I_{ther})와 터널링 전류(I_{tunn})를 구하기 위하여 포아송방정식의 해인 급수형 전위 분포[1]를 이용

하였다.

II. 본 론

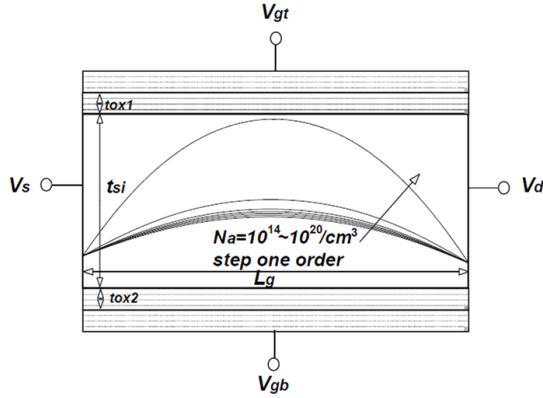


Fig. 1 Schematic diagram Double Gate MOSFET with doping concentration dependent potential energy

그림 1에 포아송 방정식을 이용하여 구한 채널 내 도핑 농도에 따른 전도중심에서의 포텐셜에너지 분포와 함께 DG MOSFET 구조를 도시하였다. 그림 1에서 알 수 있듯이 10 nm 이하 DG MOSFET의 경우 도핑 농도의 변화에 따라 포텐셜에너지는 크게 변화하였으며 특히 도핑농도가 $10^{19}/\text{cm}^3$ 부터 크게 변화하기 시작하다가 $10^{20}/\text{cm}^3$ 에서는 포텐셜에너지가 매우 크게 변화하는 것을 알 수 있다. 포텐셜에너지의 변화는 결국 드레인 전류를 변화시킬 것이다. 드레인 전류를 구성하고 있는 열방사 전류는 포텐셜에너지의 최대크기에 따라 변화할 것이며 터널링 전류는 포텐셜에너지의 분포 즉, 분포의 폭에 따라 변화할 것이다. 그러므로 그림 1에서 알 수 있듯이 도핑 농도가 증가하면 상대적으로 열방사전류가 감소할 것을 알 수 있다. 본 논문에서는 이미 기존의 논문에서 사용한 열방사

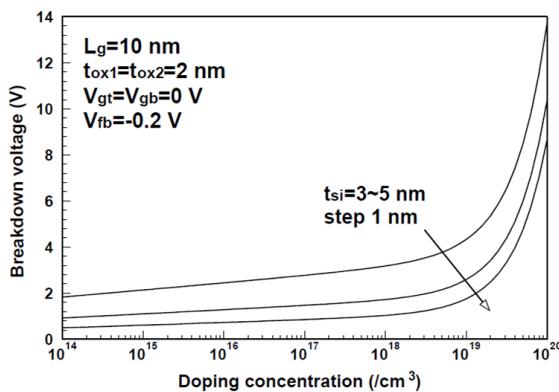


Fig. 2 Breakdown voltages for doping concentrations with a parameter of channel length from 5 nm to 10 nm.

전류 모델과 터널링 전류 모델을 사용할 것이다[2,3].

이미 발표한 논문 [2,3]에서 전류모델의 타당성은 입증하였으므로 본 논문에서는 이 모델을 이용하여 DG MOSFET의 항복전압을 고찰할 것이다. 그림 2에 채널 길이를 파라미터로 구한 도핑농도에 따른 항복전압의 변화를 도시하였다. 일반적으로 트랜지스터의 안정적인 동작을 위하여 문턱전압은 0.3~0.4 V 정도의 값을 가지며 항복전압은 최소 1.5~2 V 이상의 값을 가져야한다. 채널 도핑농도에 따라 항복전압은 증가하는 것을 그림 4에서 관찰할 수 있으나 채널길이가 5 nm 까지 감소하면 도핑농도가 $10^{20}/\text{cm}^3$ 까지 증가하여도 주어진 조건에서 항복전압이 1 정도밖에 안되는 것을 알 수 있다. 이는 채널길이가 짧아지면 고 농도로 채널을 도핑할지라도 포텐셜에너지의 크기와 폭이 매우 작아서 열방사 전류 뿐만이 아니라 터널링 전류가 함께 증가하기 때문에 작은 드레인 전압에서도 항복현상이 발생하기 때문이다. 또한 채널길이가 10 nm 까지 증가할지라도 채널 도핑농도가 $10^{19}/\text{cm}^3$ 이상의 고 도핑일 경우만 항복전압이 2 V 이상을 보이는 것을 알 수 있다. 즉, 채널길이가 감소하면 채널도핑농도가 더욱 높은 영역에서 만족할 만한 항복전압을 얻을 수 있다는 것을 관찰하였다. 또한 채널길이가 증가할수록 도핑농도에 더욱 민감하게 항복전압이 증가하는 것을 알 수 있다.

그림 2는 실리콘 두께가 5 nm로 비교적 두꺼운 경우이므로 실리콘 두께를 감소시켜 보다 얇게 채널을 형성할 때 항복전압의 변화를 관찰하고자 그림 3에 실리콘 두께를 파라미터로하여 도핑농도에 따른 항복전압의 변화를 도시하였다. 그림 3에서 알 수 있듯이 도핑농도가 증가하면 항복전압이 증가하는 현상을 관찰할 수 있다. 실리콘 두께가 증가할수록 항복전압은 감소한다. 이는 실리콘 두께 증가에 따라 전하가 흐를 수 있는 면적이 증가하여 전체적으로 드레인 전류가 증가하기 때문에 낮은 드레인 전압에서도 항복현상이 발생하기 때문이다. 그러므로 실제적으로 DG MOSFET에서는 채널길이보다 실리콘 두께변화에 따라 드레인 전류가 더욱 큰 영향을 받는다는 것을 관찰할 수 있다.

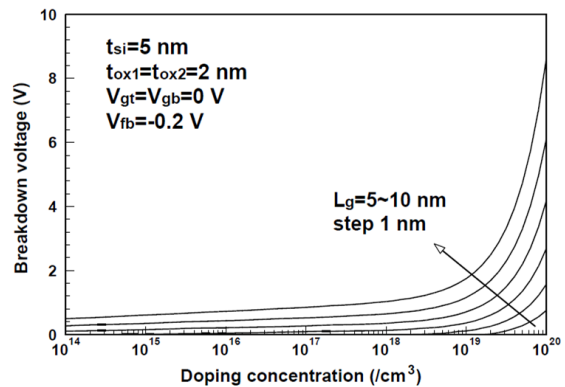


Fig. 3 Breakdown voltages for doping concentrations with a parameter of silicon thickness from 3 nm to 5 nm.

즉, 그림 2와 그림 3을 비교해보면 채널길이 1 nm 변화에 대한 항복전압 변화율보다 실리콘두께 1 nm 변화에 대한 항복전압의 변화율이 더욱 크다는 것을 관찰할 수 있다. 실리콘 두께가 3 nm 까지 감소하였을 경우, 도핑농도와 관계없이 2 V 이상의 항복전압을 나타내고 있다. 그러므로 채널길이 감소할수록 실리콘 두께를 더욱 감소시켜 항복전압을 증가시켜야만 할 것이다.

III. 결 론

본 논문에서는 10 nm 이하 채널길이를 갖는 DGMOSFET의 도핑농도 변화에 대한 항복전압을 관찰하기 위하여 열방사 전류와 터널링 전류를 이용하였다. 채널길이 10 nm 이하로 감소하면 터널링 전류를 무시할 수 없어 전체 드레인 전류에서 터널링 전류가 차지하는 비율의 증가가 항복전압에 영향을 미칠 것이다. 결과적으로 도핑농도가 증가하면 항복전압도 증가하는 것을 알 수 있었다. 채널길이 감소에 따라 항복전압은 급격히 감소하였으나 실리콘 두께의 감소 및 산화막 두께의 감소에 따라 항복전압을 증가시킬 수 있었다. 이와 같이 DGMOSFET의 안정적인 동작을 위하여 채널길이 감소하면 실리콘 두께 및 산화막 두께를 함께 감소시켜 항복전압을 가능한 한 높게 유지하여야 할 것이다.

참고문헌

- [1] Z. Ding, G. Hu, J. Gu, R. Liu, L. Wang, and T. Tang, "An analytical model for channel potential and subthreshold swing of the symmetric and asymmetric double-gate MOSFETs," *Microelectronics Journal*, vol. 42, pp. 515-519, March 2011.
- [2] H. K. Jung, "Influence of Tunneling Current on Threshold Voltage Shift by Channel Length for Asymmetric Double Gate MOSFET," *Journal of Korea Institute of Information and Communication Engineering*, vol. 20, no. 7, pp. 1311-1316, July, 2016.
- [3] H. K. Jung, and S. Dimitrijevic, "Optimum top and bottom thickness and flat-band voltage for improving subthreshold characteristics of 5 nm DGMOSFET," *Superlattices and Microstructures*, vol. 101, no. 1, pp. 285-292, January 2017.