

DC 유형의 에너지 하베스팅 자원을 활용한 저전력의 MPPT 인터페이스

조우빈 · 이진희 · 유종근

인천대학교

A Low-Power MPPT Interface for DC-Type Energy Harvesting Sources

Woo-Bin Jo · Jin-Hee Lee · Chong-Gun Yu

Incheon National University

E-mail : ub329@naver.com

요 약

본 논문에서는 DC 유형의 에너지 하베스팅을 위한 저전력 MPPT 인터페이스 회로를 설계하였다. 제안된 회로는 크게 MPPT controller, bias generator, voltage detector로 구성된다. MPPT controller는 schmitt trigger로 구성된 MPG(MPPT Pulse Generator)와 에너지 유형(빛, 열)에 따라 동작하는 logic gate와 sample/hold 회로로 구성된다. Bias generator는 beta multiplier 구조를 적용하여 설계되었으며, voltage detector는 bulk-driven comparator와 2단 buffer를 이용하여 설계되었다. 제안된 회로는 0.35 μ m CMOS 공정으로 설계하였다. 모의실험 결과 설계된 회로는 3V 이내의 입력전압에서 100nA보다 작은 전류를 소모하며, 최대 전력효율은 99.7%이다. 설계된 회로의 칩 면적은 1151 μ m \times 940 μ m이다.

ABSTRACT

This paper describes a low-power MPPT interface for DC-type energy harvesting sources. The proposed circuit consists of an MPPT controller, a bias generator, and a voltage detector. The MPPT controller consists of an MPG (MPPT Pulse Generator) with a schmitt trigger, a logic gate operating according to energy type (light, heat), and a sample/hold circuit. The bias generator is designed by employing a beta multiplier structure, and the voltage detector is implemented using a bulk-driven comparator and a two-stage buffer. The proposed circuit is designed with 0.35 μ m CMOS process. The simulation results show that the designed circuit consumes less than 100nA of current at an input voltage of less than 3V and the maximum power efficiency is 99.7%. The chip area of the designed circuit is 1151 μ m \times 940 μ m.

키워드

Energy harvesting, MPPT controller, Low power, DC-type energy source

1. 서 론

최근 환경 에너지 자원의 연구와 IoT 기술의 관심이 커지고 발전하면서 몸에 장착하는 디바이스나 그 외의 디바이스들이 소형화 되어가고 있다. 이로 인해 바람, 태양광, 온도변화, 진동 등 주변 환경으로부터 에너지를 얻어내는 방식인 에너지 하베스팅 기술에 대한 연구가 활발히 진행되고 있다.[1-6]

에너지 변환소자들에는 최대 가용전력을 출력하는 MPP(Maximum Power Point)가 존재하고, MPP는 주변 환경변화에 의해 실시간 변하기 때

문에 MPPT(Maximum Power Point Tracking)가 필요하게 된다. 에너지 하베스팅 기술이 소형 디바이스의 전원 공급용으로 사용되기 위해서는 에너지 변환소자의 크기가 작아야 한다. 이 경우 주변 환경에서 얻을 수 있는 에너지의 양은 작을 수밖에 없기 때문에 MPPT와 같은 효율적인 에너지 수확은 필수적이며, MPPT를 구현하기 위한 회로의 전력소모는 최소화가 되어야 한다.

본 논문에서는 다양한 에너지원 중에 빛, 열에너지와 같은 DC 유형의 에너지 하베스팅 자원을 이용한 MPPT 인터페이스 회로를 설계하였다. MPPT는 전력소모 측면에서 장점을 갖고 있는 FOC(Fractional Open Circuit) 방식[1-1]을 이용하였다. 또한, MPPT 컨트롤 회로의 전력소모를 최

이 논문은 IDEC 지원에 의해서 일부 수행되었음.

소화하기 위해(100nA 이하) 다양한 저전력 소모 기술들을 적용하였다.

II. 회로 설계

2.1 제안된 회로의 구조

그림 1은 본 논문에서 제안하는 DC유형의 에너지 하베스팅을 위한 MPPT 인터페이스 회로의 구성도이다. BIAS Generator, 비교기, MPPT Controller, Sample/Hold 회로 등으로 구성되어지고 BIAS Generator로부터 기준 전류와 기준 전압을 받아 낮은 전압에서 전체 회로를 동작시켜 EN 신호를 발생시킨 후 MPPT Controller가 동작해 보내는 Sampling 신호에 따라 Sample/Hold 회로에 입력이 바뀌어 에너지 하베스팅 하기에 적합한 MPP전압을 Hold하는 동작을 한다.

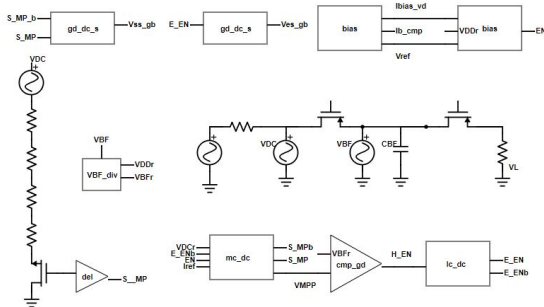


그림 1. 전체 회로도

2.2. BIAS Generator

그림 2는 Beta multiplier 구조를 이용하여 설계한 Bias generator의 회로도이다. Beta multiplier와 추가로 start-up단으로 구성된다. MOS 스위치로 구성된 start-up회로는 Beta multiplier가 정상적으로 전류를 생성하지 못할 때 제대로 동작시켜 주기 위한 회로이다. 커패시터를 사용할 경우 MOS 스위치보다는 신뢰성은 낮아지지만 전력소모가 줄어든다는 장점이 있다. Beta multiplier는 VDD Sensitivity가 우수하여 사용하였다. VDD가 계속 변하는 회로에서 약 5nA의 기준 전류와 400mV의 기준 전압을 발생시킨다.

2.3 비교기

그림 3는 비교기의 회로도이다. 전체 회로에서 두 개의 비교기를 사용했다. 첫 번째로 Bulk-driven-comparator는 EN 신호를 출력한다. 두 입력 INn, INp를 비교하여 INn이 INp보다 클 때 OUT 신호 즉 EN신호를 출력하는 회로이다. 본 회로에서는 VDDr이 Vref 400mV보다 클 경우 EN 신호를 출력한다. 두 번째로 gate - driven - comparator

는 H_EN 신호를 출력한다. 이 경우 Body-driven-comparator를 사용해도 되지만 INn에 Vmpp를 입력으로 받는데 Vmpp는 holding이 잘 되어야한다. 현대 이를 Body-driven을 사용할 경우 Vmpp가 유지가 안되고 전압이 낮아질 수 있어 Gate-driven을 사용하였다. 또한 VBF 전압의 충/방전 시 hysteresis를 이용해 적절한 충/방전을 가능하게 하는데 충전의 경우 속도가 느려 기존의 공급 전류 5nA로 따라갈 수 있지만 방전은 매우 빨라 기존의 5nA에 추가로 boost전류 5nA를 공급해 hysteresis 기능이 잘 동작하도록 했다.

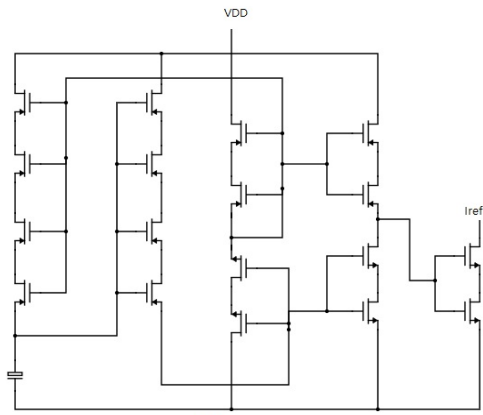


그림 2. Bias Generator schematic

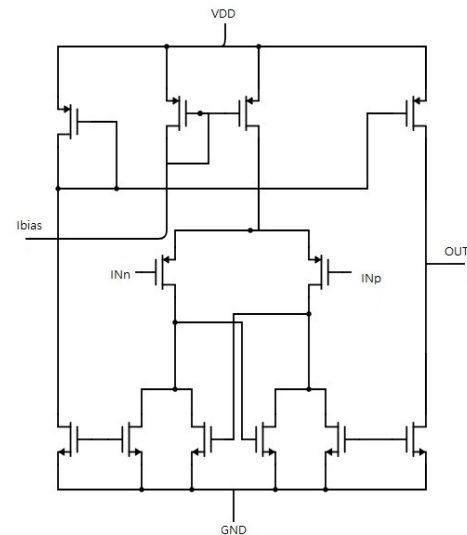


그림 3. Comparator schematic

2.4 MPPT Controller

MPPT Controller는 MC Generator와 MPG(MPPT Pulse Generator)와 2us samaple/hold 회로로 구성된다. 그림 4는 MC Generator의 회로도이다. MC Generator의 경우 D-flip-flop을 이용한 divider와 Rising edge detector 그리고 OR gate를 이용해 일정한 주기마다 pulse 신호 즉 MC 신호를 발생시킨다.

그림 5는 MPG의 회로도이다. MPG는 MC 신호

를 받아 Sampling pulse 신호를 발생시키는 회로이다. MPG의 경우 참고논문[1]과 같이 Improved MPG를 사용하였다, 하지만 기존의 MPG는 캐패시터의 절반이 찾을 때부터 Sampling 신호를 생성하는 비효율적인 부분이 있어 기존의 MPG에 논리회로들을 추가해 캐패시터 전압이 차오르는 순간부터 Sampling신호를 발생시키도록 했다. 이 경우 5nA의 전류원과 600fF의 캐패시터를 사용해 70uS의 pulse를 발생시킨다. 추가로 에너지 타입에 따라 PV의 경우 200fF의 캐패시터가 추가된다.

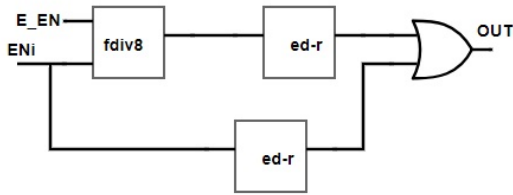


그림 4. MC Generator schematic

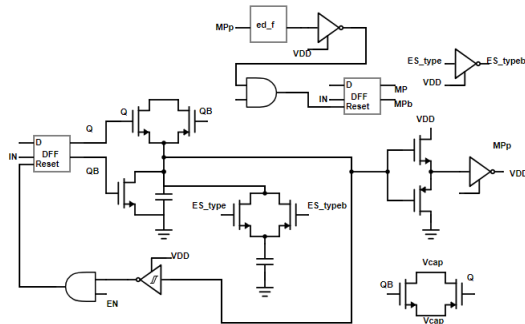


그림 5. Improved MPG schematic

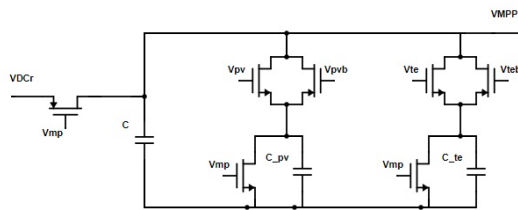


그림 6. Sample/hold schematic

2.5 Sample/hold 회로

그림 6은 sample/hold 회로도이다. 회로는 MOS 스위치들과 캐패시터들로 구성된 간단한 전압 sharing 회로이다. MPPT의 적용을 위해선 하베스팅 소자에 따른 최대 가용 전력을 출력하는 MPP 전압 V_{mpp} 를 사용해야한다. PV는 개방회로전압의 0.75배 TEG는 개방회로전압의 0.5배이다. 따라서 캐패시터를 20pF, 20/3pF, 40/3pF으로 설정했다. 그리고 에너지 유형에 따라 스위치에 인가되

는 신호에 맞게 sharing을 해 V_{mpp} 전압을 holding 할 수 있도록 했다.

III. 모의실험 및 Chip Layout

제안된 DC 유형의 에너지 하베스팅 자원을 이용한 저전력의 MPPT 인터페이스는 0.35um CMOS 공정을 이용하여 설계되었다. 그림 7은 설계된 회로의 chip layout이다. PAD를 포함한 크기는 1151um x 940um이다. PV는 등가 전압원과 6kΩ의 내부저항으로 등가모델링 하였고 TEG는 등가 전압원과 15kΩ의 내부저항으로 등가모델링하여 모의실험을 진행했다. VBF 노드에는 47uF의 캐패시터와 VL 노드에는 저항의 크기를 바꾸어 가며 전력 효율을 측정했다. VDC 전압이 공급되어 VBF전압이 차오르면서 일정전압 이 회로의 경우 약 1.1V에 도달하면 EN신호가 발생된다. 이 시점부터 MPPT 방식을 이용해 sampling을 주기적으로 하여 V_{mpp} 전압을 holding을 한다. 그 후에 Load 저항에서 이를 방출한다. 그림 8과 9는 시스템의 파형을 나타낸다. 입력단과 출력단 전력의 비를 통한 시스템 효율이 그림 10과 11에 나타나 있으며, 부하저항이 17kΩ일 때 최대 99.7%의 효율을 갖는다.

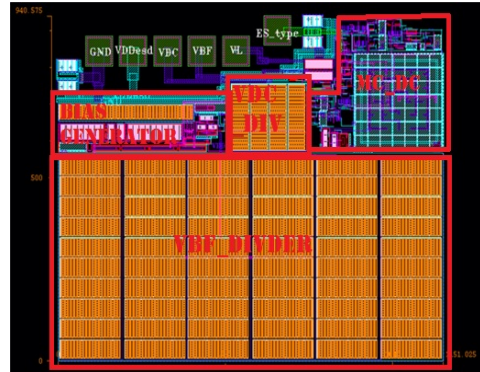


그림 7. Chip layout

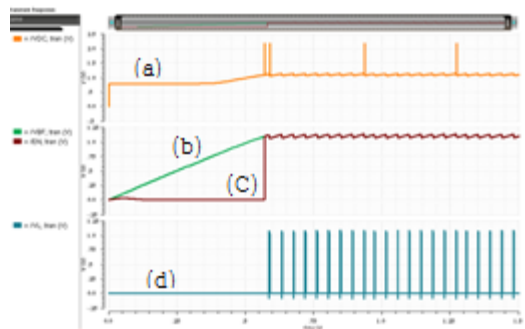


그림 8. PV 파형 (a)VDC (b)VBF (c)EN (d)VL

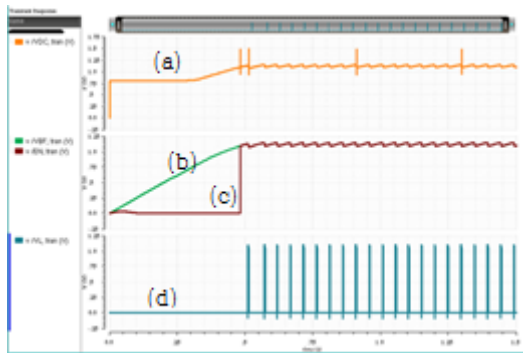


그림 9. TE 파형 (a)VDC (b)VBF (c)EN (d)VL

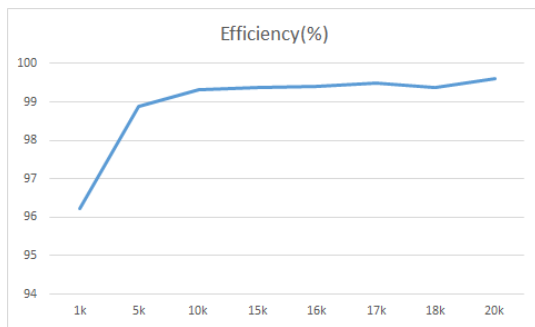


그림 10. PV 회로 효율

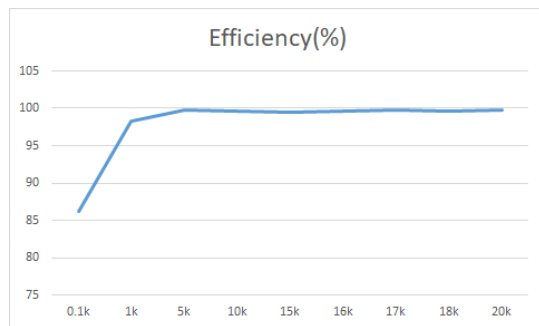


그림 11. TE 회로 효율

IV. 결 론

본 논문에서는 DC 유형의 에너지 하베스팅 자원을 이용한 저전력의 MPPT 인터페이스 회로를 0.35 μ m CMOS 공정을 이용하여 설계하였다. 설계된 회로는 3V 이내의 입력전압에서 100nA보다 작은 전류를 소모하며, 최대 전력효율은 99.7%이다. 설계된 회로의 칩 면적은 1151 μ m \times 940 μ m이다. 제안된 MPPT 인터페이스 회로는 저전력 소모 특성과 작은 면적을 차지하기 때문에 빛, 열에너지와 같은 DC 유형의 에너지 하베스팅이 필요한 다양한 응용분야에 적용될 수 있다.

References

- [1] M. Dini, A. Romani, M. Filippi, and M. Tartagni, "A Nanocurrent Power Management IC for Low-Voltage Energy Harvesting Sources", IEEE Trans. Power Electronics, Vol. 31, No. 6, pp. 4292-4304, June 2016.
- [2] M. Dini, A. Romani, M. Filippi, V. Bottarel, G. Ricotti, and M. Tartagni, "A Nanocurrent Power Management IC for Multiple Heterogeneous Energy Harvesting Sources", IEEE Trans. Power Electronics, Vol. 10, No. 10, pp. 5665-5680, Oct. 2015.
- [3] M. Shim, J. Kim, J. Jeong, S. Park, and C. Kim, "Self-Powered 30 μ W to 10 mW Piezoelectric Energy Harvesting System With 9.09 ms/V Maximum Power Point Tracking Time," IEEE J. Solid-State Circuits, Vol. 50, No. 10, pp. 2367-2379, Oct. 2015.
- [4] D. El-Damak and A. P. Chandrakasan, "A 10 nW-1 μ W Power Management IC With Integrated Battery Management and Self-Startup for Energy Harvesting Applications," IEEE J. Solid-State Circuits, Vol. 51, No. 4, pp. 943-954, Apr. 2016.
- [5] "A DC-DC boost converter with variation tolerant MPPT technique and efficient ZCS circuit for thermoelectric energy harvesting applications."
- [6] Y. K. Ramadass and A. P. Chandrakasan, "A Battery-Less Thermoelectric Energy Harvesting Interface Circuit With 35 mV Startup Voltage," IEEE JSSC, Vol. 46, No. 1, pp.333-341, 2011.