

SiC 소자 기반의 대용량 3상 ANPC 설계 및 분석 기법 연구

조인준, 안성국, 김호열, 황광규, 고광수, 이승운, 강호현, 김희중, 김영근
LS산전

Design and Analysis of 3 Phase ANPC Circuit Based on SiC Hybrid Module

Injoon Joe, Sungguk Ahn, Hoyeol Kim, Kwangkyu Hwang, Kwangsoo Koh,
Seungwoon Lee, Hohyun Kang, Heejung Kim, Younggeun Kim
LS Industrial Systems Co., Ltd.

ABSTRACT

최근 신재생 에너지와 ESS와 같은 분산 전원의 사용이 점차 늘어나면서, 이들을 제어하는 전력 변환 장치에 대한 기대치는 점점 상승하고 있다. 특히 DC 1500V에 대한 요구 및 고 효율, 고 전력밀도에 대한 요구는 최근 Wide band gap 소자의 발전과 함께 산업계 전반에 주요한 이슈이다. 본 논문은 이러한 요구를 만족하기 위한 Hybrid ANPC의 설계를 논하도록 한다. 구성의 적합성을 확인하기 위해, 손실 분석이 진행될 것이며, 최근 SiC 모듈의 발전 방향인 Press-fit type의 설계에 맞춰 Power PCB 설계를 위한 모의 실험을 진행한다.

1. 서론

최근 태양광 및 ESS용 배터리는 설치 비용 감소 및 발전 효율 증대를 위해 LV 규정의 최대 전압인 DC 1500V를 요구하고 있으며, 이에 맞춰 3-level 회로의 사용이 증가하고 있다. ANPC는 위의 요구에 적합한 회로의 하나로 SiC + IGBT Hybrid 모듈 사용에 대한 용이성으로 인해 관심을 받고 있다^[1,2].

더불어 이러한 대용량 SiC 모듈은 기존 bus-bar를 사용하는 구성에서 Press-fit type의 제품으로 전환되고 있다^[3]. Press-fit type의 모듈에 사용하는 Power PCB는, 기존 bus-bar type과는 달리 설계에 따라 기생 인덕턴스로 인한 동작 문제 및 EMC 영향이 크게 나타난다. 이러한 문제는 SiC 기반의 고주파 스위칭 동작과 함께 할 경우 더 증폭되어, 제작 이전 설계 및 분석의 필요성이 필수적이게 된다^[4].

본 논문에서는 SiC + IGBT Hybrid 모듈을 채용한 ANPC 회로의 효율 분석과 전자기해석 시뮬레이션을 통한 Power PCB의 Stray Inductance 분석과 EMC 분석, 열해석을 진행하고, 향후 연구 및 제품 개발에 대한 방향을 논하도록 한다.

2. Hybrid ANPC 손실분석

Hybrid ANPC는 그림 1과 같이 IGBT 4개(T1, T4,

T5, T6)와 SiC MOSFET 2개(T2, T3)로 구성되어 있다. 스위칭 패턴은 그림 1의 오른쪽 그림과 같이 AC 출력단인 T2, T3에서 고속 스위칭을 한다.

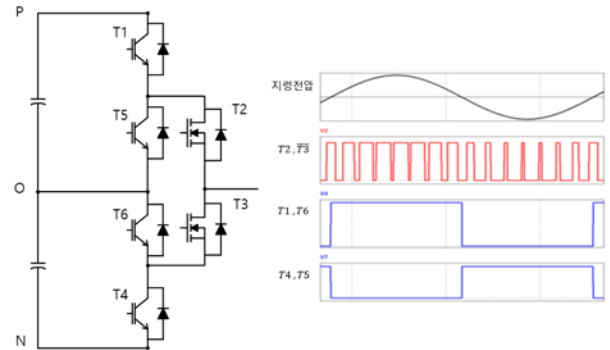


그림 1. ANPC 회로도와 스위칭 동작

손실분석은 PSIM Thermal module로 진행하였고, DC 전압 1500V, AC전압 600V, 스위칭 주파수 40kHz, 히트싱크 온도 50°C로 시뮬레이션하였다.

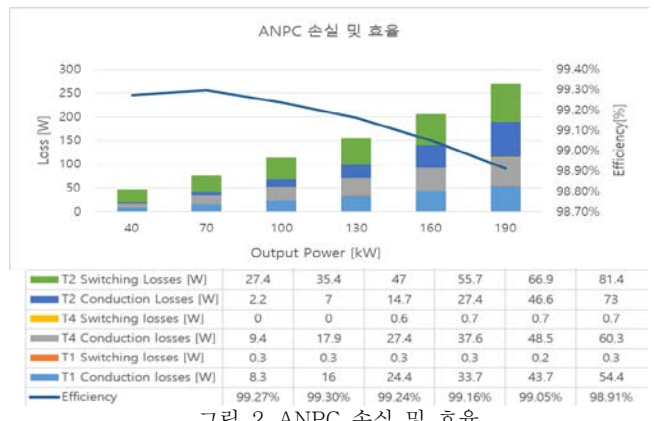


그림 2. ANPC 손실 및 효율

그림 2는 손실분석을 40kW~190kW 출력에 대해 소자 별 손실과 전체 효율을 확인하였다. IGBT는 60Hz로 저속 스위칭을 하기 때문에 IGBT 대부분의 손실이 도통 손실로 나타나며 전체 손실의 40%정도의 비율을 차지하며 나머지 60%의 손실은 SiC MOSFET의 도통과 스위칭 손실에서 발생한다. 70kW에서 최대효율(99.3%)을

보였으며 이후에는 효율이 감소하여 190kW에서 98.91%까지 감소하였다. 이는 기존 자사 제품의 시뮬레이션 결과 대비 전체적으로 약 1% 효율 개선이 이뤄진 것으로 차기 제품의 효율에 대해 분석 가능하다.

3. Power PCB 전자기해석 및 열 해석

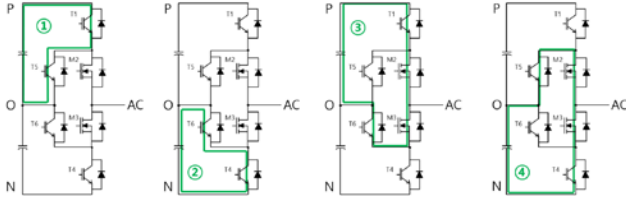


그림 3. Commutation Path

Bus-bar가 아닌 Power PCB를 채용한 SiC 기반의 회로는 고주파 동작 및, SiC FET의 di/dt, dv/dt 특성으로 인해 기생 인덕턴스로 인한 공진 및 EMC 문제가 발생한다. 따라서 노이즈로 인한 문제를 최소화 하는 회로 설계를 위해 그림 3과 같이 회로의 Commutation Path를 이용하여 모의 실험을 진행한다.

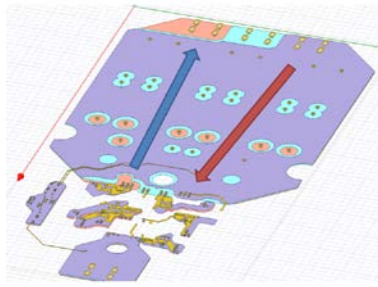


그림 4. PCB Plane Stray Inductance

표 1. Stray Inductance

Commutation Path	1	2	3	4
PCB Stray Inductance [nH]	43.22	37.82	43.22	37.82
Total Stray Inductance [nH]	59.22	53.82	75.22	63.82

그림 4와 표 1은 Commutation Path를 Q3D 툴을 이용하여 Stray Inductance에 대하여 분석한 결과 값이다. 이 결과를 이용하여 우선 최적화 된 PCB pattern을 설계 하고, 여기에 스위칭 소자의 기생 인덕턴스를 합쳐 실제 Stray Inductance의 예측이 가능하다. 자사는 이러한 모의 실험을 통하여 기존 설계 대비 약 50%의 Stray inductance를 저감하였으며, 이러한 설계 및 모의 실험을 통한 검토는 실제 제품 제작을 진행 할 때 발생할 문제점을 상당 부분 줄일 수 있기에 반드시 요구된다.

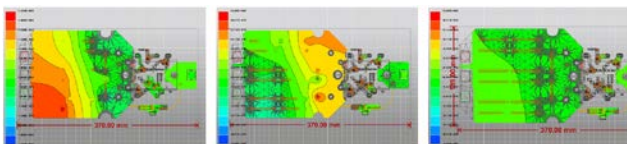


그림 5. EMC Plane Resonance

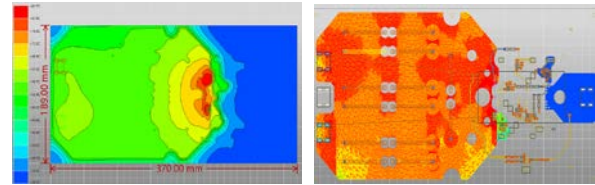


그림 6. 열 해석 및 전류밀도

그림 5와 그림 6은 SIwave 툴을 이용하여 PCB의 EMC 공진 해석 및 열 해석을 진행한 결과로, 그림 4의 Stray Inductance 분석과는 무관하게 진행된 모의 실험 결과이다. Power PCB는 Bus-bar와 달리 pattern에 따라 예상치 못한 공진 및 발열이 발생 할 수 있기 때문에 개별 소자들에 대한 분석이 아닌 전체 시스템에 대한 지속적인 모의 실험을 통한 설계 변경이 필요하다.

4. 결론 및 향후 계획

3-level Hybrid ANPC 모듈의 손실분석을 통해 기존 제품 대비 효율이 얼마나 상승하였는지, 어떤 조건에서 최대효율을 갖는 지에 대한 분석을 진행하였으며, Power PCB의 전자기 해석 및 열 해석을 통해 기생 인덕턴스, EMC 공진점, PCB 발열을 고려하여 설계를 진행하였다. 기존 IGBT를 이용한 대용량 시스템들과는 다르게 PCB 기반의 설계를 해야 하는 만큼, 기존 분석 및 설계 방법과는 다른 다양한 모의 실험과 분석이 필요하다.

이미 SiC의 사용이 다양화 된 소용량 및 중용량 분야와 다르게 대용량에 대한 접근은 PCB 전류 용량의 문제 및 신뢰성의 문제 등으로 인하여 접근이 더딘 상황이다. 현재 진행하고 있는 연구와 함께 실제 제품 제작 경험을 통하여 분석과 실제 결과 사이에 차이를 메워 나가는 기술이 필요하다.

참고 문헌

- [1] 황광규, et al. "ESS PCS 효율 향상을 위한 SiC 기반 ANPC Topology 에 대한 연구." 전력전자학회 학술대회 논문집 (2019): 309-310.
- [2] Guan, Qing-Xin, et al. "An Extremely High Efficient Three-Level Active Neutral-Point-Clamped Converter Comprising SiC and Si Hybrid Power Stages." IEEE Transactions on Power Electronics 33.10 (2017): 8341-8352.
- [3] Infineon, "FF6MR12W2M1_B11", Datasheet
- [4] Fred. C. Lee, "Next Generation of Power Supplies", PCIM, 2019, May.