계통 전류 불평형을 보상하기위한 3상 인버터 불평형 제어 알고리즘

김수연*, 송성근**, 박성준†
전남대학교

Three-phase Inverter Unbalance Control Algorithm for Compensating the Unbalanced Grid Current

Soo-Yeon Kim*, Sung-Geun Song**, and Sung-Jun Park†
Department of Electric Engineering, Chonnam National University*
Energy Conversion Research Center, Korea Electronics Technology Institute**

ABSTRACT

계통의 전류 불평형은 고장 또는 단상 부하에 의해 발생한다. 불평형 전류는 계통의 손실을 증대시키고, 전압 불평형으로 나타날 수 있어 계통의 안정성 문제로 이어진다. 본 논문은 계통 연계형 PCS를 통해 계통 불평형 전류를 보상하여 계통의 손실을 낮추고 안정성을 높이는 불평형 전류제어 알고리즘을 제안한다. 제안한 방법은 시뮬레이션을 통해 검증한다.

1. 서 론

최근 환경문제로 인한 분산전원의 설치가 증가하고 있다. 분산전원을 계통에 연결하기 위해서는 전력변환장치가 필요한데, 3상 3래그 인버터가 가장 널리 사용되는 전력변환장치이다. 하지만 3생 3래그 인버터는 불평형 전압을 합성할 수 없기 때문에 단상 부하 혹은 계통 사고로 인해 발생하는 계통의 전류 불평형에 대응할 수 없다. 계통의 전류 불평형은 계통의 안정성에 악영향을 주고 중성선의 전류가 증가하여 손실을 증대시킨다[1]. 이에 대응하기 위해서는 전력변환장치와 계통 사이에 변압기를 설치하는 방법과 불평형 전압을 합성 할 수 있는 토폴로지를 적용하는 방법이 있다. 불평형 전압을 합성 할 수 있는 대표적인 토폴로지는 분할된 DC링크 콘덴서를 가지는 3상 3선식 인버터와 3상 4래그 인버터가 있다[2]. 3상 4래그 인버터는 분할된 DC링크 콘덴서를 가지는 3상 3선식 인버터에 비해 약 15% 높은 DC링크 전압 이용률을 가지고 있어 널리 사용되고 있다.

본 논문에서는 3상 4래그 인버터를 이용하여 계통의 불평형 전류 성분을 보상하여 계통의 안정성과 효율을 높이는 3상 불평형 제어 알고리즘을 제안한다. 또한 PSIM 시뮬레이션을 이용하여 제안된 내용의 타당성을 검증하였다.

2. 3상 인버터 불평형 제어 알고리즘

2.1 계통 불평형 전류 보상

그림 1은 계통 불평형 전류의 보상에 대한 개념도를 나타낸다. 그림 1(a)는 불평형 부하에 의한 전류를 계통에서 100% 부담하는 상황을 나타낸다. 그림 2(b)는 ESS를 통해서 불평형 부하의 불평형 성분만을 공급하여 계통은 평형 성분만을 공급하여 계통의 안정성과 효율을 높일 수 있음을 알 수 있다.

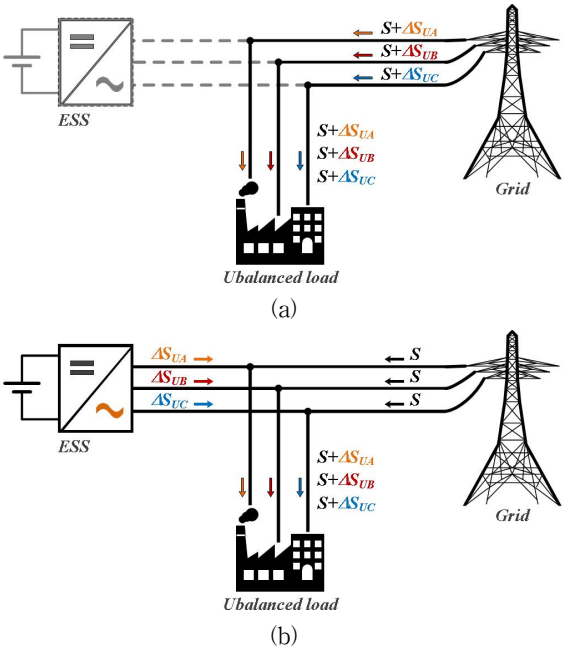

그림 1 계통 불평형 전류 보상 개념도
Fig. 1 Concept of grid unbalanced current compensation

이와 같이 계통의 불평형 전류를 보상하기 위해서는 ESS에서 불평형 전류를 공급할 수 있어야 하기 때문에 3상 4래그 인버터를 사용할 필요가 있다. 계통의 불평형 성분을 보상하기 위해서는 계통의 각 상전류를 계측하여 ESS가 보상할 각 상전류의 크기를 검출해야 한다. 그림 2는 부하, 계통 그리고 ESS의 전류를 벡터도로 표현하여 불평형 부하에 의한 불평형성분을 ESS가 보상하여 계통 전류는 평형이 됨을 보인다. 또한 무효전력성분도 함께 보상하여 계통 전류는 단위역률이 됨을 알 수 있다. 이러한 불평형 및 무효전력 보상을 위한 ESS의 전류 지령치를 구하기 위해서는 식 (1)과 같이 평균 유효전력(P_{Lavg})

$$P_{Lavg} = \frac{(P_{La}+P_{Lb}+P_{Lc})}{3} \tag{1}$$

$$\begin{bmatrix} P_a^* \\ P_b^* \\ P_c^* \end{bmatrix} = -\left(P_{Lavg}\begin{bmatrix} 1 \\ 1 \\ 1 \end{bmatrix} - \begin{bmatrix} P_{La} \\ P_{Lb} \\ P_{Lc} \end{bmatrix}\right) \tag{2}$$

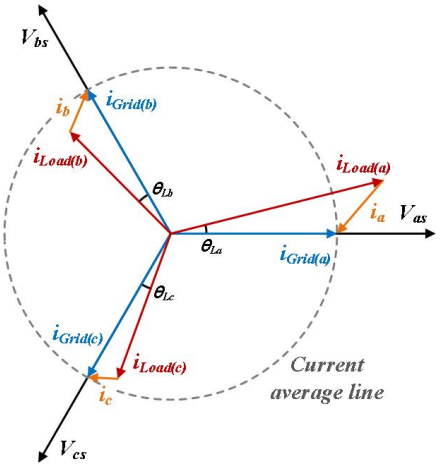

그림 2 계통 불평형 보상 벡터도
Fig. 2 Vector diagram of grid unbalance compensation

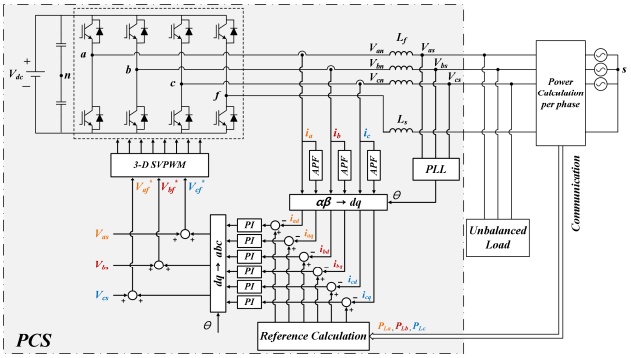

그림 3 계통 불평형 보상 알고리즘
Fig. 3 Algorithm of grid unbalance compensation

을 구한 뒤, 식 (2)와 같이 평균치 기준의 각 상 불평형분을 검출한다. 이를 통해 식 (3) 및 (4)와 같이 각 상전류(i_{abc})의 유효분(q) 및 무효분(d) 성분 지령치를 생성 할 수 있다.

그림 3은 본 논문에서 제안하는 계통 불평형 보상 알고리즘을 나타낸다. 계통전압(V_{as}, V_{bs}, V_{cs})을 기준으로 PLL을 하여 위상각(Θ)을 검출하고, 상전류를 센싱하여 전역통과필터(All Pass Filter, APF)를 통과하여 90도 지연된 성분을 검출한다. 이를 통해 각 상전류의 유효분과 무효분을 나누어 PI 제어기를 통해 개별적으로 제어를 할 수 있다. 이때 전류제어의 지령치는 계통의 전력측정장치를 통해 측정값을 전달받은 뒤, 식 (3) 및 (4)를 통해 계산하여 사용한다.

$$i_{abc.q} = \begin{bmatrix} i_{aq}^* \\ i_{bq}^* \\ i_{cq}^* \end{bmatrix} = 2 \begin{bmatrix} \frac{1}{V_{aq}} & 0 & 0 \\ 0 & \frac{1}{V_{bq}} & 0 \\ 0 & 0 & \frac{1}{V_{cq}} \end{bmatrix} \begin{bmatrix} P_a^* \\ P_b^* \\ P_c^* \end{bmatrix} \tag{3}$$

$$i_{abc.d} = \begin{bmatrix} i_{ad}^* \\ i_{bd}^* \\ i_{cd}^* \end{bmatrix} = 2 \begin{bmatrix} \frac{1}{V_{aq}} & 0 & 0 \\ 0 & \frac{1}{V_{bq}} & 0 \\ 0 & 0 & \frac{1}{V_{cq}} \end{bmatrix} \begin{bmatrix} Q_a^* \\ Q_b^* \\ Q_c^* \end{bmatrix} \tag{4}$$

2.2 시뮬레이션 검증

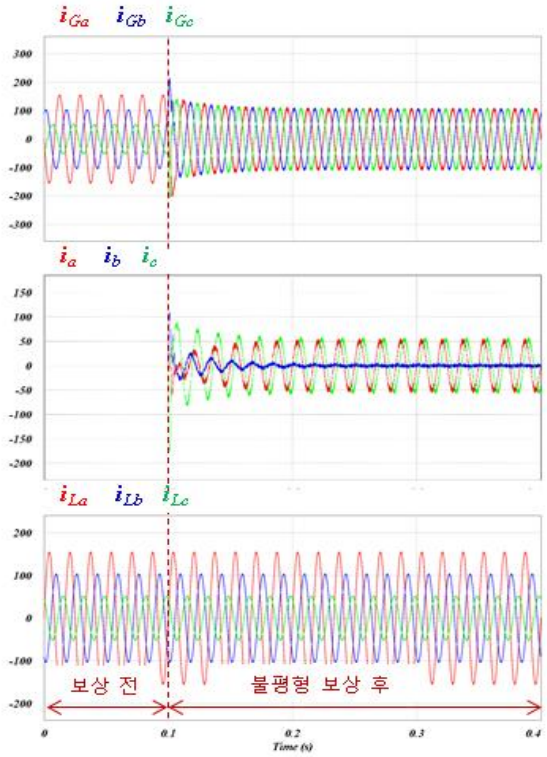

그림 4 불평형 보상 시뮬레이션 결과
Fig. 3 Simulation results with unbalance current compensation

그림 4는 시뮬레이션 결과를 나타낸다. 0.1초까지는 계통 전류(i_{Ga}, i_{Gb}, i_{Gc})가 불평형 부하에 의해 불평형 전류가 흐르지만, 0.1초에 불평형 보상을 수행하여 계통 전류는 평형으로 맞추어지고, 이때 ESS의 출력 평균 전력은 0이다. ESS의 전류(i_a, i_b, i_c)가 불평형 성분을 분담하여 부하전류는 변함이 없음을 확인하여, 제안한 알고리즘을 검증하였다.

3. 결 론

본 논문은 불평형 보상을 위한 전류제어기의 지령치를 수식으로 정리한 뒤, 전역통과필터를 이용한 각상 개별 제어를 통해 계통의 불평형 전류를 보상하였다. 제안된 알고리즘은 시뮬레이션을 통해 검증하였으며, 본 논문은 단상 모터, 조명 LED 등의 단상 부하를 많이 사용하는 수용가에 의한 계통의 부하 불평형 해소를 목적으로 하여, 계통의 전력품질과 안정성을 향상시킬 수 있다.

참 고 문 헌

[1] F. Lin, K. Tan, Y. Lai and W. Luo, "Intelligent PV Power System With Unbalanced Current Compensation Using CFNN-AMF," in IEEE Transactions on Power Electronics, vol. 34, no. 9, pp. 8588-8598, Sept. 2019.

[2] Z. Lin, X. Ruan, L. Jia, W. Zhao, H. Liu and P. Rao, "Optimized Design of the Neutral Inductor and Filter Inductors in Three-Phase Four-Wire Inverter With Split DC-Link Capacitors," in IEEE Transactions on Power Electronics, vol. 34, no. 1, pp. 247-262, Jan. 2019.