

VVC 다이오드의 試作研究(II)

(Fabrication of Silicon Voltage Variable Capacitance Diode-II)

鄭 萬 永* · 朴 桂 永**

(Chung, Man Young) (Park, Ke Young)

要 約

液狀과 固狀의 不純物源을 使用한 二重擴散法을 利用하여 超階段型 p-n 接合 VVC 다이오드를 製作하고 그 特性을 測定하였다. 먼저 接合附近의 不純物分布를 指數函數로 近似시키고 여기에서 부터 誘導되는 印加電壓對 接合容量關係, 接合部에서의 臨界電界強度, 遮斷周波數 等を 고려하여 VVC 다이오드의 새로운 設計方法을 圖示하였다. 이 設計圖表는 願하는 特性의 VVC 다이오드를 圖表上에서 直接 設計 할수있으므로 매우 便利하다.

VVC 다이오드는 2.5ohm-cm 의 n 형, Epi 실리콘薄片위에 도너不純物 $POCl_3$ 를 使用하여 磷을 擴散시키고, 다시 억셉터不純物 BN 을 使用하여 硼素를 擴散시켜서, 接合깊이 2 마이크로에 超階段型接合을 만드므로서 製作하였다. 본研究에서 텔레비전 受像機튜너用으로 試作한 다이오드의 最大容量對 最小容量의 比는 4:1 이었고 그외의 電氣의 諸 特性도 理論的으로 設計한 값들과 거의 合致된 結果를 얻었다. 한편 이때의 실리콘 薄片의 製作法과 擴散技術에 관하여 簡單히 記述하였다.

ABSTRACT

This report is concerned with the fabrication of Silicon VVC diode by the double diffusion planer technique. At first, some design charts for VVC diode were derived by considering the voltage-capacitance relations, the critical field intensity at the metallurgical junction, and the cut-off frequency of the diode. These charts enables the fabrication engineers to design VVC diode easily without going into the sophisticated design theory.

We started with a 2.5 ohm-cm n-type epitaxial silicon wafer. The phosphorous was diffused by $POCl_3$ impurity source. Then boron diffusion followed make hyperabrupt p-n junction by BN source. The maximum to minimum capacitance ratio of the diode as a tuning diode for a TV tuner made in these experiments was 4:1. Measured electrical characteristics of the sample diodes showed in good agreement with the theoretical expectations. Slicing and polishing technique of the silicon wafer and diffusion technique of the impurity atoms, which were employed in our study, are also stated briefly in this report.

*** 韓國科學技術研究所
KIST

接受 1970年 7月 20日

I. 序 論

超階段型 p-n 接合을 利用한 VVC 다이오드의

原理, 設計, 및 製造方法에 關係서는 이미 發表
한바 있다*(1).

本 研究에서는 먼저 이 다이오드의 最大·最小
容量의 比, 接合破壞電壓 및 遮斷周波數等を 考
慮하여 VVC 다이오드의 最適設計方法을 圖表로
서 作成하였다. 이 圖表는 複雜한 設計理論을 動
員하지 않고 쉽게 VVC 다이오드를 設計하게 한
다.

이 다이오드를 製作하는데는 二重擴散法을 採
擇하였다. 도너不純物로서는 $POCl_3$, 억셉터不純
物로서는 BN를 使用하였다.

不純物擴散實驗을 하기 爲해서는 상당한 量의
실리콘 薄片이 使用되었는데 우리는 실리콘·잉
골(Ingot)을 절단연마하여 박편을 제작하였다.
박편表面의 鏡面研磨方法으로서는 구리이온處理
法(Cupric Ion Process)를 利用하였는데 매우 좋
은 結果를 얻었다. 이 方法에 關係서 本 報告書
에 記述하였다.

不純物擴散은 不純物濃度の 均一性 및 再現性
이 가장 重要하게 되는데 이러한 均一性 및 再
現性을 얻을 수 있는 擴散技術을 本 研究에서 開
發하였다. 또 이 報告書에서는 텔레비전 受像機
튜너의 동조용으로 使用할 수 있는 VVC 다이오
드를 製作한 結果에 對해서 記述하였고 製作한
VVC 다이오드의 特性을 實測하여 理論値와 比
較檢討하였다.

II. VVC 다이오드의 設計

p-n 接合의 接合容量의 印加電壓에 對한 變化
모양은 接合附近의 不純物分布에 따라 달라진다.
二重擴散法(Double diffusion)에 依하여 超階段型
接合을 만들면 그림 1과 같은 指數函數分布을
갖는다고 할수 있다(2).

即 不純物分布은

$$N(x) = -N_d \quad x < 0 \quad (1)$$

$$N(x) = N_0 \exp\left(-\frac{W}{L_e}\right) + N_b \quad x > 0 \quad (2)$$

로 表示된다.

$$N_d \gg N_0 \quad (3)$$

$$E(-W_p) = 0 \quad (4)$$

$$V(-W_p) = 0 \quad (5)$$

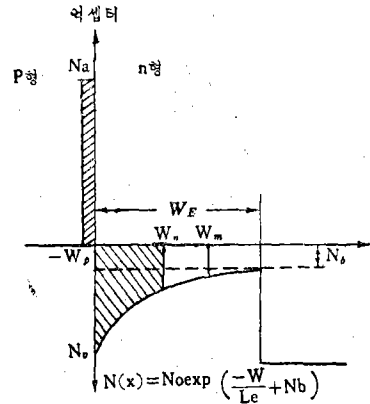


그림 1. 초계단형 접합의 불순물 분포 모형
Fig. 1. A model of impurity distributions of
a hyperabrupt p-n junction

라 假定하여, Poisson 方程式을 利用하여 距離에
對한 電位方程式을 求하고, 여기에

$$C = \frac{\epsilon}{W} \quad (6)$$

$$\text{단 } \epsilon = \epsilon_s \epsilon_0 = 12 \times 8.85 \times 10^{-12}$$

의 關係式을 넣어 電壓對容量方程式을 求하면

$$V_a + \phi = \frac{qN_0L_e^2}{\epsilon} \left\{ 1 - \left(1 + \frac{W}{L_e}\right) \exp\left(-\frac{W}{L_e}\right) + \frac{1}{2} \frac{N_b}{N_0} \left(\frac{W}{L_e}\right)^2 \right\} + W \times E(W) \quad (7)$$

단 $\phi = \frac{kT}{q} \ln\left\{ \frac{N_d N_0}{N_i^2} \left\{ \exp\left(-\frac{W}{L_e}\right) + \frac{N_b}{N_0} \right\} \right\}$
이다*(2).

接合部近에서의 電界強度 E_j 는

$$E_j = \frac{qN_0L_e}{\epsilon} \left\{ 1 - \exp\left(-\frac{W}{L_e}\right) + \frac{N_b}{N_0} \left(\frac{W}{L_e}\right) \right\} + E(W) \quad (8)$$

로 表示되고(3),
遮斷周波數 F_c 는

$$F_c = \frac{W}{2\pi\epsilon R_s} \quad (9)$$

단 $R_s = \frac{1}{q\mu S} \left\{ \frac{W_0 - W}{N_b} + \frac{L_e}{N_b} \ln \left[\frac{N_b}{N_0} \exp\left(-\frac{W_0}{L_e}\right) + \frac{N_b}{N_0} \exp\left(-\frac{W}{L_e}\right) \right] \right\}$ (10)

로 表示된다(1).

위의 (7), (8), (9) 및 (10)式을 利用하면 우리가 願하는 VVC 다이오드를 設計할 수 있다. 實際 이 다이오드를 設計할 境遇에, 最大容量對 最小容量의 比, 最大 印加電壓 (破壞電壓에 依하여 決定됨), 그리고 Q(또는 遮斷周波數)의 세 가지 條件을 考慮해야 한다.

p-n 接合에서 接合破壞現象이 일어날 때의 臨界電界, 即 接合에서의 電界는 실리콘인 경우에 $E_c = 2.5 \times 10^7 \text{V/m}$ (3)로 알려져 있으므로 이값을 (8)式에 代入하고, 이때 $W_M/L_e \gg 1$ 이므로 최대 디플레션幅 W_M 은

$$W_M \doteq \left(\frac{2.5 \times 10^7 \times \epsilon}{q N_0 L_e} - 1 \right) \frac{N_0 L_e}{N_b} \quad (11)$$

로 表示될 수 있다.

印加電壓 $V_a = 0$ 일때의 接合電位差 ϕ_0 는

$$\begin{aligned} \phi_0 &\doteq \frac{kT}{q} \ln \frac{N_a N_0}{N_i^2} \\ &\doteq \frac{E_g}{2} + \frac{kT}{q} \ln \left(\frac{N_0}{N_i} \right) \end{aligned} \quad (12)$$

이고, 이때 디플레션幅 W_0 는

$$W_0 = \left(\frac{2\epsilon\phi_0}{qN_0} \right) \quad (13)$$

라 놓을 수 있다. 여기서 最大容量對 最小容量의 比 Γ 는

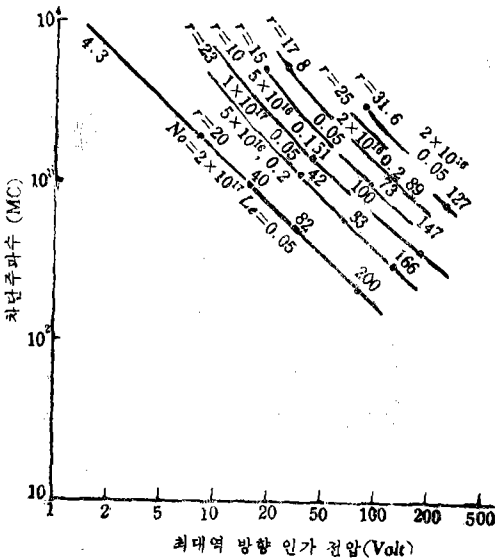


그림 2. (가) VVC 다이오드의 設計圖表
Fig. 2. (a) VVC Diode Design Charts

$$\Gamma = \frac{C_{\max}}{C_{\min}} = \frac{W_M}{W_0} \quad (14)$$

로 된다.

以上 (7)-(14)式을 利用하여 그림 2 (가, 나, 다, 라, 마)와 같이 VVC 다이오드의 計計圖表를 作成하였다.

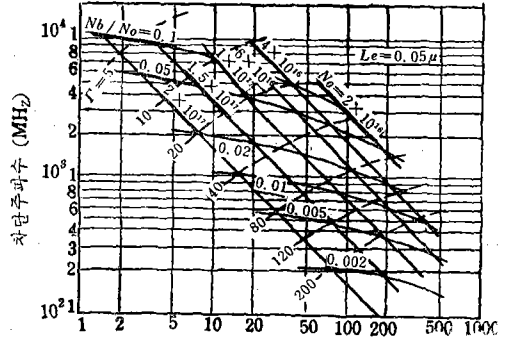


그림 2. (나) VVC 다이오드의 設計도표
Fig. 2. (b) VVC Diode Design Charts

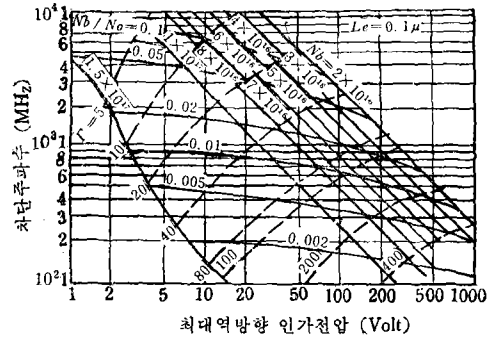


그림 2. (다) VVC 다이오드의 設計도표
Fig. 2. (c) VVC Diode Design Charts

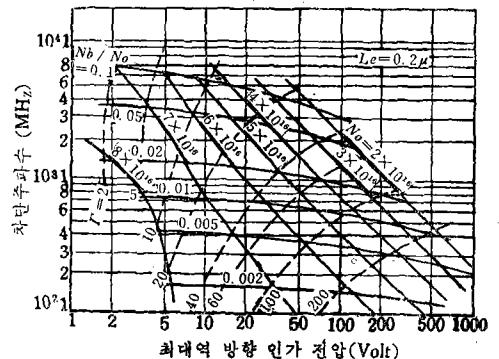


그림 2. (라) VVC 다이오드의 設計도표
Fig. 2. (d) VVC Diode Design Charts

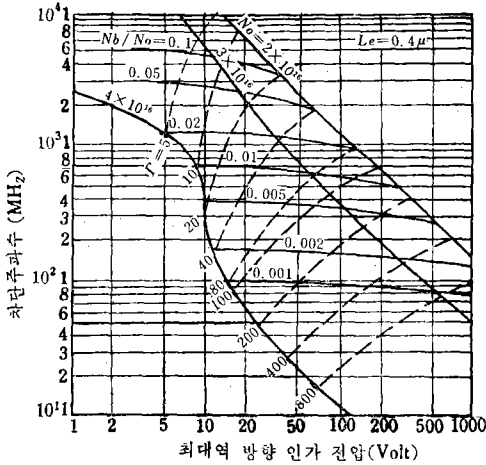


그림 2. (마) VVC 다이오드의 설계도표
Fig. 2. (e) VVC Diode Design Charts

Ⅲ. 製造方法

1. 製造過程

VVC 다이오드의 製造過程은 실리콘薄片에서 包裝에 이르기까지 19 過程으로 나눌 수 있다. 製造順序에 따라 우리가 開發한 製造過程을 記述한다.

過程 1. 실리콘 薄片의 準備

鏡面인 실리콘 薄片에 먼지 油脂等を 除去하기 爲하여 適當한 方法으로 清掃하여야 한다. 우리가 實施한 清掃方法은 다음과 같다.

- 가. Acetone 에 5 分間 끓인다.
- 나. Trichloroethylene (以下 T.C. 라 한다)에 10 分間 끓인다.
- 다. Acetone 에 5 分間 끓인다.
- 라. HF(49%)에 10 秒間 담근다.
- 마. D.I. 물로서 깨끗이 씻는다.
- 바. 건조 N₂ 로서 물기를 불어 없앤다. 청소가 完了된 박편은 건조기에 보관한다.

D.I. 물은 蒸溜와 이온交換樹脂를 通過한 것으로서 比抵抗이 1.5 Meg ohm 정도이었다. 半導體 處理用으로는 10 Meg 以上이 바람직 하다.

실리콘 薄片은 실리콘 單結晶 잉골(Ingot)를 切斷한 後, 表面研磨하여 製作한다. 本研究에서 는 이 실리콘의 박편제작 및 表面 연마 技術에 關해서도 開發하였다. 이것에 關해서는 後에 간 단히 記述하였다.

過程 2. 磷의 堆積(Deposition)

- 擴散溫度 780°C
- 不純物源 POCl₃
- 雰圍氣 : N₂ 500cc/분
- O₂ 80cc/분
- N₂(POCl₃ 통과)50cc/분
- 不純物源의 溫度 20°C
- 擴散時間 10—20—5 分

擴散時間中, 中間의 20 分동안만 POCl₃ 를 실 은 N₂=50cc/분 을 通過시킨다.

過程 3. 磷의 드라이브인 (Drive-in)

- 擴散溫度 1220°C
- 雰圍氣 水蒸氣
- 時間 2-13-2 分

이드라이브인 過程에서 6000 Å 의 酸化실리콘 層이 成長한다.

過程 4. KPR 處理

- 스핀너速度 5000RPM
- KPR 3—4 방울
- 前熱處理 100°C, 20 分
- 露光時間 3 秒

K&S 型 686. 마스크 調整 및 露光裝置를 使用 함.

- 後熱處理 130°C 에서 1 時間

過程 5. 윈도우(window) 열음

- 腐蝕溶液 : Buffered HF
- NH₄F 16gr
- HF(49%) 10cc
- D.I. H₂O 30cc
- 腐蝕速度 1200Å/분

過程 6. KPR 除去

- 除去液 : chem-strip (Mallinckodt 제품)

130°程度로 加熱된 chem-strip 에 10 分정도 담 그면 KPR 이 쉽게 除去된다.

過程 7. 硼素의 堆積

硼素의 不純物源으로서 BN을 使用하였다. BN 디스크를 1000°C의 水蒸氣霧圍氣속에서 約 30分間 酸化시키면 그 表面에 B₂O₃의 疲膜이 생긴다. 이 BN 디스크와 約 10mm의 間隙으로 질리 콘 薄片의 面을 마주 보게하여 擴散시킨다.

擴散溫度 1000°C
霧圍氣: N₂ 200cc/분
時間 60分

過程 8. 酸化膜의 除去

腐蝕溶液 10% HF
腐蝕時間 10分

過程 9. 硼素의 درا이브인

溫度 1100°C
酸素(濕氣包含) 1500cc/分

60°C의 D.I. 물에 酸素를 通過시킴.

過程 10. KPR 處理: 過程 4 와 같음.

過程 11. 윈도우 열음: 過程 5 와 같음.

過程 12. KPR 除去: 過程 6 과 같음

過程 13. 알루미늄의 蒸着

蒸着方法 眞空蒸着
두께 7000Å
알루미늄 소스량 500mg
眞空度 10⁻⁷~10⁻⁶ Torr

過程 14. 알루미늄의 選擇腐蝕

가. 寫眞蝕刻方法

感光材料: AZ-1350(포지티브)
스핀速度: 3500 rpm
露光時間: 5—7 秒
現象時間: 10—30 秋
前熱處理 및 後熱處理 250W I.R. 램프에서
30cm 떨어진곳에 5分間

나. 알루미늄의 選擇腐蝕

腐蝕液: H₃PO₄: HNO₃: HCOOH: H₂O
=17:1:1:1

過程 15. 알루미늄의 硬化

霧圍氣 N₂
溫度 340°C
時間 1時間 30分

過程 16. 다이싱

40×40 (mil)²

過程 17. 다이接着

超音波다이接着
해다溫度 400°C

過程 18. 導線溶接

導線: 알루미늄 직경 1 mil

過程 19. 包裝

TO-5, TO-18

2. 실리콘 薄片의 製作

(111)方向으로 成長된 실리콘 單結晶을 湯으로 切削하여 薄片을 만드렸다. 結晶湯으로서 는 다이아몬드 회전톱날이나 실패등 두가지로 구분할수 있는데, 실리콘은 기계적으로 약하여 쉽게 부서지므로 結晶시 振動이 없어야 한다. 본 연구에서는 실패형 박편결삭기를 使用하였다. 실패의 두께는 10mil로서 피아노강선계통의 재질 인것 같다. 結삭시에는 실패를 회전시키며 600目的 SiC 분말을 글리세린에 配合한 研磨液을 加한다. 이 실패한개로서 平均 1 1/4 인치 실리콘 薄片을 1.5개 만들 수 있었다.

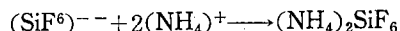
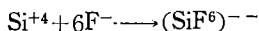
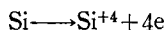
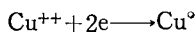
薄片의 表面을 研磨하는 方法은 機械的인 方法과 化學的인 方法이 있다. 어느 方法이나 실리콘 表面을 原子的으로 깨끗하고 平準하게 연마할수는 없다. 그러나 最近에 開發되어 가장 많이, 그리고 가장 깨끗하게 연마할 수 있는 구리이온 處理法(Cupric-Ion Process) (5)으로 表面을 鏡面으로 연마하는데 成功하였다.

이 구리이온처리法은 純粹한 化學的 연마도 純粹한 機械的 研磨도 아니며 이 두가지 方法을 折衷한 機械化學的 方法(Chem-Mech Process)이다. 이 方法은 從來의 方法보다 다음과 같이 有利한 點이 있다.

- (가) 研磨速度가 매우 빠르다.
- (나) 結晶構造의 破壞가 없는 表面을 얻을 수 있다.
- (다) 研磨劑를 使用하지 않는다.
- (라) 鏡面인 表面을 얻는데 作業이 간단하며 既存施設을 그대로 利用할 수 있다.

이 方法은 普通研磨機를 使用하게 되는데 연마제 代身 Cu⁺⁺, NH₄⁺, 및 F⁻ 이온이 包含된 溶

液을 使用한다. 이때에 실리콘 表面에서는



의 反應을 이르게 구리가 석출되면서 실리콘은 溶解되고 연마기는 석출된 구리를 닦아 내면서 실리콘 薄片은 完全鏡面이 된다.

우리가 使用한 구리이온 溶液은

NH_4F 2.16N

$\text{Cu}(\text{NO}_3)_2$ 0.66N

로서 pH가 5.2인 溶液으로서 빠른 研磨速度(室溫에서 3-4ml/hr)와 좋은 鏡面을 얻을 수 있었다. NH_4F 의 濃도에 따라 연마속도는 크게 變化하지 않으나 約 1.8N 以下에서는 오렌지필(Orange Peel)이 크게 생기고 핏팅(Pitting)이 생긴다. Cu^{++} 이온의 濃도에 따라 연마속도가 크게 變化하는데 0.4-0.7N에서 연마속도가 제일 크게 나타난다. 이구리용액의 pH가 7以上이면 거의 研磨되지 않고 pH가 낮아질수록 研磨速度가 커진다. 그러나 pH가 너무 낮아지면 鏡面の 質이 나빠지고 흠이 생기므로 pH=5.2~5.4가 가장 適當하였다.

3. 不純物 磷의 擴散

실리콘 半導體內의 캐리어 濃度は 그속에 있는 不純物의 種類 및 濃도에 따라 決定된다. 不純

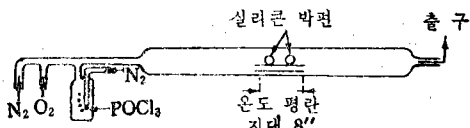


그림 3. 磷의 데포지션裝置 略圖
Fig. 3. Phosphorous deposition system

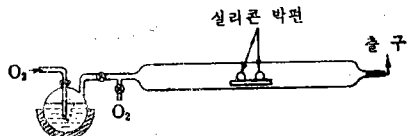
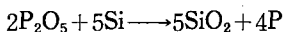
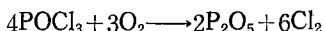


그림 4. 磷의 드라이브인裝置 略圖
Fig. 4. Phosphorous drive-in system

物의 濃도를 調節하기 爲해서 本研究에서는 液狀의 不純物源인 POCl_3 를 利用하여 二重擴散法을 採擇하였다*(6).

이 不純物擴散의 原理圖를 그림 3에 表示하였다. 실리콘 薄片을 擴散電氣爐의 平坦溫席帶에 넣고 그 部近에 磷原子의 雰圍氣를 만들어 주면 磷原子는 실리콘속으로 擴散되어 들어간다. 여기서 磷의 擴散原理를 살펴보면 POCl_3 의 蒸氣가 N_2 개스에 실려 擴散爐속으로 들어가면 같이 들어가는 O_2 와 결합하여 P_2O_5 가 되고 이 P_2O_5 는 실리콘 表面에서 SiO_2 層을 만들면서 P 原子가 실리콘 內部로 擴散되어 들어가게 된다. 이것을 化學反應式으로 表示하면



로 된다. 따라서 不純物의 濃도를 調節하기 爲해서는 P_2O_5 의 生成率, P_2O_5 의 濃도를 調節해야 한다. 그런데 P_2O_5 의 生成率은

$$\frac{d(\text{P}_2\text{O}_5)}{dt} = K \times P(\text{POCl}_3) \times P(\text{O}_2)$$

여기서 $P(\text{POCl}_3)$ 는 POCl_3 의 蒸氣分壓

$P(\text{O}_2)$ 는 O_2 의 蒸氣分壓

K는 常數

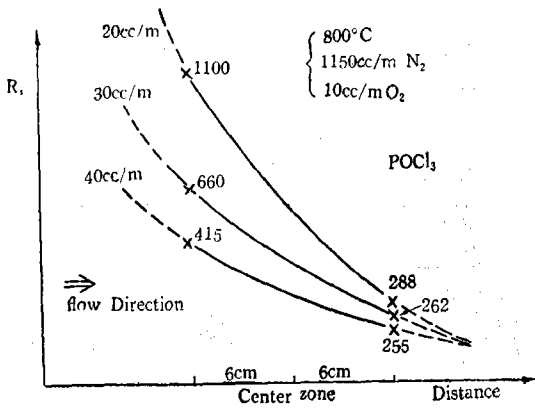
로 表示되고, P_2O_5 의 실리콘表面에서의 濃度 C (P_2O_5)는

$$P(\text{P}_2\text{O}_5) = H \times C(\text{P}_2\text{O}_5)$$

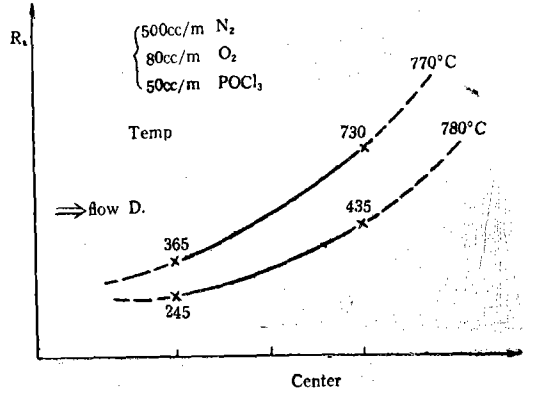
여기서 $P(\text{P}_2\text{O}_5)$ 는 P_2O_5 의 蒸氣分壓 H는 Henry 定數

로 表示되므로 不純物擴散時 酸素개스의 量이 不純物濃도에 미치는 影響이 매우 크다. 即 酸素의 量에 따라 不純物濃度の 平坦地帶가 擴散爐속에 存在하게 된다. 이 平坦地帶는 캐리어개스의 量, 擴散溫度에 따라 移動하게 된다. 따라서 이 不純物濃度 平坦地帶를 擴散爐의 溫度平坦地帶와 一致시켜 놓으면 再現性있는 不純物濃도를 願하는데로 얻을 수 있다. 이 두 平坦地帶를 一致시키기 爲해서는 POCl_3 의 蒸氣量, O_2 의 量, 캐리어개스 N_2 의 量, 溫度 T를 適當히 調節하여야 한다. 本研究에서는 表面抵抗 200ohm/sq.를 얻기 爲하여 위의 各量을 決定하는 實驗을 實施하였다. 그림 5에서 表示한바와 같이 POCl_3 의 蒸

氣量을 增加하면 表面抵抗은 떨어져면서 濃度平坦地帶는 앞으로 당겨지고 (그림 5의 (가)). O₂



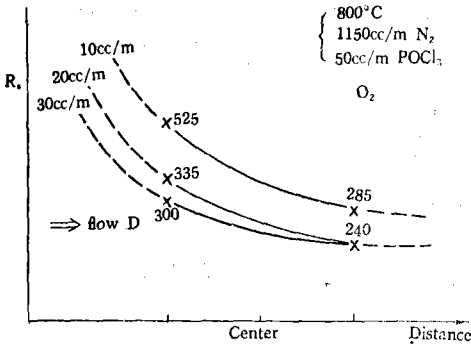
(가)



(라)

그림 5. 燐의 擴散實驗

Fig. 5. Experiments on phosphorous diffusion



(나)

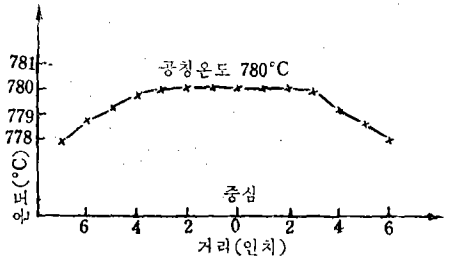
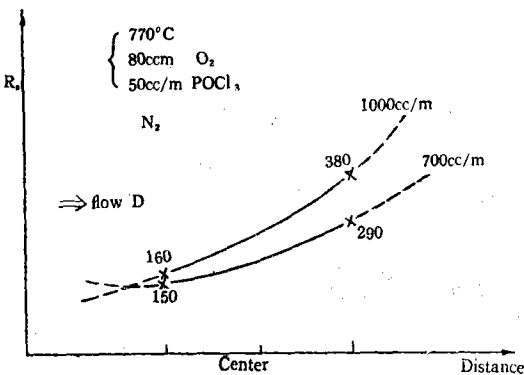


그림 6. 燻산전기로의 溫度分布

Fig. 6. Temperature profile of the diffuse furnace



(다)

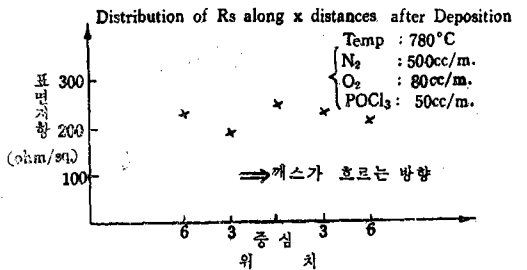


그림 7. 표면저항치(Rs)대 燻산로 위치

Fig. 7. Sheet Resistivity Vs. water position

의 量을 增加하여도 같은 現象이 나타나며 [그림 5의 (나)], 캐리어가스 N₂ 量을 增加하면 濃度平坦地帶는 뒤로 後退하게 된다[그림 5의 (다)]. 溫度를 增加하면 表面抵抗은 顯著하게 떨어져지고

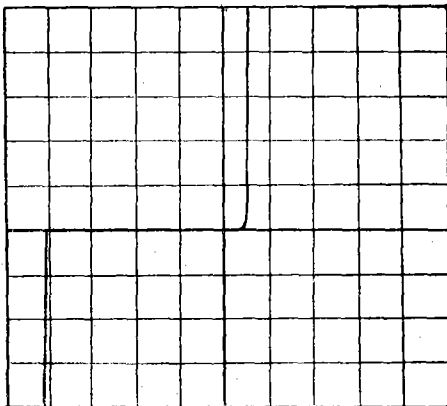
同時에 濃度平坦地帶은 같이로 당겨지게 된다. [그림 5의(라)]. 이와같이 4 因子를 變化시키면서 實驗을 繼續한 結果

溫度 780°C
 캐리어캐스 500cc/分
 酸素 80cc/分
 不純物源 50cc/分

에서 그림 6, 그림 7에서 보는바와 같이 不純物 濃度平坦地帶와 擴散溫度平坦地帶를 一致시킬 수 있었다. 이値는 擴散爐의 크기 및 形態에 따라 달라지므로 上述한 原理에 依하여 항상 調整하여야 한다.

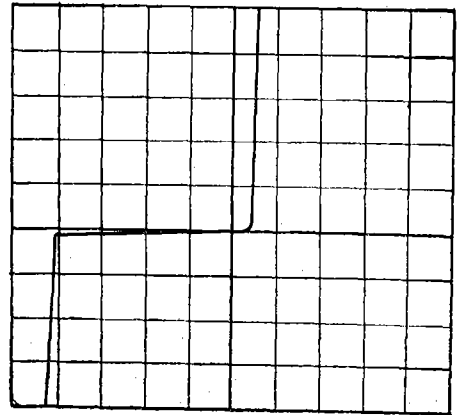
IV 測定 및 檢討

前述한 製造方法에 依하여 製作한 VVC 다이오드의 電氣的 特性을 測定하고 檢討한다. 실제 제작시에 가장 어려웠던 點은 실리콘薄片을 充分히 保有하지 못하여 實驗回數를 充分히 反復할 수 없었고, 사진식각용 마스크를 미처 원하 는태로 제작하지 못하여 직경 9mil의 點 마스크 하나를 가지고 KPR, AZ-1350을 교대로 사용하면서 選擇擴散을 하였기 때문에 *p-n* 接合 境界



(가) 그룹 1(시작품 V₃, CB)

순방향 수평 : 1V/step
 수직 : 0.1mA/step
 역방향 수평 : 2V/step
 수직 : 0.1mA/step



(나) 그룹 2 (시작품 V₅)

순방향 수평 : 1V/step
 수직 : 0.1mA/step
 역방향 수평 : 2V/step
 수직 : 0.1mA/step

그림 8. 試作다이오드의 電流電壓 特性

Fig. 8. Current Vs. Voltage of sample diodes

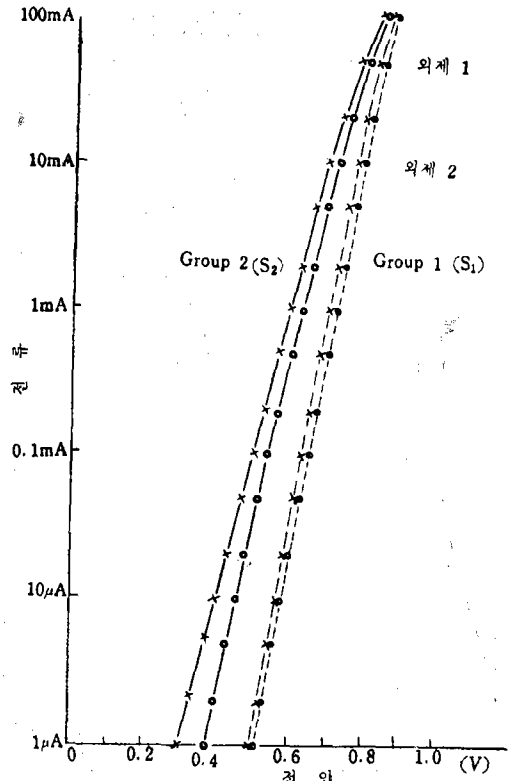


그림 9. 시작품 다이오드의 전압전류 특성(순방향)
 Fig. 9. Current Vs. Voltage of sample diodes (Forward)

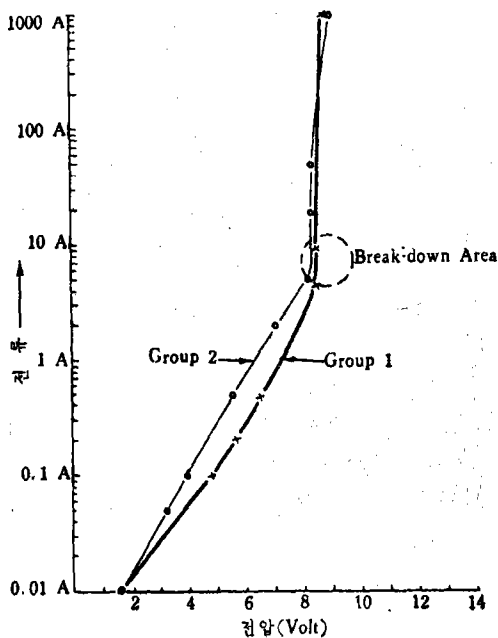


그림 10. 시작품 다이오드의 전압전류 특성(역방향)
Fig. 10. Current Vs Voltage of sample diodes (Reverse)

를 充分히 passivation 할 수 없었다. 이런 理由 때문에 製作收率이 떨어지고 漏泄電流가 多少 크게 나타나고 있다. 다음의 測定値는 製作한 다이오드들을 두그룹으로 나누어 平均値를 나타낸 것이다.

1. 試作다이오드의 電流電壓特性

試作다이오드의 電流電壓特性을 그림 8, 9, 및 10에 나타내었다. 이 特性으로 볼때 p-n接合은 잘 形成되었다고 볼 수 있다. 그 逆方向特性에 있어서도 破壞特性은 比較的 良好하다 그러나 逆方向電壓을 增加시키에 따라 漏泄電流가 增加하고 있는데 이 原因은 使用한 마스크의 不良으로

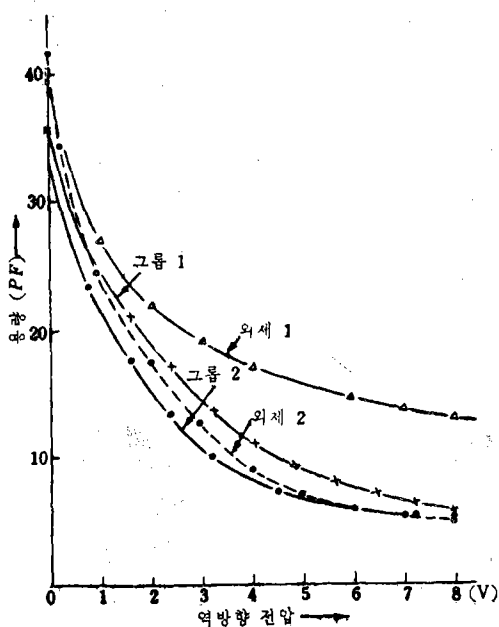


그림 11. 시작품 다이오드의 전압용량 특성
Fig. 11. Capacitance Vs Voltage of sample diodes

p-n接合部近에 passivation이 不充分한것으로 사려된다.

2. 逆方向電壓 對 容量變化特性

逆方向電壓 對 容量變化特性을 그림 11에의 국제품과 比較하여 表示하였다. 試作品의 경우에 最大容量對 最小容量의 比가 約 4로 나타났다.

3. 試作品다이오드의 不純物分布

試作된 다이오드의 電壓對 容量의 關係로 부터

$$N(x) = \frac{C^3}{q\epsilon} \left(\frac{dC}{dV} \right)^{-1} \quad (15)$$

의 關係式(1)에 依하여 不純物分布를 推定한 結

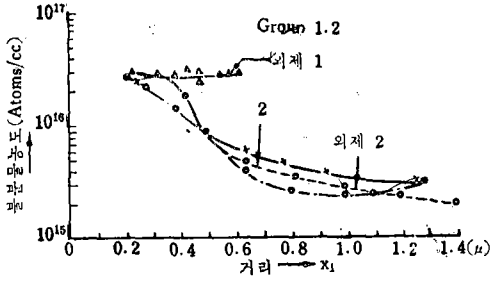


그림 12. VVC 다이오드의 不純物分布比較
Fig. 12. Impurity profiles of several VVC diodes

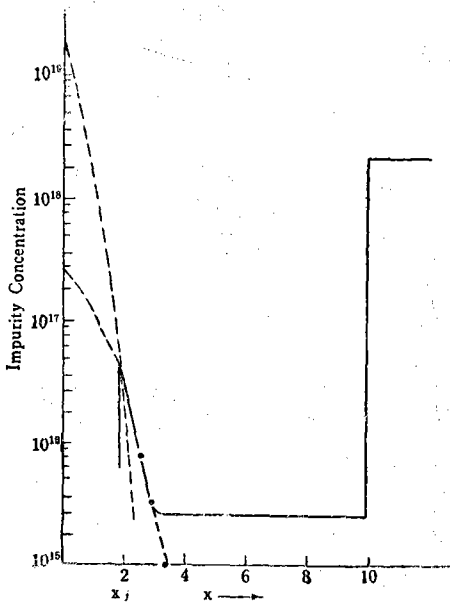


그림 13. 시작품 다이오드의 不純物分布抽定値
Fig. 13. Estimate impurity profile of a sample diode

果를 그림 12 에 나타내었다.

한편 경사연마한 薄片을 염색방법에 依하여 接合깊이를 測定할 結果等を 綜合하여 본 結果, 우리가 製作한 VVC 다이오드의 不純物分布의 代

表値는 그림 13 과 같은 것으로 推定되었다. 不純物分布가 그림 13 과 같다고 假定한 후 理論的인 容量特性과 破壞電壓은 實測値와 거의 一致하고 있다.

V. 結 論

以上에서 論述한 바와같이 본연구에서는 라디오, 텔레비, 기타 無線通信機器의 同調用으로 使用할 수 있는 VVC 다이오드의 設計方法, 設計基準等を 便利한 圖表로서 표시하여 이 다이오드의 제작 또는 利用者들이 쉽게 利用할 수 있도록 하였고, 二重擴散法으로 이 다이오드의 製造方法을 開發하였다. 실리콘薄片의 鏡面研磨方法으로서는 구리이온處理法을 實用化하였고, 再現性있는 不純物擴散方法을 確立하였다. 일차로, 텔레비튜너 동조를 目的으로 시작한 VVC 다이오드의 最大容量對 最少容量의 比는 4:1 를 나타내고 있다. 逆方向印加電壓을 增加함에 따라 漏泄電流가 약간 증가하고 있으나 그 大部分의 原因은 使用한 마스크가 불량하여, p-n 接合境界면이 酸化層이 完全히 密封되지 못한것으로 思慮되었다. 適當한 마스크를 使用하면 우리가 얻은 漏泄電流值보다는 훨씬 줄일수 있을 것이다.

參 考 文 獻

1. 정만영, 박계영, 전자공학학회지 5·3, pp. 169-184 (1968년 11월)
2. T. Sugagawa, et al., Solid-State Electronics, 6, 1, pp. 1-24 (1963)
3. T. Sugagawa, et al., The Reports of the Research Institute of Electrical Communication, Tohoku, Japan, 18, 2, pp. 107-138 (1967)
4. T. Onuma, et al., National Technical Reports, Japan, 13, 4, (Aug. 1967)
5. E. Mendel and K.H. Yang, Proc. IEEE, 57, 9, pp. 1476-1480. (Sept. 1969)
6. P.C. Perekh and D.R. Goldstew, Proc. IEEE, 57, 9, pp.1507-1512 (Sept. 1969)