

離散 선형 시스템에서의 피이드백 調整器 및 신호상태 推定器의 해석적 설계

An Analytical Design of Feedback Regulator and Signal State Estimator in Discrete Linear Systems

고 명 삼*
(Myoung Sam Ko)

Abstract

This paper deals with an analytic design of feedback regulator and signal state estimator in discrete linear systems.

On the way of developing the deadbeat regulator, some necessary conditions for control policy have been derived, it is proved that the q periods delay in the control causes q periods delay in the point at which deadbeat response occurs.

We have derived some relations such that the eigenvalue of system plant can be arbitrarily changed by the characteristics of minor loop compensator which is introduced in feedback path. And also we show that the signal state estimator which estimates the state of given signal sequence must satisfy some conditions.

Theorems and conclusions are described with some simple nontrivial numerical examples and signal state tracking application problems.

1. 서 론

1950년대에 접어들면서 전자계산기의 실용성과 복잡한 자동추적시스템 및 우주탐색을 위한 제어장치의 필요성은 Z-변환에 의한 선형이산시스템의 해석과 설계문제 [1]-[3]에 관한 연구를 가속시켰다. 즉 전자계산기가 주어진 시스템의 한 구성요소를 이루는 경우, 그 시스템내에서의 신호의 흐름은 이산적이 되는 것이 일반적이고, 이를 이산 시스템이라고 한다. 이런 시스템에 관한 고전적인 해석 즉, 주파수응답법, 근궤적법 또는 안정도 개선을 위한 보상기의 도입에 따른 해석 및 설계등에 관한 문제는 시스템의 출력과 입력에 관한 巨視적인 것이었다.

1960년대를 맞이하면서 부터 미시적인 해석 및 설계법이라고 할 수 있는 상태공간 해석법에 의한 제어시스템분야의 이론의 깊이와 폭은 급격히 확대되었다. Kalman [4]-[6]은 제어장치의 해석 및 설계과정에 可制御와 可觀測에 관한 개념을 처음 도입함으로써 최적제어에 관

한 일반적인 문제는 해당 시스템이 完全可制御를 갖는 경우에 한해서 그 해가 존재함을 증명하였고, 측정이 가능한 상태변수에 의하여 可測할 수 없는 상태변수들을 재진하는 문제와 可制御와 可觀測간의 유사성을 소위 雙對原理 [4]에서 밝혔다. 즉 Kalman은 선형시스템의 어떤 임의의 초기상태가 有限시간내에 임의의 다른 상태로 이동시킬 수 있는 제어가 존재하기 위한 필요충분조건을 구하였다. 한편 Pontryagin[7]은 최대원리를, Ho[8]는 이산제어시스템에 관한 최적제어 문제를 비선형계획법으로 취급하는 과정에서 안전가제어가 되기 위한 충분 조건을 제시하였다. 한편 Markus 및 Lee[9]는 동적시스템의 최적제어의 존재를 증명하는 과정에서 可制御領域을 결정하였고, LaSalle[9]는 최적제어문제의 해의 존재는 가제어와 관련되며, 동적시스템의 안정성과 매우 유사함을 밝혔다. 한편 Kalman[11],[12]는 不確定 선형시불변 이산시스템의 상태를 推定할 수 있는 소위 Kalman filter를 설계하였고, Luenberger[13],[14]는 선형동적시스템에서 일부 상태벡터의 관측이 불가능한

※ [] 속의 숫자는 참고문헌을 표시함
* 京희원 : 서울대학교 공과대학 조교수

경우, 주어진 제한된 確定的 선형시스템의 入力과 出力의 관측으로 해당 시스템의 상태벡터를 구성할 수 있음을 밝혔다. 이런 과정을 관측자(observer)라고 칭하였고 관측자의 동적계수는 $n-m$ 로(출력이 m 개, n order의 시스템) 주어짐을 증명하였다. Kalman[15]는 평가함수를 주파수영역에서 전개시킴으로써 현대제어이론과 고전론간의 관계를 명백히 하였고, Falb 및 Wolovich[16]는 상태변수 피이드백을 이용하여 m 개의 入力과 出力으로된 시불변 선형시스템의 제결합을 위한 필요하고도 충분한 조건을 구하였고, Wonham[17]는 開루우프시스템의 가제어는 상태의 적절한 선형적인 피이드백으로 이루어지며, 이런 과정을 閉路시스템의 전달行列에 임의의 集合의 極을 지정하는 가능성과 등가임을 밝혔다.

최근 Cadzow[18]는 선형이산시스템에 관한 최적조정기의 대수적 및 기하학적 성질을 nilpotent 행렬[19]과 관련시켰고 Farison 및 Fu[20]는 nilpotent, 고유벡터 및 Jordan 正規形등의 관점에서 선형이산시스템의 최적시간조정기의 구조를 밝혔다. Cadzow 및 Martens[21]는 이산시스템의 최단시간제어를 위한 시간영역 합성문제 및 開루우프 조정기의 제어 정책을 결정하였고 Anderson 및 Moore[23] 및 Chen[24]는 선형시불변 연속 시스템의 상태推定器의 구조를 밝혔다.

본 논문에서는 선형시불변 이산 제어시스템에서의 피이드백 조정기의 해석적인 구조와 시간지연을 가진 시스템을 위한 최단시간 조정기를 고찰함으로써 前者와 後者의 차이점도 아울러 비교 검토한다. 끝으로 보상기와 시스템 플랜트의 고유치와의 관계 및 신호상태를 推定함에 있어서 최단시간 제어정책을 고려한 신호상태推定器를 해석적으로 설계한 후, 위에서 얻어진 제결과를 이용하여 신호추적문제에 대한 적용 가능성도 아울러 검토한다.

2. 정의 및 문제설정

앞으로 기술할 이론적 전개에 필요한 몇가지 정의와 성질 및 필요한 가정을 열거한 후, 문제설정을 제기한다.

정의 1: 주어진 입력하에서 시각 t_0 에서의 이산시스템의 상태(state)란 t_0 보다 더 큰 모든 t 에서의 시스템의 출력특성을 결정하는데 필요한 최소의 정보량을 의미하며, $x(t_0)$ 로 표시한다.

정의 2: 최단시간제어란 주어진 임의의 초기상태에 놓여진 시스템의 상태를 원점으로 최단시간내에 복귀시킬 수 있는 제어를 의미한다.

정의 3: 단일 시스템 S 의 동작특성을 $t_0 < t_1 < t_2 \dots$ 인 모든 이산적시각에서 측정된 상태 $x(t_k)$, $k=0, 1, 2, \dots$ 에 의해서 모형화 될 수 있는 경우 S 를 이산시스템이라고

한다. 앞으로 편의상 $x(t_k)$ 를 $x(k)$ 또는 x_k 로, 입력벡터 $u(t_k)$ 를 $u(k)$ 또는 u_k 로 각각 표시한다.

정의 4: 단일 임의의 초기상태 $x(0)$ 가 유한의 제어 sequence $u(k)$ 에 의하여 $x(mT; x(0), u(k))=0$ 으로 이동되는 경우, 이 초기상태 벡터 $x(0)$ 는 가제어(可制御)라고 하며, 특히 모든 초기 상태가 제어 가능시, 해당 이산시스템을 완전가제어(完全可制御)라고 한다.

정의 5: 단일 임의의 초기상태 $x(0)$ 를 출력량의 유한 sequence인 $y_1, y_2, y_3, \dots, y_m$ 의 측정으로 결정(계산)할 수 있는 경우, 이 초기상태 $x(0)$ 는 가관측(可觀測)이라고 하며, sequence 회수인 m 은 일반적으로 $x(0)$ 의 위치에 따라 달라진다. 특히 모든 초기상태를 관측할 수 있는 경우, 해당 시스템을 완전가관측(完全可觀測)이라고 한다.

정의 6: 단일 임의의 초기상태 $x(0)$ 에 대한 영입력 응답이 有界하고 $k(=t) \rightarrow \infty$ 가 됨에 따라 그 응답이 영으로 수렴하는 시스템을 점근적으로 크게 안정하다고 한다.

기호: $\|x\|$ 는 상태 벡터 x 의 Euclid norm 을, $\cdot > \cdot < \cdot$ 는 dyad 를 각각 의미한다.

시스템 방정식 :

n 차원 실 상태공간에서의 선형시불변 이산시스템 S 에 관한 상태 방정식은 일반적으로 다음과 같이 주어진다[1].

$$x(k+1) = Ax(k) + Bu(k) \tag{1}$$

$$y(k) = Cx(k) + Eu(k) \tag{2}$$

단 $x(k+1)$ 은 $(n \times 1)$ 행렬, $y(k)$ 는 $(m \times 1)$ 행렬, $u(k)$ 는 $(r \times 1)$ 행렬로써 각각 상태벡터, 출력벡터 및 제어벡터를 의미하며, $A, B, C,$ 및 E 는 실수의 상수 행렬로써, 식 (1)과(2)를 만족하는 차수를 갖는 실계수행렬이며, 주어진 시스템의 각 구성소자들의 값 및 topology에 의하여 결정된다.

정리 1: 식 (1)로 주어진 시스템 S 가 점차적으로 크게 안정하기 위한 필요 충분 조건은 다음과 같다[24].

- (a) $n \rightarrow \infty$ 에 따라서 $\|A^n\| \rightarrow 0$ 가 된다.
- (b) A 의 모든 고유치 λ 가 단위개원(單位開圓)인 $|\lambda| < 1$ 내에 존재한다.

정리 2: 단일 A 의 모든 고유치가 $|\lambda| < 1$ 을 만족한다면 모든 有界된 초기상태 및 한 입력 sequence에 대해서 시스템 (1)의 상태는 유계하다[24].

가정: 앞으로 취급할 선형시불변 이산제어 시스템 S 는 완전가제어와 완전가관측[4]이 성립하며 식 (1)에서 주어진 계수행렬인 A 는 정칙행렬(nonsingular matrix)이라고 한다.

문제설정: 단일입력 이산 시스템의 상태 방정식

$$x(k+1) = Ax(k) + bu(k) \tag{1-a}$$

으로 주어지는 시스템에서 다음과 같은 사항에 대하여

다루기로 한다.

(1) 최단시간 피이드백 제어 정책의 수립과 조정기의 해석적 구조와 설계

(2) 시간 지연을 수반하는 시스템에서의 최단시간 조정기의 해석적 구조와 설계

(3) 보상기 도입으로 인한 시스템 특성의 개선

(4) 신호상태 推定器의 해석적 설계와 구조

3. 본 문

(1) 최단시간 피이드백 제어 정책과 조정기의 해석적 구조와 설계

식 (1-a)로 주어지는 이산 시스템에서 만일 임의의 正의 정수 $k=m$ 에서, 주어진 초기 상태 $x(0)$ 가 원점, 즉 $x(m)=0$ 으로 복귀 되었다고 가정하면 식 (1-a)는

$$x(m) = A^m[x(0) + \sum_{i=0}^{m-1} A^{-(i+1)} b u_i]$$

로 주어진다[24]. 지금

$$d_i = A^{-(i+1)} b \quad (3)$$

라하면

$$x(m) = A^m[x(0) + \sum_{i=0}^{m-1} d_i u_i] \quad (4)$$

가 된다.

A 는 정칙행렬이라고 가정하였으므로, $x(m)=0$ 인 조건을 고려하면 다음과 같은 초기 상태에 관한 관계식이 얻어진다.

$$x(0) = -\sum_{i=0}^{m-1} d_i u_i \quad (5)$$

한편 완전가제어라는 가정에 의하여 식 (5)로 주어지는 d_i 들의 집합인

$$\{d_0, d_1, \dots, d_{n-1}\} \quad (6)$$

은 n 개의 일차 독립벡터들로 구성되어 있으므로 n 차원 상태공간에서의 기저(basis)를 형성하므로, 식 (5)은 $m \geq n$ 인 모든 m 에 대해서 성립한다.

만일 모든 초기 상태가 manifold가 아닌 n 차원을 갖는다면, 최단시간 제어 sequence는 n 가 될 것이다. 따라서 n 차원 초기상태에 관한 최단시간응답을 이룩하기 위하여서는 $m=n$ 즉,

$$x(0) = -\sum_{i=0}^{n-1} d_i u_i$$

$$= -[d_0 : d_1 : \dots : d_{n-1}] \begin{pmatrix} u_0 \\ u_1 \\ u_2 \\ \vdots \\ u_{n-1} \end{pmatrix} = -Du \quad (7)$$

단 $D = [d_0 : d_1 : \dots : d_{n-1}]$

그런데 D 는 n 차원 상태공간의 기저를 이루는 벡터로

구성되므로, 그 계수(rank)는 n 가 되어 역행렬 D^{-1} 가 존재한다. 지금 최단시간 제어입력 sequence를 구하기 위하여 D^{-1} 를 식 (7)의 양 좌측에 곱하여 정리하면

$$u = -D^{-1}x(0) \quad (8)$$

가 된다. 식 (8)은 곧 피이드백을 고려하지 않았을때의 최단시간 제어 정책이다.

한편 시간 지연이 없는 피이드백 제어 정책과 이를 실현할 수 있는 조정기의 구조와 설계를 고찰하기 위하여 우선 피드백 제어기에서의 제어 입력과 상태 벡터를 다음과 같이 표시한다.

$$u(k) = f(x(k)) \quad (9)$$

왜냐하면 피이드백 조정기에서의 제어입력 $u(k)$ 는 항상 동일 시각에서의 상태벡터들의 함수로 주어지기 때문이다. 식 (9)와 같은 조건을 만족하는 피이드백 조정기로 최단시간 제어를 이룩하기 위한 조건을 구한다.

즉 식 (7)과 (9)가 함께 $i=k=0$ 에서 성립하기 위하여는 $u(0)$ 가 $x(0)$ 에 의해서만 결정되어야 할 것이다. 따라서 최단시간 제어를 위한 선형 조정기의 상태변수와 제어입력과의 사이에는

$$u(k) = \langle \alpha, x(k) \rangle \quad (10)$$

인 선형대수방정식이 성립될 것이다. 단 \langle, \rangle 는 n 차원 상태 공간에서의 내적을 표시하며, α 는 D^{-1} 의 k 행(行)의 각 요소에 負부호를 붙인 $(n \times 1)$ 행렬이다.

식 (7)을 (10)에 대입하여 정리하면

$$u_0 = \sum_{i=0}^{n-1} -\langle \alpha, d_i \rangle u_i \quad (11)$$

가 된다. 그런데 피이드백 조정기에서는 u_0 가 $i \geq 1$ 인 모든 u_i 의 영향을 받지 않아야 하므로 식 (11)은

$$\langle \alpha, d_0 \rangle = -1 \quad (12)$$

$$\text{및 } \langle \alpha, d_i \rangle = 0 \quad i=1, 2, \dots, n-1 \quad (13)$$

인 두가지 조건을 만족하여야 한다. 즉 식 (12)와 (13)이 성립하는 경우, 식 (10)은 피이드백 조정기의 제어 정책을 의미하며, 이러한 제어정책을 구현하는 장치가 곧 선형시불변 이산시스템의 피이드백 조정기가 될 것이므로, 다음과 같이 요약할 수 있다.

요약 1: 선형시불변 이산시스템

$$x(k+1) = Ax(k) + bu(k)$$

에서 조정기의 최단시간 피이드백 정책은

$$u_k = \langle \alpha, x(k) \rangle$$

로 주어지며,

$$\langle \alpha, d_0 \rangle = -1$$

$$\langle \alpha, d_i \rangle = 0 \quad i=1, 2, \dots, n-1$$

인 조건을 만족하여야 한다.

보기-1

지금 주어진 임의의 초기상태 벡터 $x(0)$ 에 대하여 $k=1$ 에서의 試行的 최단시간 조정기의 피이드백 제어

정책을 구하기 위해서는

$$\begin{aligned} x(1) &= A(x(0) + d_0 u_0) \\ &= A(-\sum_{i=0}^{n-1} d_i u_i + d_0 u_0) \\ &= -A \sum_{i=1}^{n-1} d_i u_i \end{aligned}$$

한편 $Ad_i = d_{i-1}$

식 (a) 및 (b)에 의하여

$$x(1) = -\sum_{i=0}^{n-2} d_i u_{i+1}$$

따라서

$$\langle \alpha, x(1) \rangle = u_1$$

보기-2

$$x(k+1) = \begin{pmatrix} 1 & 0 \\ 0 & \frac{1}{2} \end{pmatrix} x(k) + \begin{pmatrix} 1 \\ \frac{1}{2} \end{pmatrix} u(k)$$

단 $x(0) = \begin{pmatrix} 2 \\ 5 \end{pmatrix}$

인 이산시스템에서의 피이드백 제어정책을 구한다. 주어진 시스템으로 부터

$$A^{-1} = \begin{pmatrix} 1 & 0 \\ 0 & 2 \end{pmatrix}$$

임으로

$$d_0 = A^{-1}b = \begin{pmatrix} 1 \\ 1 \end{pmatrix},$$

$$d_1 = A^{-1}d_0 = \begin{pmatrix} 1 \\ 2 \end{pmatrix}$$

$$D = \begin{pmatrix} 1 & 1 \\ 1 & 2 \end{pmatrix},$$

$$D^{-1} = \begin{pmatrix} 2 & -1 \\ -1 & 1 \end{pmatrix}$$

로 각각 주어진다. 따라서

$$\alpha = \begin{pmatrix} -2 \\ 1 \end{pmatrix}$$

가 되어

$$\langle \alpha, d_0 \rangle = -1, \langle \alpha, d_1 \rangle = 0$$

$$\therefore u_0 = [-2 \ 1] \begin{pmatrix} 2 \\ 5 \end{pmatrix} = 1$$

$$\begin{aligned} \therefore x(1) &= \begin{pmatrix} 1 & 0 \\ 0 & \frac{1}{2} \end{pmatrix} \begin{pmatrix} 2 \\ 5 \end{pmatrix} + \begin{pmatrix} 1 \\ \frac{1}{2} \end{pmatrix} (1) \\ &= \begin{pmatrix} 3 \\ 3 \end{pmatrix} \end{aligned}$$

한편 $u_1 = [-2 \ 1] \begin{pmatrix} 3 \\ 3 \end{pmatrix} = -3$

$$\begin{aligned} \therefore x(2) &= \begin{pmatrix} 1 & 0 \\ 0 & \frac{1}{2} \end{pmatrix} \begin{pmatrix} 3 \\ 3 \end{pmatrix} + \begin{pmatrix} 1 \\ \frac{1}{2} \end{pmatrix} (-3) \\ &= \begin{pmatrix} 0 \\ 0 \end{pmatrix} \end{aligned}$$

(a)

(b)

즉 피이드백 제어정책은 $u(0)=1, u(1)=-3$ 의 sequence로 구성됨을 알 수 있다.

다음에는 피이드백 제어정책을 수반하는 최단시간 제어시스템을 위한 조정기의 해석적구조에 관하여 규명한다.

식 (1-a)와 (10)에 의하여

$$x(k+1) = [A+b] \langle \alpha \rangle x(k)$$

지금 $Q = [A+b] \langle \alpha \rangle$ 라 하면

$$\begin{aligned} Qd_0 &= [A+b] \langle \alpha \rangle d_0 \\ &= A[I + A^{-1}b] \langle \alpha \rangle d_0 \\ &= A[d_0 - d_0] = 0 \end{aligned} \tag{14}$$

한편 $Qd_i = A[I + d_0] \langle \alpha \rangle d_i$

$$\begin{aligned} &= A[Id_i + d_0] \langle \alpha \rangle d_i \\ &= Ad_i \quad i=1, 2, \dots, n-1 \\ &= A^{-1}b = d_{i-1} \end{aligned} \tag{15}$$

식 (14)와 (15)에 의하여

$$\begin{aligned} QD &= Q[d_0 : d_1 : \dots : d_{n-1}] \\ &= [0 : d_0 : d_1 : \dots : d_{n-2}] \end{aligned}$$

$$= [d_0 : d_1 : \dots : d_{n-1}]$$

$$= DH$$

단 $H = \begin{pmatrix} 0 & 1 & 0 & \dots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & \dots & \dots & \dots & 0 \end{pmatrix}$

(16)

즉 $QD = DH$

$$\therefore H = D^{-1}QD$$

즉 Q 는 H 에 similar 함을 알 수 있다.

이상의 것을 종합하면 최단시간 피이드백 제어정책을 위한 조정기의 구조를 다음과 같이 요약할 수 있다.

요약 2: $u(k) = \langle \alpha, x(k) \rangle$ 인 피이드백 제어정책으로 결정되는 피이드백 조정기는 항상 Q 가 H 에 similar하며 $H = D^{-1}QD$ 인 관계식이 성립한다.

보기-3

$$x(k+1) = \begin{pmatrix} 1 & 0 & 0 \\ 0 & \frac{1}{2} & 0 \\ 0 & 0 & \frac{1}{3} \end{pmatrix} x(k) + \begin{pmatrix} 1 \\ \frac{1}{2} \\ \frac{1}{3} \end{pmatrix} u(k) \tag{17}$$

인 상태방정식으로 주어지는 시스템의 최단시간 조정기의 제어정책의 구조를 구한다. 단,

$$x(0) = \begin{pmatrix} 1 \\ 2 \\ 3 \end{pmatrix}$$

식 (17)에서

$$A^{-1} = \begin{pmatrix} 1 & 0 & 0 \\ 0 & 2 & 0 \\ 0 & 0 & 3 \end{pmatrix}, \quad b = \begin{pmatrix} 1 \\ \frac{1}{2} \\ \frac{1}{3} \end{pmatrix}$$

따라서 (4)에 의하여

$$d(0) = A^{-1}b = \begin{pmatrix} 1 \\ 1 \\ 1 \end{pmatrix}$$

$$d(1) = A^{-1}d(0) = \begin{pmatrix} 1 \\ 2 \\ 3 \end{pmatrix}$$

$$d(2) = A^{-1}d(1) = \begin{pmatrix} 1 \\ 4 \\ 9 \end{pmatrix}$$

$$\therefore D = [d(0) : d(1) : d(2)] = \begin{pmatrix} 1 & 1 & 1 \\ 1 & 2 & 4 \\ 1 & 3 & 9 \end{pmatrix}$$

$$\therefore D^{-1} = \begin{pmatrix} 3 & -3 & 1 \\ -\frac{5}{2} & 4 & -\frac{3}{2} \\ \frac{1}{2} & -1 & \frac{1}{2} \end{pmatrix}$$

$$\therefore \alpha = \begin{pmatrix} -3 \\ 3 \\ -1 \end{pmatrix}$$

제어정책인 식 (10)을 만족하기 위한 조건식 (12)와 (13)에 의하여

$$\langle \alpha, d(0) \rangle = -1, \quad \langle \alpha, d(1) \rangle = 0, \\ \langle \alpha, d(2) \rangle = 0$$

가 만족하여야 한다. 한편 초기 조건 $x(0) = \begin{pmatrix} 1 \\ 2 \\ 3 \end{pmatrix}$ 과 제어정책인 식 (10)에서

$$u(0) = \langle \alpha, x(0) \rangle = [-3 \ 3 \ -1] \begin{pmatrix} 1 \\ 2 \\ 3 \end{pmatrix} = 0$$

$$\therefore x(1) = \begin{pmatrix} 1 & 0 & 0 \\ 0 & \frac{1}{2} & 0 \\ 0 & 0 & \frac{1}{3} \end{pmatrix} x(0) + \begin{pmatrix} 1 \\ \frac{1}{2} \\ \frac{1}{3} \end{pmatrix} u(0) = \begin{pmatrix} 1 \\ 1 \\ 1 \end{pmatrix}$$

$$\text{한편 } u(1) = \langle \alpha, x(1) \rangle = [-3 \ 3 \ -1] \begin{pmatrix} 1 \\ 1 \\ 1 \end{pmatrix} = -1$$

$$\therefore x(2) = \begin{pmatrix} 1 & 0 & 0 \\ 0 & \frac{1}{2} & 0 \\ 0 & 0 & \frac{1}{3} \end{pmatrix} x(1) + \begin{pmatrix} 1 \\ \frac{1}{2} \\ \frac{1}{3} \end{pmatrix} u(1)$$

$$= \begin{pmatrix} 1 \\ \frac{1}{2} \\ \frac{1}{3} \end{pmatrix} - \begin{pmatrix} 1 \\ \frac{1}{2} \\ \frac{1}{3} \end{pmatrix} = \begin{pmatrix} 0 \\ 0 \\ 0 \end{pmatrix}$$

즉 제어정책은 $u(0) = 0, u(1) = -1$ 으로 구성됨을 알 수 있다.

만일 초기상태 벡터가

$$x(0) = \begin{pmatrix} 2 \\ 2 \\ 2 \end{pmatrix}$$

라 하면

$$u(0) = \langle \alpha, x(0) \rangle = [-3 \ 3 \ -1] \begin{pmatrix} 2 \\ 2 \\ 2 \end{pmatrix} = -2$$

$$x(1) = \begin{pmatrix} 1 & 0 & 0 \\ 0 & \frac{1}{2} & 0 \\ 0 & 0 & \frac{1}{3} \end{pmatrix} \begin{pmatrix} 2 \\ 2 \\ 2 \end{pmatrix} + \begin{pmatrix} 1 \\ \frac{1}{2} \\ \frac{1}{3} \end{pmatrix} (-2) = 0$$

즉 피이드백 제어 정책은 $u(0) = -2$ 인 단일 스텝제어로 이루어짐을 알 수 있다.

한편

$$Q = A + b \langle \alpha \\ = \begin{pmatrix} 1 & 0 & 0 \\ 0 & \frac{1}{2} & 0 \\ 0 & 0 & \frac{1}{3} \end{pmatrix} + \begin{pmatrix} 1 \\ \frac{1}{2} \\ \frac{1}{3} \end{pmatrix} [-3 \ 3 \ -1] \\ = \begin{pmatrix} -2 & 3 & -1 \\ -\frac{3}{2} & 2 & -\frac{1}{2} \\ -1 & 1 & 0 \end{pmatrix}$$

따라서

$$D^{-1}QD = \begin{pmatrix} 3 & -3 & 1 \\ -\frac{5}{2} & 4 & -\frac{3}{2} \\ \frac{1}{2} & -1 & \frac{1}{2} \end{pmatrix} \begin{pmatrix} -2 & 3 & -1 \\ -\frac{3}{2} & 2 & -\frac{1}{2} \\ -1 & 1 & 0 \end{pmatrix} \begin{pmatrix} 1 & 1 & 1 \\ 1 & 2 & 4 \\ 1 & 3 & 9 \end{pmatrix} \\ = \begin{pmatrix} 0 & 1 & 0 \\ 0 & 0 & 1 \\ 0 & 0 & 0 \end{pmatrix} = H$$

따라서 Q 가 H 에 similar 함을 알 수 있다.

(2) 시간 지연을 수반하는 시스템에서의 최단시간 조정기의 해석적 구조

식 (1-a)로 주어지는 시스템에서의 제어입력 $u(k)$ 가 주어진 $x(k)$ 에 대하여 동일 시각에 계산되지 않고 시간 지연이 있는 경우에는 최단시간 제어정책인 식 (10)을 직접 실현할 수가 없다. 따라서 우리가 할 수 있는 제어기에 관한 최상의 수학적 모형은

$$u(k) = f(x(k-1) + \delta_k(u_{k-1}, u_{k-2}, \dots, x(k-2), x(k-3), \dots)) \quad (18)$$

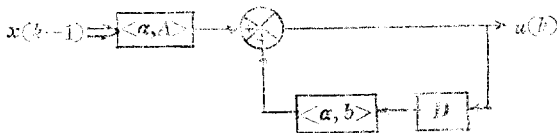
가 될 것이다. 여기서 δ_k 는 t_k 이전의 치에 종속된 임의의 미지함수이다. 한편 오차를 수반하지 않은 최단시간 제어정책은 식 (10)으로 주어져야 하므로, 식 (10)과 식 (18)이 동시에 만족하기 위하여는 식 (10)의 $x(k)$ 를 $x(k)$ 의 추정상태벡터인 $x_e(k)$ 로 치환하면 된다. $x_e(k)$ 는 식 (3)에서

$$x_e(k) = Ax(k-1) + bu(k-1) \quad (19)$$

가 된다. 왜냐하면 식 (1-a)는 확정 시스템에 대해서는 항등적으로 성립하기 때문에 식 (19)의 $x_e(k)$ 는 $x(k)$ 의 정확한 추정기(estimator)라 볼 수 있다. 따라서 식 (10)과 식 (19)에 의하여

$$\begin{aligned} u(k) &= \langle \alpha, x(k) \rangle \\ &= \langle \alpha, Ax(k-1) + bu(k-1) \rangle \\ &= \langle \alpha, Ax(x-1) \rangle + \langle \alpha, bu(k-1) \rangle \end{aligned} \quad (20)$$

식 (20)은 시간지연이 있는 선형시불변 이산 제어시스템의 최단시간제어를 위한 제어정책이며 이를 블록선도로 표시한 것이 그림 1이다.



단, D 는 지연요소임.

그림 1. 1주기의 시간지연을 갖는 조정기의 계통도
Fig. 1. Schematic representation of the regulator with one period delay.

식 (20)의 결과물

$$x(k+1) = Ax(k) + bu(k-q) \quad (21)$$

인 경우와 같이 시스템의 응답과 제어입력 사이에 q 주기의 시간지연이 있는 조정기로 일반화 시켰을 때의 최단시간 제어기의 제어정책과 그 구조는 기념법적으로 다음과 같이 유도할 수 있으며 그림 2는 이 경우의 계통도이다.

1주기의 시간 지연이 있는 시스템의 최단시간 조정기의 제어정책은 식 (20)과 같이 주어지므로 2주기 시간 지연 시스템에 대한 제어 정책은

$$\begin{aligned} u(k) &= \langle \alpha, x_e(k) \rangle \\ &= \langle \alpha, Ax(k-1) + bu(k-1) \rangle \\ &= \langle \alpha, A[Ax(k-2) + bu(k-2)] \rangle \\ &\quad + \langle \alpha, bu(k-1) \rangle \\ &= \langle \alpha, A^2x(k-2) + \langle \alpha, Abu(k-2) \rangle \rangle \\ &\quad + \langle \alpha, bu(k-1) \rangle \end{aligned}$$

한편 3주기 시간지연 시스템에 대해서는

$$\begin{aligned} u(k) &= \langle \alpha, A^2[Ax(k-3) + bu(k-3)] \rangle \\ &\quad + \langle \alpha, Abu(k-2) \rangle + \langle \alpha, bu(k-1) \rangle \\ &= \langle \alpha, A^3x(k-3) \rangle + \langle \alpha, A^2bu(k-3) \rangle \\ &\quad + \langle \alpha, Abu(k-2) \rangle + \langle \alpha, bu(k-1) \rangle \end{aligned}$$

따라서 q 주기의 시간지연을 갖는 시스템의 최단시간 조정기의 제어정책은 위 식들의 기념법적인 계산과정을 거쳐 식 (22)로, 그리고 이를 위한 조정기의 계통도는 그림 2와 같이 주어질 것이다.

$$u(k) = \langle \alpha, A^q x(k-q) \rangle + \langle \alpha, A^{q-1} bu(k-q) \rangle + \dots + \langle \alpha, bu(k-1) \rangle \quad (22)$$

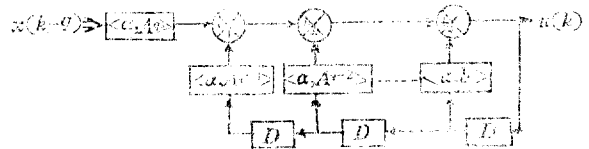


그림 2. q 주기의 시간 지연을 갖는 조정기의 계통도
Fig. 2. Schematic representation of the regulator with q periods delay.

보기-4

$$x(k+1) = \begin{bmatrix} \frac{1}{2} & 0 \\ 0 & \frac{1}{4} \end{bmatrix} x(k) + \begin{bmatrix} \frac{1}{2} \\ \frac{1}{4} \end{bmatrix} u(k),$$

단, $x(0) = \begin{bmatrix} 3 \\ 2 \end{bmatrix}$, $u(0) = 0$

인 상태방정식으로 주어지는 시스템이 1주기 시간지연을 갖는 경우의 조정기의 제어정책을 구하며 시간지연이 없는 경우와 비교 검토하기로 한다.

보기 1에서와 같은 방법으로 α 를 구하면, $\alpha = \begin{bmatrix} -2 \\ 1 \end{bmatrix}$ 으로 주어지므로, 식 (20)에 의하여

$$u(k) = \begin{bmatrix} \frac{1}{2} & 0 \\ -2 & 1 \end{bmatrix} x(k-1) + \begin{bmatrix} -2 & 1 \\ 0 & \frac{1}{4} \end{bmatrix} u(k-1)$$

$$\begin{aligned} &= \begin{bmatrix} \frac{1}{2} \\ -1 & \frac{1}{4} \end{bmatrix} x(k-1) - \frac{3}{4} u(k-1) \end{aligned}$$

식 (1-a)에 의하여

$$x(1) = \begin{pmatrix} \frac{1}{2} & 0 \\ 0 & \frac{1}{4} \end{pmatrix} \begin{pmatrix} 3 \\ 2 \end{pmatrix} + \begin{pmatrix} \frac{1}{2} \\ \frac{1}{4} \end{pmatrix} (0) = \begin{pmatrix} \frac{3}{2} \\ \frac{1}{2} \end{pmatrix}$$

$$\therefore u(1) = \begin{bmatrix} -1 & \frac{1}{4} \end{bmatrix} \begin{bmatrix} 3 \\ 2 \end{bmatrix} - \frac{3}{4}(0) = -\frac{5}{2}$$

마찬가지 방법으로

$$x(2) = \begin{pmatrix} -\frac{1}{2} \\ -\frac{1}{2} \end{pmatrix}, \quad u(2) = \frac{1}{2}$$

$$\text{및 } x(3) = \begin{pmatrix} 0 \\ 0 \end{pmatrix}, \quad u(3) = 0$$

즉 1주기 시간지연이 있는 경우의 최단시간 제어는 3 샘플(sample) 주기에서 성취됨을 의미한다. 한편 이 보기에서 주어진 시스템을 시간지연이 없다고 가정하여 보기-1에서와 같은 방법으로 최단시간 제어를 구하면 2샘플 주기에서 성취됨을 알 수 있다. 따라서 이 보기는 제어압력에서의 1주기 시간지연은 최단시간 제어가 이루어지는 시각이 1샘플 주기 만큼 시간 지연이 없는 시스템보다 더 늦어짐을 알 수 있다.

(3) 보상기 도입과 시스템특성의 개선

지금

$$x(k+1) = Ax(k) + bu(k)$$

로 주어진 시스템의 입력과 출력의 관계가

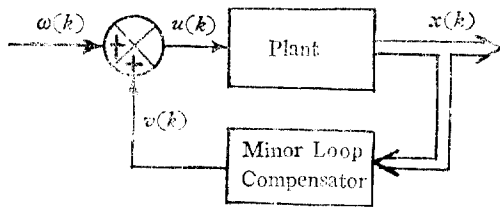


그림 3. 국부 루우프 보상기를 갖은 이산 시스템
Fig. 3. Discrete system with minor loop compensator.

$$v(k) = \langle m, x(k) \rangle \quad (23)$$

단 m 은 국부 루우프제어에 관계된 벡터임.

로 주어지는 보상기를 그림 3과 같이 피드백 path에 도입 할 경우, 이 보상된 시스템의 상태 방정식은

$$x(k+1) = [A+b] \langle m \rangle x(k) + b\omega(k) \quad (24)$$

로 주어진다. 지금 최단시간 제어 정책을 그림 3에 표시된 시스템에 도입한다면

$$u(k) = \omega(k) + v(k) + \alpha(k)$$

$$\text{단 } \alpha(k) = \langle \alpha, x(k) \rangle$$

가 되어

$$\begin{aligned} x(k+1) &= Ax(k) + bu(k) \\ &= Ax(k) + b[\omega(k) + v(k) + \langle \alpha, x(k) \rangle] \\ &= [A+b] \langle \alpha \rangle x(k) + b[\omega(k) + v(k)] \end{aligned}$$

지금

$$x(k) = D\hat{x}(k) \text{ 및 } Q = A+b \langle \alpha \rangle \quad (25)$$

라하면

$$\begin{aligned} \hat{x}(k+1) &= D^{-1}QD\hat{x}(k) + D^{-1}b(v(k) + \omega(k)) \\ &= H\hat{x}(k) + h(v(k) + \omega(k)) \end{aligned} \quad (26)$$

가 된다. 만일 \hat{x} 가

$$\hat{x}(k+1) = H\hat{x}(k) + h(v_k + \omega_k) \quad (27)$$

$$\text{단 } H = D^{-1}QD, \quad h = D^{-1}b = \begin{pmatrix} 0 \\ \vdots \\ 0 \\ 1 \end{pmatrix}$$

을 만족하는 \check{x} 로 변환될 수 있다고 가정하고,

$$v(k) = \langle \check{m}, \check{x}(k) \rangle$$

라 하면

$$\begin{aligned} \check{x}(k+1) &= H\check{x}(k) + h(\langle \check{m}, \check{x}(k) \rangle + \omega(k)) \\ &= [H+h] \langle \check{m} \rangle \check{x}(k) + h\omega(k) \end{aligned} \quad (28)$$

와 같이 변형된다.

따라서 $[H+h] \langle \check{m} \rangle$ 의 특성방정식 $P(\lambda)$ 은

$$H+h] \langle \check{m} \rangle = \begin{pmatrix} 0 & 1 & 0 & \dots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & \dots & \dots & \dots & 0 \end{pmatrix} + \begin{pmatrix} 0 \\ \vdots \\ 0 \\ 1 \end{pmatrix} \begin{bmatrix} \check{m}_1 & \check{m}_2 & \dots & \check{m}_n \end{bmatrix}$$

$$= \begin{pmatrix} 0 & 1 & 0 & \dots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & \dots & \dots & \dots & 0 \\ \check{m}_1 & \check{m}_2 & \dots & \check{m}_n & 1 \end{pmatrix}$$

$$P(\lambda) = \det \begin{pmatrix} -\lambda & 1 & 0 & \dots & 0 \\ 0 & -\lambda & 1 & \dots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & \dots & \dots & \dots & -\lambda & 1 \\ \check{m}_1 & \check{m}_2 & \dots & \check{m}_n & 1 \end{pmatrix}$$

$$= -\lambda^n + \lambda^{n-1}\check{m}_n + \lambda^{n-2}\check{m}_{n-1} + \dots + \check{m}_1 = 0 \quad (29)$$

로 주어진다.

즉 minor loop 보상기를 고려한 시스템 (24)의 계수 행렬인 $\hat{A} \triangleq [A+b] \langle m \rangle$ 의 고유치의 크기는 식 (29)에서 알 수 있는 바와 같이 보상기의 출력벡터에 따라 달라지므로 임의의 원하는 고유치를 시스템 자체가 갖일 수 있도록 할 수 있음을 알 수 있다. 이것은 곧 시스템 프렌트가 불안정한 경우 minor loop 보상기를 이용함으로써 최단 시간제어정책하에 시스템의 고유특성을 개선할 수 있음을 제시해 준다.

한편 식 (26) 및 (27)에서 만일

$$\hat{x}(k) = T\check{x}(k) \quad (30)$$

인 선형 연산자 T 가 존재한다고 가정하면

식 (26)은

$$\tilde{x}(k+1) = T^{-1}HT\tilde{x}(k) + T^{-1}D^{-1}b(v_k + \omega_k) \quad (31)$$

와 같이 된다. 이때 T 는

$$H = T^{-1}HT \quad (32)$$

$$T^{-1}D^{-1}b = h \quad (33)$$

인 두가지 조건을 만족하여야 한다.

따라서 (30)을 만족하는 선형연산자 T 는 식 (32),

(33)에 의하여

$$TH = HT$$

및

$$D^{-1}b = Th = t_n$$

단 t_n 는 T 의 제 n 열인.

인 두식에서 다음과 같이 구할 수 있다.

만일

$$T = \begin{pmatrix} a & b & c & \dots & n \\ 0 & a & & & \\ & & & & c \\ & & & & b \\ 0 & \dots & 0 & & a \end{pmatrix} \quad (34)$$

라하면

$$HT = \begin{pmatrix} 0 & 1 & 0 & \dots & 0 \\ & & & & 0 \\ & & & & 1 \\ & & & & 0 \\ 0 & \dots & 0 & & 0 \end{pmatrix} \begin{pmatrix} a & b & \dots & n \\ & & & \\ & & & b \\ & & & a \\ 0 & \dots & 0 & & a \end{pmatrix}$$

$$= \begin{pmatrix} 0 & a & b & c & \dots & n \\ & & & & & c \\ & & & & & b \\ & & & & & a \\ 0 & \dots & 0 & & & 0 \end{pmatrix} \quad (35)$$

한편

$$TH = \begin{pmatrix} a & b & \dots & n \\ 0 & & & \\ & & & 0 \\ & & & 1 \\ 0 & \dots & 0 & & 0 \end{pmatrix} \begin{pmatrix} 0 & 1 & 0 & \dots & 0 \\ & & & & 0 \\ & & & & 1 \\ & & & & 0 \\ 0 & \dots & 0 & & 0 \end{pmatrix} \\ = \begin{pmatrix} 0 & a & b & \dots & n \\ & & & & b \\ & & & & a \\ 0 & \dots & 0 & & 0 \end{pmatrix} \quad (36)$$

따라서 식 (34)는 식 (30)을 만족하는 선형연산자의 행

열 표시하고 T^{-1} 역시 존재함을 알 수 있다. 이상의 결과로부터 다음과 같이 요약할 수 있다.

요약 3:

minor loop 보상기를 갖인 선형시불변 이산시스템의 고유치의 norm는 선형연산자 T 의 도입으로 임의로 우리가 원하는 값을 갖도록 할 수 있으며, $H = T^{-1}HT$ 및 $T^{-1}D^{-1}b = h$ 인 두 조건을 만족하여야 한다.

이상의 결과로부터 minor loop 보상기의 minor 제어 신호인 $m(k)$ 는 다음과 같이 결정할 수 있다.

식 (25), (30)로부터

$$x(k) = D\tilde{x}(k) = DT\tilde{x}(h)$$

따라서

$$\tilde{x}(k) = T^{-1}D^{-1}x(k) \quad (37)$$

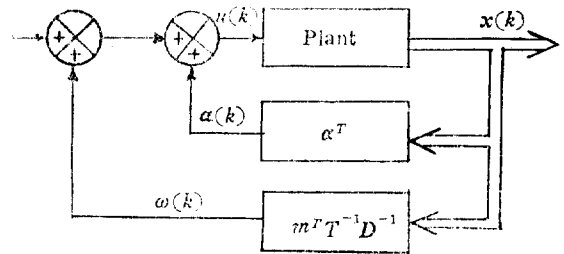


그림 4. 극부루우프 피드백 이산시스템
Fig. 4. Calculation of minor loop feedback.

그림 4는 minor loop 피드백 이산시스템의 블록선도이며

$$\omega(k) = \langle \check{m}, \tilde{x}(k) \rangle \quad (38)$$

$$\alpha(k) = \langle \alpha, x(k) \rangle \quad (39)$$

식 (37)(38) 및 (39)에 의하여

$$\omega(k) = \langle \check{m}, T^{-1}D^{-1}x(k) \rangle \\ = \check{m}^T T^{-1}D^{-1}x(k)$$

따라서 극부제어 신호 $m(k)$ 는

$$m(k) = \alpha(k) + \omega(k) \\ = [\alpha^T + \check{m}^T T^{-1}D^{-1}]x(k) = \langle m^T, x(k) \rangle \quad (40)$$

$$\text{단 } m^T = \alpha^T + \check{m}^T T^{-1}D^{-1}$$

와 같이 주어진다.

(4) 신호상태 추정기의 해석적 설계와 구조

이미 시론에서 밝힌바와 같이, 이산적인 sequence 로 주어지는 신호의 추정 문제는 전자계산기의 도입으로 매우 그 중요성을 의게 되었다.

지금 신호 sequence $\{r_k\}$ 가

$$r_k = q^T z(k) \quad (41)$$

$$z(k+1) = F_s z(k) \quad (42)$$

단 $q^T: (1 \times n)$ 행렬, $F_s: (n \times n)$ 행렬

로 주어지되 적어도 n 샘플(sample)에서도 계속 r_k 가

(41) (42)을 만족하는 경우

$$\hat{z}(k)=z(k) \quad (43)$$

로 주어질 수 있는 소위 신호상태 추정기의 상태방정식이

$$\hat{z}(k+1)=A\hat{z}(k)+br_k \quad (44)$$

인 형태로 표시되는 추정기의 해석적 구조와 설계문제에 관하여 고찰한다. 단 noise-free 시스템으로 본다.

지금 설계할 추정기는 식 (43)과 (44)에 의하여 기술되어야 하므로 식 (41)과 (44)에 의하여

$$\hat{z}(k+1)=A\hat{z}(k)+bq^T z(k)$$

한편 n 샘플후에는 추정기의 출력이 식 (43)을 만족하여야 함으로

$$\begin{aligned} \hat{z}(k+1) &= A\hat{z}(k)+bq^T \hat{z}(k) \\ &= (A+bq^T)\hat{z}(k) \end{aligned} \quad (45)$$

식 (42)와 (43)으로부터

$$\hat{z}(k+1)=F_s \hat{z}(z) \quad (46)$$

따라서

$$\begin{aligned} \hat{z}(k+1) &= (A+bq^T)\hat{z}(k) \\ &= F_s \hat{z}(k) \end{aligned} \quad (47)$$

그러므로 A , bq^T 및 F_s 사이에는

$$A+bq^T=F_s \quad (48)$$

인관계가 성립한다. 한편 식 (41), (42) 및 (44)로부터

$$r_i=q^T z(i); \quad i=0,1,\dots,n-1 \quad (49)$$

$$z(i)=F_s^i z(0); \quad i=1,2,\dots,n \quad (50)$$

및

$$\begin{aligned} \hat{z}(i) &= A^i \hat{z}(0)+A^{i-1}b r_0+A^{i-2}b r_1+\dots \\ &\quad +A^{i-n}b r_{n-1} \end{aligned} \quad (51)$$

단 $i=1,2,\dots,n$ 및 $A^i=0 \quad A^i < 0$

인 관계식이 각각 유도된다. 만일 F_s 의 역이 성립한다고 가정하면

$$z(0)=F_s^{-n} z(n) \quad (52)$$

식 (49), (50) 및 (51)로부터

$$r=Pz(n)$$

단

$$r=\begin{bmatrix} r_0 \\ r_1 \\ \vdots \\ r_{n-1} \end{bmatrix}, \quad P=\begin{bmatrix} q^T F_s^{-n} \\ q^T F_s^{1-n} \\ \vdots \\ q^T F_s^{-1} \end{bmatrix}$$

지금 P 가 신호상태공간을 span 한다고 가정한다면, 즉 모든 신호상태가 완전가관측이라고 가정한다면 P 의 역 P^{-1} 이 존재할 것이다.

따라서

$$P^{-1}=T=[t_1 \ t_2 \ \dots \ t_n]$$

로 표시하면

$$\begin{aligned} z(n) &= P^{-1} r \\ &= t_1 r_0+t_2 r_1+\dots+t_n r_{n-1} \end{aligned} \quad (53)$$

한편 $\hat{z}(n)=z(n)$ 가 성립하므로 식 (51) (53)으로부터

$$A^n \hat{z}(0)+(A^{n-1}b-t_1) r_0+(A^{n-2}b-t_2) r_1+\dots$$

$$+(Ab-t_{n-1})r_{n-2}+(b-t_n)r_{n-1}=0$$

추정기시스템이 식 (43)을 만족하기 위해서는

$$A^n \hat{z}(0)=A^n z(0)=0 \quad (54)$$

및

$$\left. \begin{aligned} A^{n-1}b-t_1 &= 0 \\ A^{n-2}b-t_2 &= 0 \\ \vdots \\ b-t_n &= 0 \end{aligned} \right\} \quad (55)$$

인 조건을 만족하여야 한다. 또한 식 (54)에서 $z(0)=0$ 혹은 $A^n=0$ 인 조건이 성립한다. 신호의 초기상태 벡터의 일반성을 고려하여, $z(0) \neq 0$ 라 가정하면

$$A^n=0 \quad (56)$$

및

$$A^{n-1}b=t_i \quad i=1,2,\dots,n \quad (57)$$

식 (57)에서 $i=n$ 인 경우를 고려하여

$$b=t_n \quad (58)$$

단 t_n 는 P^{-1} 의 제 n 열임.

식 (48), (58)로부터

$$A=F_s-bq^T=F_s-t_n q^T$$

따라서 신호추정기의 상태방정식은

$$\hat{z}(k+1)=(F_s-t_n q^T)\hat{z}(k)+t_n r_k \quad (59)$$

단 $(F_s-t_n q^T)^n$ 는 영행렬임.

이상의 결과를 종합하면 다음과 같은 요약을 내릴 수 있다.

요약 4:

noise-free 이산 선형 시스템에서 신호 sequence 가 (41) (42)로 주어지고 적어도 n 샘플에서 $\hat{z}(k)=z(k)$ 을 만족하는 선형시불변 이산형 신호추정기의 상태방정식 $\hat{z}(k+1)=A\hat{z}(k)+bq^T z(k)$ 의 계수행렬 A 는 $F_s-t_n q^T$ 로 주어진다. 단 $(F_s-t_n q^T)^n=0$

보기-5

신호 sequence $\{r_k\}$ 가

$$r_k=\begin{bmatrix} 1 \\ 4 \\ 8 \end{bmatrix} z(k)$$

및

$$z(k+1)=\begin{bmatrix} \frac{1}{4} & 0 \\ 0 & \frac{1}{8} \end{bmatrix} z(k)$$

로 주어지는 경우 식 (44)를 만족하는 신호상태 추정기를 설계한다.

$$F_s^{-1}=\begin{bmatrix} 4 & 0 \\ 0 & 8 \end{bmatrix}, \quad F_s^{-2}=\begin{bmatrix} 16 & 0 \\ 0 & 64 \end{bmatrix}$$

따라서

$$q^T F_s^{-1}=\begin{bmatrix} \frac{1}{4} & \frac{1}{8} \end{bmatrix} \begin{bmatrix} 4 & 0 \\ 0 & 8 \end{bmatrix}=[1, 1]$$

$$q^T F_s^{-2}=\begin{bmatrix} \frac{1}{4} & \frac{1}{8} \end{bmatrix} \begin{bmatrix} 16 & 0 \\ 0 & 64 \end{bmatrix}=[4, 8]$$

따라서

$$P = \begin{pmatrix} q^T F_s^{-2} \\ q^T F_s^{-1} \end{pmatrix} = \begin{pmatrix} 4 & 8 \\ 1 & 1 \end{pmatrix}$$

$$\therefore P^{-1} = T = \begin{pmatrix} -\frac{1}{4} & 2 \\ \frac{1}{4} & -1 \end{pmatrix}$$

$$\therefore t_1 = \begin{pmatrix} -\frac{1}{4} \\ \frac{1}{4} \end{pmatrix} \quad t_2 = \begin{pmatrix} 2 \\ -1 \end{pmatrix} = b$$

$$\begin{aligned} \therefore A &= F_s - t_2 q^T \\ &= \begin{pmatrix} \frac{1}{4} & 0 \\ 0 & \frac{1}{8} \end{pmatrix} - \begin{pmatrix} 2 \\ -1 \end{pmatrix} \begin{pmatrix} \frac{1}{4} & \frac{1}{8} \end{pmatrix} \\ &= \begin{pmatrix} \frac{1}{4} & -\frac{1}{4} \\ \frac{1}{4} & \frac{1}{4} \end{pmatrix} \end{aligned}$$

따라서 추정기의 상태 방정식은

$$\hat{z}(k+1) = \begin{pmatrix} -\frac{1}{4} & -\frac{1}{4} \\ \frac{1}{4} & \frac{1}{4} \end{pmatrix} \hat{z}(k) + \begin{pmatrix} 2 \\ -1 \end{pmatrix} r_k$$

로 주어짐을 알 수 있다.

한편

$$A^2 = \begin{pmatrix} -\frac{1}{4} & -\frac{1}{4} \\ \frac{1}{4} & \frac{1}{4} \end{pmatrix} \begin{pmatrix} -\frac{1}{4} & -\frac{1}{4} \\ \frac{1}{4} & \frac{1}{4} \end{pmatrix} = \begin{pmatrix} 0 & 0 \\ 0 & 0 \end{pmatrix}$$

식 (53)에서

$$z(2) = t_1 r_0 + t_2 r_1 = \begin{pmatrix} -\frac{1}{4} \\ \frac{1}{4} \end{pmatrix} r_0 + \begin{pmatrix} 2 \\ -1 \end{pmatrix} r_1 \quad (a)$$

한편

$$\begin{aligned} \hat{z}(2) &= A^2 \hat{z}(0) + A b r_0 + b r_1 \\ &= \begin{pmatrix} -\frac{1}{4} \\ \frac{1}{4} \end{pmatrix} r_0 + \begin{pmatrix} 2 \\ -1 \end{pmatrix} r_1 \end{aligned} \quad (b)$$

식 (a), (b)에 의하여

$$z(2) = \hat{z}(2)$$

4. 응 용

위에서 얻은 결과를 신호 추적 문제에 대한 적용 가능성을 검토 후 그 보기를 들기로 한다.

신호의 상태를 추적할 시스템은 전과 같이

$$x(k+1) = A x(k) + b u(k) \quad (60)$$

로 하고, 피추적 신호상태 벡터를 $S(k)$, $k=0,1,2, \dots$,

n , 로 표시한다. 이때 신호추적 오차상태 벡터 $e(k)$ 는

$$e(k) = S(k) - x(k) \quad (61)$$

와 같이 정의한다. 만일 신호추적 최단시간제어가 $k=m$ 에서 이뤄졌다면 $k > m$ 인 모든 k 에 대해서

$$\begin{aligned} e(m) &= 0 \text{ 즉,} \\ e(m) &= e(m+1) = \dots = 0 \end{aligned}$$

가 성립할 것이다. 한편 주어진 문제설정이 확정적 시스템을 대상으로 하였기에 신호상태방정식 역시 확정적 수학적 모형으로 다음과 같이 가정한다.

$$S(k+1) = A_1 S(k) \quad (62)$$

(1) $A_1 = A$ 인 경우

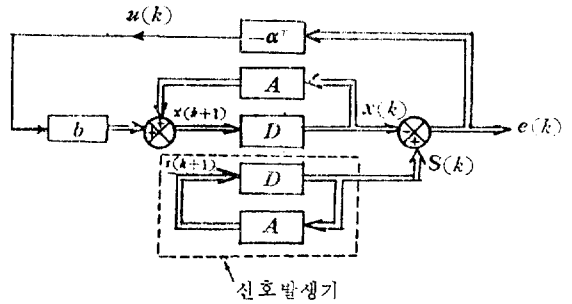


그림 5. 신호상태 벡터 추적조정기의 계통도

Fig. 5. Schematic representation of the signal tracking regulator.

식 (60)과 (61)에 의하여

$$e(k+1) = A e(k) - b u(k) \quad (62)$$

식 (62)는 식 (1-a)과 동일 형식이므로 최단시간 제어정책은 식 (10)과 같이

$$u(k) = -\langle \alpha, e(k) \rangle \quad (63)$$

으로 주어진 것이며, 신호상태 추적조정기의 계통도는 그림 5와 같다.

(2) $A_1 \neq A$ 인 경우:

만일 최단시간제어가 $k=m$ 에서 가능하다고 가정하면 $e(m) = e(m+1) = 0$

따라서

$$\begin{aligned} e(m+1) &= A_1 S(m) - A x(m) \\ &\quad - b u(m) = 0 \end{aligned} \quad (64)$$

$$\therefore (A_1 - A)S(m) = b u(m) \quad (65)$$

식 (65)는 임의의 모든 $S(m)$ 에 대해서 성립할 수 없으므로 최단제어가 불가능함을 알 수 있다.

보기-8: $A_1 = A$ 인 경우

보기-2의 시스템에서 $x(0) = \begin{bmatrix} 5 \\ 1 \end{bmatrix}$, $S(0) = \begin{bmatrix} 1 \\ 2 \end{bmatrix}$ 로 가정하면 $e(0) = \begin{bmatrix} -4 \\ 1 \end{bmatrix}$, $u(0) = -9$ 가 되어 $x(1) = \begin{bmatrix} -2 \\ -2 \end{bmatrix}$

한편 $S(1) = \begin{bmatrix} \frac{1}{2} \\ 1 \end{bmatrix}$, $e(1) = \begin{bmatrix} \frac{5}{2} \\ 5 \end{bmatrix}$ 가 되어 $u(1) = \frac{5}{2}$

따라서

$$x(2) = Ax(1) + bu(1) = \begin{pmatrix} \frac{1}{4} \\ \frac{1}{8} \end{pmatrix}$$

$$\text{한편 } S(2) = AS(1) = \begin{pmatrix} \frac{1}{4} \\ \frac{1}{8} \end{pmatrix}$$

$$\therefore e(2) = S(2) - x(2) = 0$$

즉 2 sample 주기에서 최단제어가 성립되었음을 알 수 있다.

5. 결 론

선형시불변 이산제어 시스템의 최단시간제어를 위한 피이드백 조정기의 제어정책은 $u(k) = \langle \alpha, x(k) \rangle$ 로 주어지며, 항상 Q 는 H 에 유사함을 증명하였고, 제어에서 시간지연을 갖는 조정기의 최단시간 제어정책은 지연시간과 동일샘플 주기의 지연을 가져오음을 알게 되었다.

한편 minor loop 보상기를 갖인 선형시불변 이산 시스템의 고유치는 $H = T^{-1}HT$ 및 $T^{-1}D^{-1}b = h$ 인 두조건을 만족하는 선형연산자 T 의 도입으로 우리가 원하는 값을 갖게 할 수 있음을 증명하였다. 그리고 신호 sequence $\{r_k\}$ 가 적어도 n sample에서도 계속 동일 일차 선형상태 벡터방정식으로 주어지는 신호를 推定할 수 있고 신호상태 推定器를 최단시간 제어정책의 관점에서 설계할 수 있는 필요조건은 推定器의 상태방정식의 상내전위(state transition) 행렬이 nilpotent 행렬로 주어짐을 밝혔다. 앞으로 최단시간제어정책을 만족시키는 이산시스템의 조정기 및 신호상태 推定器에서의 상태관측문제, 신호상태 推定器의 Jordan 型式으로의 변환에 따른 해석적인 구조 및 다중시스템으로의 확충문제 특히 n 차 다항식 sequence로 주어지는 신호의 상태推定器의 해석적 설계는 앞으로의 연구과제라 볼 수 있겠다.

끝으로 본 연구를 위하여 여러가지 조언과 지도를 하여주신 본 대학 전기공학과 양홍석교수, 정성계교수, 및 지철근교수를 비롯한 전기공학과 여러교수들에게 심심한 사의를 드립니다.

참 고 문 헌

[1] E.I. Jury, "Sampled-Data Control Systems," New York: Wiley, 1958.
 [2] R.E. Kalman and R.W. Koepcke, "Optimal Synthesis of Linear Sampling Control Systems Using Generalized Performance Indexes," Trans. ASME, Vol. 80, pp. 1820-1826; Nov., 1958.
 [3] R.E. Kalman and J.E. Bertram, "A Unified Approach to the Theory of Sampling Systems," J. Franklin Inst., Vol. 267, pp. 405-436; May,

1959.
 [4] R.E. Kalman, "On the General Theory of Control Systems," Proc. of the First IFAC Moscow Congress; pp. 481-492, 1960.
 [5] R.E. Kalman, "Contributions to the Theory of Optimal Control," Bol. Soc. Mat. Mex., Vol. 5, pp. 102-119, 1960.
 [6] R.E. Kalman, "Control System Analysis and Design via the Second Method of Lyapunov-1. Continuous-Time Systems," J. of Basic Engineering, Trans. ASME, Series D, Vol. 82, pp. 371-393; June, 1960.
 [7] L.S. Pontryagin, V. Boltyanskü, R. Gamkrelidze and E. Michenko, "The Mathematical Theory of Optimal Processes," Interscience Publishers, Inc., N.Y., 1962.
 [8] Y.C. HO, "Solution Space Approach to Optimal Control Problems," J. of Basic Engr., Trans. ASME, Vol. 83D, pp. 53-58, 1961.
 [9] L. Markus and E.B. Lee, "On the Existence of Optimal Controls," J. Basic Engr., Trans. ASME, Vol. 84D, pp. 13-22, March, 1962.
 [10] J.P. LaSalle, "Stability and Control," J. SIAM, Control Vol. 1, No. 1, pp. 3-15, 1962.
 [11] R.E. Kalman, "A New Approach to Linear Filtering and Prediction Theory," J. Basic Engr., Trans. ASME, Series D, Vol. 82, pp. 35-45; March, 1960.
 [12] R.E. Kalman and R.S. Bucy, "New Results in Linear Filtering and Prediction Theory," J. Basic Engr., Trans. ASME, Series D, Vol. 83, pp. 95-108; March, 1961.
 [13] D.G. Luenberger, "Observing the State of a Linear System," Trans. IEEE, Vol. MIL-8, pp. 74-80; April, 1964.
 [14] D.G. Luenberger, "Observers for Multivariable Systems," Trans. IEEE Vol. AC-11, No. 2, pp. 190-197; April, 1966.
 [15] R.E. Kalman, "When is a Linear Control System Optimal?," J. Basic Engr., J. Basic Engineering, Vol. 86, pp. 51-60; March 1964.
 [16] P.L. Falb and W.A. Wolovich, "Decoupling in the Design and Synthesis of Multivariable Control Systems," Trans. IEEE, Vol. AC-12, No. 6, pp. 651-659; December, 1967.
 [17] W.M. Wonham, "On Pole Assignment in Multi-

- Input Controllable Linear Systems," IEEE Trans., Vol. AC-12, No. 6, pp. 660-665; December, 1967.
- [18] J. A. Cadzow, "Nilpotency Property of the Discrete Regulator," IEEE Trans. Vol. AC-13, No. 6, pp. 734-735; December, 1968.
- [19] P. R. Halmos, "Finite-Dimensional Vector Spaces." New York; Van Nostrand, pp. 109-112, 1958.
- [20] J. B. Farison, "The Matrix Properties of Minimum-Time Discrete Linear Regulator Control," IEEE Trans. Vol. AC-15, pp. 390-391; June, 1970.
- [21] J. A. Cadzow, "Discrete-Time and Computer Control Systems," Prentice-Hall, 1970, pp. 247-257, pp. 283-285.
- [22] E. D. O. Anderson, and J. B. Moore, "Linear Optimal Control, Prentice-Hall, Inc., 1970, pp. 145-169.
- [23] C. T. Chen, "Introduction to Linear System Theory," Holt, Rinehart and Winston, Inc., 1970, pp. 271-295.
- [24] Zadeh and Desoer, "Linear System Theory," McGraw-Hill, 1963, pp. 479-494.
- [25] 고명삼, "離散 선형 시스템에서의 피드백 제어기의 해석적 설계," 대한전기학회지, Vol. 21 No. 4 1971년 7월 pp. 17-22.