論 文

論文 72-9-3-2

GIC 回路 및 그 應用에 關한 硏究

(A Study on the GIC Circuit and Its Application)

李 永 根*

(Lee, Yung Kun)

要 約

本論文은 "s"를 變換函數로 하는 GIC 回路가 자이레이터와 마찬가지로 인덕터를 RC 能動回路로서 실현할 수 있고, 또 임의의 安定한 傳達函數가 GIC를 포함한 2端子對回路의 open-circuit voltage ratio로서 실현될 수 있음을 밝힌 것이다. 트랜지스터를 사용하여 GIC 回路를 구성함에 있어서 트랜지스터의 nullator-norator model이 적어도 10kHz 이하의 주파수 범위에서 훌륭하게 적용될 수 있음이 밝혀졌다. GIC를 사용한 回路合成法의 특징은 다음과 같다. 첫째로, 임의의 安定한 傳達函數는 대단히 단순한 回路構成을 되푸리함으로서 체계적으로 또 기계적으로 실현될 수 있다. 둘째로, 전체 回路에 있어서 GIC를 제외한 모든 回路要素는 抵抗뿐이다. 셋째로, n次의 傳達函數를 실현하는데 있어서 필요한 콘덴서의 수효는 n이며, 이것은 가능한 가장 적은 수효라고 믿어진다.

Abstract

In this article it is shown that a GIC circuit with conversion "s" can be realized and a inductor is realized as a RC active two terminal network by using it instead of a gyrator. It is also shown that arbitary stable transfer functions can be realized as the open-circuit voltage ratio of 2 port networks which include GIC's. In realizing the GIC circuit using transistors, it is made clear that the nullator-norator model of a transistor can be successfully applied at least in the frequency range below 10kHz. The synthesis method using GIC's is characterized with the followings; First, arbitrary stable transfer functions are realized systematically by repeating very simple network structure. Second, in the overall network all circuit elements except GICs are only resistors. Third, the number of condensers in the overall network necessary for realizing the transfer function of n-th order are n, which is believed to be the least number expected.

1. 序 論

回路構成에 있어서 코일이나 변압기를 사용하는 것이 바람직하지 못하는 경우가 흔히 있다. 왜냐하면 이들의 特性이 실제에 있어서 理想的인 것이 못되는 것 뿐 만 아니라 抵抗 혹은 콘덴서에 비교하여 값이 비싸고 부피가 크고 또 무겁기 때문이다. 이러한 경향은 특히 큰 인덕턴스가 요구되는 낮은 周波數帶域에서 현저하며 이 경우 큰 Q의 값을 가진 작은 코일을 기대하기 어렵다 그러므로 抵抗 및 콘덴서만을 構成要素로 하는 RC回路에 대한 요망이 높아지고 있다. RC回路가 바람직하다는 또 하나의 이유는 IC化에 대한 요구에서 온다. 왜냐하면 IC回路 안에 적당한 인덕턴스 및 Q의 값을 가진 코일을 만들기 곤난하기 때문이다.

RC回路로서 실현할 수 있는 傳達函數는 제한되어있다. 왜냐하면 極은 s平面의 負實數軸 위

* 漢陽大學校 工科大學, 正會員
College of Engineering, Hanyang University.

에 제한되어 있기 때문이다. 그러나 增巾器같은 能動要素를 RC回路와 같이 사용한다면 임의의 安定한 傳達函數를 실현할 수 있는 回路合成法을 개발할 수 있다. 回路合成에 응용되어 있는 能動要素들 가운데 몇 가지는 다음과 같다.[1] Controlled source, Operational amplifier, Gyrator, 및 Negative impedance converter. 本 論文은 GIC回路의 구성 및 그 응용에 관해서 논의한 것이다.

2. 一般化한 임피이던스 變換回路

그림 1의 2端子對回路에 있어서 入力 임피이던스 Z_i가 다음 式

$$Z_i=-k_nZ_L \tag{1}$$

로 주어질 때, 이 2端子對回路는 NIC(negative

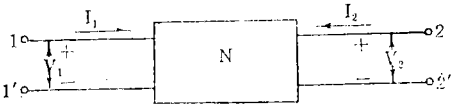


그림 1. 4端子回路
Fig 1. Two port network

impedance converter)로 알려져있다. 여기서 Z_L은 負荷임피이던스이며 k_n은 正定數이다. 式(1)에서 $-k_n$을 일반적인 s의 有理式 $f(s)$로 대치한다면

$$Z_i=f(s)\ Z_L \tag{2}$$

를 얻는다. 式(2)로서 특징지워지는 回路는 $f(s)$를 變換函數로 하는 GIC(generalized immittance converter)라고 불리어진다. 式(2)를 다음과 같이 표시할 수도 있다.

$$Y_i=h(s)\ Y_L \tag{3}$$

여기서 Y_i, Y_L은 각각 入力 어드미턴스 및 負荷 어드미턴스이며 $h(s)$[$=1/f(s)$]은 어드미턴스 變換函數이다.

NIC의 경우와 마찬가지로 GIC에 있어서도 두 가지의 특수한 型이 있다. 式(2)를

$$\frac{V_1}{I_1}=f(s)\ \frac{V_2}{(-I_2)} \tag{4}$$

로 표시한다면 다음 관계식이 만족될 때 式(2)가 성립할 수 있음을 알 수 있다.

$$V_2=\frac{V_1}{f(s)} \qquad -I_2=I_1 \tag{5}$$

혹은

$$V_2=V_1 \qquad -I_2=f(s)I_1 \tag{6}$$

式(5)는 VGIC(voltage-conversion GIC)를, 또 式(6)은 CGIC(current-conversion GIC)를 定義한다. VGIC 및 CGIC의 chain matrix은 각각 다음과 같이 된다.

$$[A]_{VGIC}=\begin{bmatrix} f(s) & 0 \\ 0 & 1 \end{bmatrix} \tag{7}$$

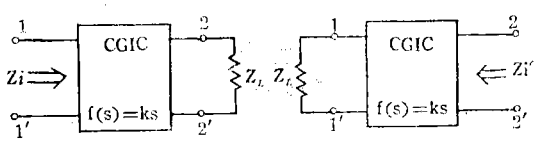
$$[A]_{CGIC}=\begin{bmatrix} 1 & 0 \\ 0 & 1/f(s) \end{bmatrix} \tag{8}$$

이 式들은 잘 알려진 NIC 理論의 一般化임을 보여준다.

式(6)에서 $f(s)=ks$로 한다면 s를 變換函數로 한 CGIC를 특징지우는 관계식을 얻을 수 있다. 즉

$$V_2=V_1 \qquad -I_2=ksI_1 \tag{9}$$

여기서 k는 正定數이다. 式(9)로부터 s를 變換函數로 한 CGIC에 대한 재미있는 성질을 유도할 수 있다. 그림 2(a)와 같이 단자 2-2′에 負荷 Z_L을 접속할 때 단자 1-1′에서 본 임피이던스는



(a) $Z_i(s)=ks\ Z_L(s)$ (b) $Z_i'(s)=Z_L(s)/ks$

그림 2. CGIC의 性質
Fig 2. Properties of CGIC with conversion function "s"

$$Z_i=\frac{V_1}{I_1}=\frac{V_2}{-I_2/ks}=ks\ Z_L(s) \tag{10}$$

또 그림 2-(b)와 같이 단자 1-1′에 負荷 Z_L을 접속할 때 단자 2-2′에서 본 임피이던스는

$$Z_i'=\frac{V_2}{I_2}=\frac{V_1}{-ksI_1}=1/s[k/Z_L(s)] \tag{11}$$

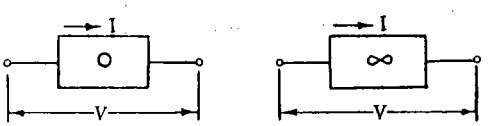
式(10)은 이 回路의 중요한 성질을 나타내고 있다. 왜냐하면 負荷가 純抵抗이며 $Z_L(s)=R_L$일 때 $Z_i(s)=s(kR_L)$이며 入力임피이던스가 $L=kR_L$되는 인덕턴스를 나타내기 때문이다. 이것은 GIC回路가 Gyrator와 마찬가지로 인덕턴스를 얻는데 이용 될 수 있음을 보여준다. 또 式(11)은 단자 1-1′에 抵抗 R_L을 접속하면 단자 2-2′에서 본 임피이던스가 $C=k/R_L$ 되는 콘덴서의 그것과 동일함을 보여준다. 이러한 성질은 실제의 GIC

回路를 평가할 기본적 방법을 제공한다.

3. s를 變換函數로 한 CGIC의 구성

Nullator 및 Norator는 Carlin 및 Youla[2]에 의해서 도입된 理想的回路要素이다. 이들의 표시 방법 및 특성은 그림 3과 같다. 이러한 回路要素를 가지고 구성된 그림 4의 回路에 있어서 다음 관계식이 성립됨은 분명하다.

$$V_1=V_2 \qquad I_1=-\frac{I_2}{sCR} \qquad (12)$$



(a) I=V=O (b) I, V; arbitrary
그림 3. (a) 눌레이터 및 (b) 노레이터
Fig 3. (a) Nullator, and (b) Norator

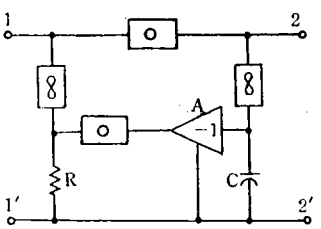


그림 4. GIC 回路
Fig 4. GIC circuit using nullators and norators.

여기서 A는 電壓利得이 −1이 되는 理想的電壓 增幅器를 표시한다. 이 式을 式(9)와 비교하면 그림 4의 回路가 s를 變換函數로 하는 CGIC로 됨을 알 수 있다. 그러므로 문제는 그림 4의 回路를 실제로 트랜지스터를 사용하여 실현하는 것으로 귀착된다.

그림 4의 Nullator-Norator 回路로부터 그림 5와 같이 2개의 트랜지스터를 포함한 回路가 유도된다. 이것은 트랜지스터가 그림 6과 같이 한 쌍의 Nullator 및 Norator로서 표시될 수 있다는데

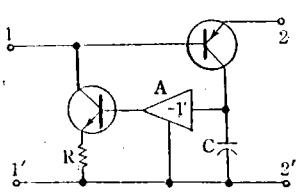


그림 5. 트랜지스터에 依한 GIC 回路構成
Fig 5. Transistorized realization of the GIC circuit of Fig. 4.

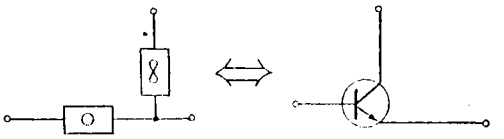


그림 6. 트란지스터의 모델
Fig 6. Nullator-Norator model of transistors.

서 곧 얻어진다.[3] 그림 6의 回路는 트랜지스터의 바이어스 回路를 포함하고 있지 않다. 그러므로 바이어스 回路를 포함한 보다 더 구체적인 回路를 생각해야 한다. 그림 7에 한 가지 방법을 나타내었다. 여기서 3개의 定電流電源은 트랜지스터의 動作點을 적당한 곳에 놓기 위한 것이며 GIC로서의 동작에는 아무런 영향을 미치지 않는다.

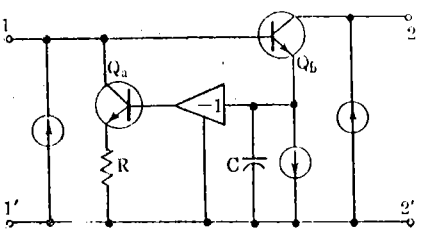


그림 7. 바이어스 回路를 포함한 回路
Fig 7. Transistor circuit of Fig. 5 including bias supply.

이러한 원리에 따라 실제로 설계제작한 GIC 回路를 그림 8에 나타내었다(回路要素에 대해서는 표1 참조). 이 回路를 설계하는데 있어서 Gyrator 回路에 관한 여러가지 문헌들[4, 5, 6, 7]이 유익한 참고자료가 되었다. 다음에 이 回路에 대하여 간단히 설명한다.

$Q1$, $Q2$는 compound complementary emitter follower를 구성하며 지극히 높은 入力임피이던스를 얻기 위해서 사용한 것이다. 실제로 측정한 바에 의하면 1 kHz에서 9 MΩ의 入力抵抗을 얻었다. $Q3$는 電壓分割器로서 사용한 것이며 다음 增幅段과의 直接結合을 위해서 필요하다. $Q4$~$Q8$로 구성된 增幅回路에 있어서 $Q6$가 그림 7의 Q_b에 대응하는 것이며 $Q4$, $Q5$ 및 $Q7$, $Q8$로 구성된 等價 PNP 및 等價 NPN 트랜지스터가 $Q6$에 적당한 바이어스電流를 공급하기 위한 定電流回路의 역할을 한다. $Q6$의 에미터端子에서

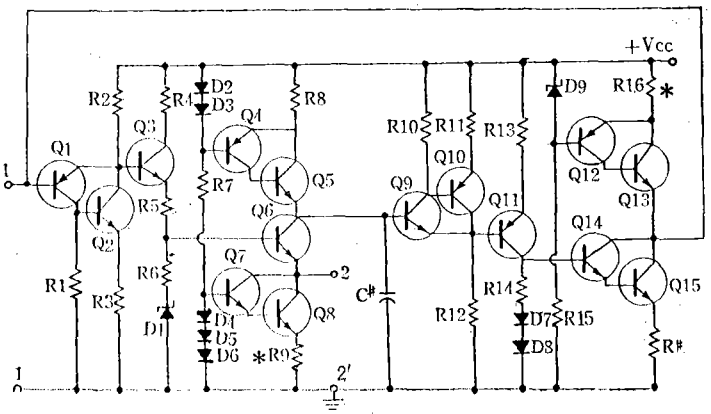


그림 8. GIC 回路
Fig 8. GIC circuit.

$Q7$, $Q8$쪽을 본 임피이던스 및 $Q6$의 콜렉터端子에서 $Q5$쪽을 본 임피이던스는 각각 4 MΩ 정도이다. $Q6$의 에미터가 端子 2로 접속된다. 그리므로 각 트랜지스터에서의 에미터順電壓을 무시한다면 단자 1-1′ 및 단자 2-2′의 電壓 V_1 및 V_2 사이에 다음 관계식이 성립된다.

$$V_1=2V_2 \tag{13}$$

端子 2에서 흘러드러가는 電流 I_2는 $Q6$을 거쳐 콘덴서 C로 흐르며, C의 端子電壓 I_2/sC가 $Q9$ 및 $Q10$으로 구성된 compound complementary emitter follower로 가해진다. $Q11$은 位相反轉을 위한 增幅段이며 콜렉터에서의 出力電壓 $-I_2/2sC$가 다음 增幅段에 가해진다. $Q14$ 및 $Q15$는 Darlington 접속으로 된 增幅回路이며 入力임피이던스 및 出力임피이던스가 대단히 크다. $Q12$ 및 $Q13$은 等價 PNP를 구성하며 定電流回路의 역할을 한다. $Q13$ 및 $Q14$의 접속점에서 $Q13$ 및 $Q14$ 쪽을 본 임피이던스는 대단히 크며 측정한 바에 의하면 1 kHz에서 2.23 MΩ 이다. 이 접속점이 端子 1에 접속된다. 그러므로 트랜지스터의 동작이 이상적이라고 가정한다면 端子電流 I_1 및 I_2 사이에는 다음 관계식이 성립된다.

$$I_1=-\frac{I_2}{2sCR} \tag{14}$$

4. 回路合成

式(13), (14)로 특징지워진 CGIC의 특성을 보다 일반적으로 나타내면 다음과 같이 된다.

$$V_1=pV_2 \qquad I_1=-I_2/sq \tag{15}$$

여기서 p 및 q는 각각 正定數이다. 여기서는 式(15)로 定義된 GIC를 응용하여 임의의 安定한 傳達函數를 실현할 수 있음을 밝히겠다.

安定한 임의의 傳達函數

$$T(s)=\frac{\sum_{i=0}^{n} a_i s^i}{\sum_{i=0}^{n} b_i s^i} \tag{16}$$

가 주어졌다고 가정하자. 여기서 b_i는 正定數이다. 定數 a_i는 實數이며 임의의 부호를 가질 수 있다. 2端子對回路의 open-circuit voltage ratio는 다음 式으로 주어진다.

$$\frac{V_o}{V_i}=\frac{-y_{21}}{y_{22}} \tag{17}$$

여기서 V_i 및 V_o는 각각 入力 및 出力電壓, y_{21}, y_{22}는 short-circuit admittance parameter이다. 그러므로 式(16)의 傳達函數를 open-circuit voltage ratio로서 실현하려면 다음 관계식

$$\left.\begin{aligned} -y_{21}&=a_0+s\sum_{i=1}^{n} a_i s^{i-1}\\ y_{22}&=b_0+s\sum_{i=1}^{n} b_i s^{i-1}\end{aligned}\right\} \tag{18}$$

을 만족하도록 回路를 구성하면 된다.

지금 그림 9와 같이 回路 N^A와 回路 N^B와의 並列接續으로써 구성한다고 가정하자. 이들의 y-matrix을 각각 $[y^A]$, $[y^B]$로 표시한다면 合成回路의 y-matrix은 다음 式으로 주어진다.

$$[y]=[y^A]+[y^B] \tag{19}$$

그러므로 $[y^A]$ 및 $[y^B]$가 각각 다음 式을 만족하도록 택하면 된다.

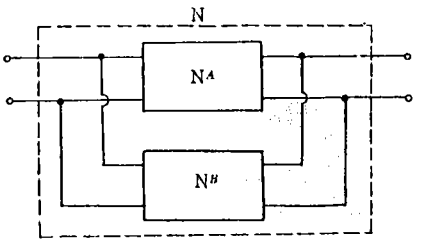


그림 9. 回路 N^A와 N^B의 並列接續
Fig 9. Parallel connection of network N^A and N^B

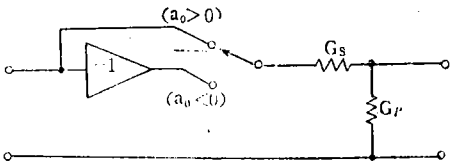


그림 10. (20)式의 y 파라미터의 實現
Fig 10. Realization of y parameters of Eq (20).

$$-y_{21}^A=a_0 \qquad y_{22}^A=b_0 \tag{20}$$

$$-y_{21}^B=s\sum_{i=1}^{n}a_i s^{i-1} \qquad y_{22}^B=s\sum_{i=1}^{n}b_i s^{n-1} \tag{21}$$

式(20)으로부터 回路 N^A는 그림 10과 같이 구성될 수 있다. 여기서 G_s 및 G_p는 각각 直列 및 並列抵抗의 콘덕턴스이며 다음 式으로 주어진다.

$$G_s=|a_0| \qquad G_p=b_0-|a_0| \tag{22}$$

또 a_0의 正, 負에 따라 스위치의 接點을 적당히 택한다.

式(21)은 式(15)로 定義된 GIC를 사용하여 그림 11과 같은 구성으로 실현 될 수 있다. 여기서 回路 N^C의 y-matrix는 다음 式으로 결정된다.

$$[y^C]=\begin{pmatrix} y_{11}^B & \dfrac{y_{12}^B}{q} \\ \dfrac{y_{21}^B}{sp} & \dfrac{y_{22}^B}{spq} \end{pmatrix} \tag{23}$$

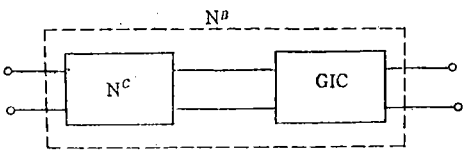


그림 11. 式(21)의 y 파라미터의 實現
Fig 11. Realization of y parameters of Eq. (21).

따라서 式(21)로부터

$$\left.\begin{aligned} -y_{21}^C &= \frac{a_1}{p}+s\sum_{i=2}^{n}\frac{a_i}{p}s^{i-2} \\ y_{22}^C &= \frac{b_1}{pq}+s\sum_{i=2}^{n}\frac{b_i}{pq}s^{i-2} \end{aligned}\right\} \tag{24}$$

式(24)와 式(18)을 비교하면 回路 N^C를 구성하는데 있어서 지금까지 논의해 온 手續을 그대로 되푸리할 수 있음을 알 수 있다. 그리고 그림 9, 10, 및 11의 과정을 거쳐 GIC를 한개 사용할 때마다 y_{21}, y_{22}의 次數는 1次씩 낮아진 것이며 마지막으로

$$-y_{21}^Q=\frac{a_n}{p^n} \qquad y_{22}^Q=\frac{b_n}{p^nq^n} \tag{25}$$

을 만족하는 回路 N^Q를 구성하므로서 끝난다. 式(25)는 그림 10과 같이 구성되며 a_n의 正, 負에 따라 스위치의 接點을 적당히 택하면 된다. 여기서

$$G_s=\frac{|a_n|}{p^n} \qquad G_p=\frac{b_n}{p_nq_n}-\frac{|a_n|}{p_n} \tag{26}$$

위와 같이 구성된 回路가 실제로 실현되기 위해서는 式(26)에 있어서 다음조건

$$b_n \geqq q^n|a_n| \tag{27}$$

이 만족되어야 한다. 그러나 傳達函數를 실현하는데 있어서 임의의 constant multiplier를 곱할 수 있다고 前提한다면 式(27)을 항상 만족시킬 수 있다. 그러므로 式(27)의 조건은 지금까지의 理論의 一般性을 제한하지 않는다고 말할 수 있다. 지금까지의 理論을 2次의 傳達函數

$$T(s)=\frac{a_0+a_1s+a_2s^2}{b_0+b_1s+b_2s^2} \tag{28}$$

에 적용하였을 때의 回路構成을 그림 12에 나타내었다.

위에서 논의한 回路合成法은 단순한 回路構成을 되푸리하여 體系的으로 또 기계적으로 임의의 傳達函數를 실현할 수 있다는 것으로서 특징지어진다. 지금까지 알려져 있는 能動回路合成法은 특정한 傳達函數를 실현하는데 있어서 能動要素를 포함한 특정한 回路構成을 전제로 한 다음 各 回路要素의 값을 결정해 나가는 경우가 대부분이다. 또 한가지 강조하고 싶은 것은 GIC를 제외한 나머지의 回路要素들은 모두 抵抗뿐이며 콘덴서를 포함하지 안는다는 점이다. 또 n次의 傳達

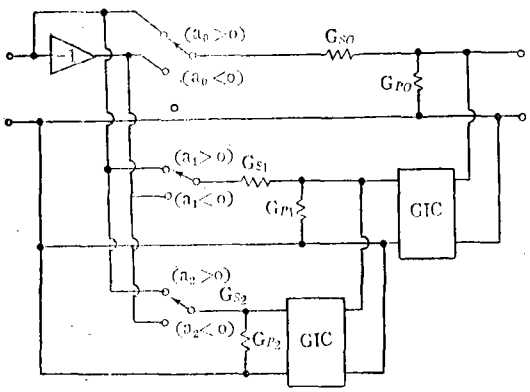


그림 12. 2次傳達函數의 實現
Fig 12. Realization of transfer functions of second order (Eq 28).

函數를 실현하는데 있어서 n개의 GIC가 필요하게 되는데 이들은 각각 1개의 콘덴서만을 포함한 能動回路로서 구성될 수 있다. 그러므로 n次의 傳達函數를 실현하는데 있어서 필요한 콘덴서의 數는 n개이며 이것은 可能한 가장 적은 수효라고 믿어진다.

5. 實 驗

실제로 꾸며진 그림 8의 GIC回路에 대하여 回路要素들의 값을 표1에 표시하였다. 트랜지스터의 동작이 理想的이라고 가정한다면 이 GIC의 定數는 式(13) (14) (15)로부터 다음과 같이 된다.

$$p=2 \qquad q=10^{-4} \qquad (29)$$

이 GIC回路에서 단자 2-2′에 부하저항 $R_L=10\mathrm{K}\Omega$을 접속하였을 때 단자 1-1′에서 측정한 入力임피이던스($Z_i=R_s \| jwL'$)를 표 2에 나타내었다. 式(15) 및 式(29)로부터 계산한 이론치 $L_p=2$ Henry에 대한 實測値의 오차는 10kHz 이하의 周波數帶域에서 ±2.5% 以內에 있다. 周波數가 낮어짐에 따라 Q의 값이 떨어지는 것은 콘덴서 C와 並列로 들어가있는 $Q4$, $Q5$로 구성된 定電流回路가 완전치 못한데 기인하는 것으로 생각된다. 표3은 단자 1-1′에 부하저항 $R_L=10\mathrm{K}\Omega$을 접속하였을 때 단자 2-2′에서 본 入力임피이던스 ($Z_i=R_s+1/jwC_s$)를 측정한 결과이다. 이 경우에도 역시 理論値 20 $m\mu F$에 대한 오차는 같은 周波數帶域에서 ±2%以內에 있고 또 낮은 周波數에서 損失係數가 증대함을 보여주었다. 그림 13 및 표4는 1次의 傳達函數를 合成하여 실험한 결과이며 또 그림 14 및 표5는 2次의 Butterworth의 傳達函數를 合成하여 실험한 결과이다. 이 그림들 및 표들에서 보는 바와 같이 실험결과는 GIC回路의 동작이 理想的이라고 가정하였을 때의 計算値와 훌륭하게 일치하고 있다.

6. 結 論

지금까지의 논술을 요약하면 다음과 같다. (1) GIC回路를 설계하는데 있어서 트랜지스터의 Nullator-Norator Model을 적용할 수 있으며 적어도 10 kHz 以下의 帶域에서는 훌륭한 동작을 기대할 수 있다. (2) s를 變換函數로 한 GIC를 응용하여 임의의 安定한 傳達函數를 실현할 수 있으며, 이러한 回路合成法은 단순한 回路構成을 되푸리하므로서 體系的으로 이루어진다는 것으로써 특징지어진다. (3) 回路合成에 있어서 GIC를 제외한 모든 回路要素는 抵抗뿐이다. 또 n次의 傳達函數를 실현하는데 있어서 필요한 콘덴서의 수효는 n個이며 이것은 可能한 가장 적은 수효라고 믿어진다.

끝으로 本硏究에 있어서 모든 實驗과 計算을

표 1. GIC回路(그림 8)의 回路要素

Q1;	2SA 564	Q13;	2SC 374	R1;	10k	R13;	20k
Q2;	2SC 828	Q14;	2SC 374	R2;	27k	R14;	10k
Q3;	2SC 374	Q15;	2SC 828	R3;	3.9k	R15;	1k
Q4;	2SA 564	D1;	1N 753	R4;	10k	R16;	4.3k
Q5;	2SC 828	D2;	1N 485	R5;	10k	R#;	5k
Q6;	2SC 374	D3;	〃	R6;	10k		
Q7;	2SC 828	D4;	〃	R7;	1.2k		
Q8;	2SC 828	D5;	〃	R8;	1.5k	C#;	10000pF
Q9;	2SC 828	D6;	〃	R9;	1.5k		
Q10;	2SA 564	D7;	〃	R10;	10k		
Q11;	2SA 564	D8;	〃	R11;	3.9k		
Q12;	2SA 564	D9;	1N472	R12;	27k		

표 2. GIC回路의 端子 2-2'에 負荷抵抗 10kΩ을 接續하였을 때 1-1' 端子에서 측정한 入力임피이던스 ($Zi=R_P \| jwL_P$)

주파수(kHz)	L_P(Henry)	理論値(2H)에 대한오차 (%)	Q
0.5	1.99	−0.5	25
1.0	2.03	+1.5	50
2.0	2.04	+2.0	80
5.0	2.04	+2.0	100
10.0	2.05	+2.5	

표 3. GIC回路의 端子 1-1'에 負荷抵抗 10kΩ을 接續하였을 때 端子 2-2'에서 측정한 入力임피이던스 ($Zi=R_s+1/jwC_s$)

주파수(kHz)	C_s(mμF)	理論値(2mμF)에 대한 오차(%)	損失係數 D
0.5	20.0	0	0.055
1.0	20.1	+0.5	0.012
2.0	20.1	+0.5	0.08
5.0	20.3	+1.5	0.01
10.0	20.4	+2.0	0.01

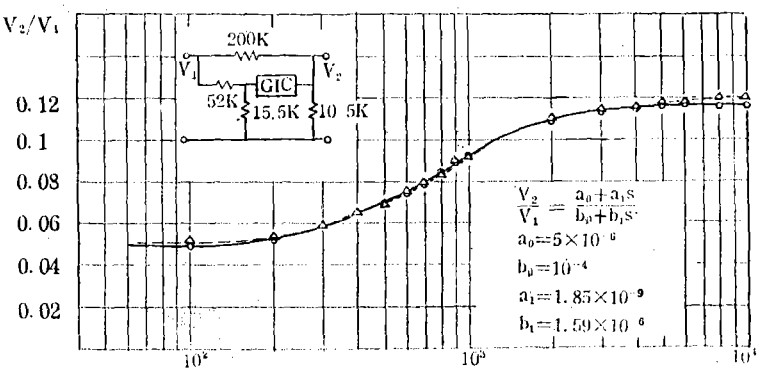


그림 13. 1次傳達函數의 表現
Fig 13. Realization of a transfer function of 1st order
○:Computed △:Measured

전적으로 맡아서 도와준 大學院生 魯健兒君에게 謝意를 表한다.

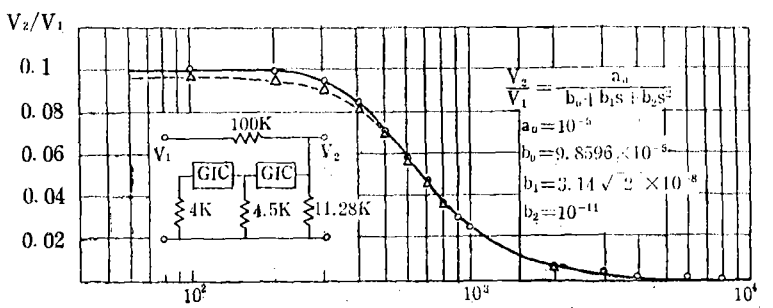


그림 14. 2次傳達函數의 實現
Fig 14. Realization of a transfer function of 2nd order ○:Computed △:Measured

參 考 文 獻

1. S.K. Mitra, "Analysis and Synthesis of Linear Active Networks", John Wiley & Sons, Inc. 1969.
2. H.J. Carlin, D.C. Youla, "Network Synthesis with Negative Resistors" Proc. IRE., Vol. 49, pp. 907-920, May 1961.
3. B.R. Myers, "Nullator Model of the Transistor", Proc. IEEE, Vol. 53, pp. 758-759, July1965.
4. F. Butler, "Gyrators-using Direct-Coupled Transistor Circuits", Wireless World, February 1967, pp. 89-93.
5. R.W. Newcomb, T.N. Rao, "Direct-Coupled Gyrator suitable for Integrated Circuits and Time Variation", Electronic Letters, July 1966, Vol. 2, pp. 250-251.

6. R. W. Newcomb, H. T. Chua, "Integrated Direct-Coupled Gyrator", Electronic Letters, May 1967, Vol. 3, pp. 182-184.

7. D. F. Sheahan, H. J. Orchard, "Integrable Gyrator using MOS and Bipolar Transistors", Electronic Letters, October 1966, Vol. 2, pp. 390.