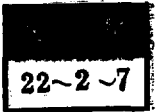


As Te Ge 무정형 반도체의 기억 및 스위칭 소자



memory and Switching Diodes of As Te Ge Amorphous Semiconductor

박 창 엽*
(Chang Yob Park)

Abstract

Amorphous semiconducting diodes from As Te Ge system of which resistivity are $10^6 \sim 10^8$ Ω -cm order, are made and they exhibited several conducting states. A high conductivity, low conductivity and memory state are reported. Temperature dependency of the specimens are widerange. According to the procedure and cooling method, specimens are made easily or not. Threshold voltage of switching and memory diodes is in proportional to compositional quantity of Arsenic. Threshold voltage is changed widely according to ambient temperature. Threshold voltage of #132 is 620V at 25°C, 70V at 100°C.

1. 서 론

무정형 반도체의 종류는 As_3Se_2 , $Ge_{12}As_{19}Te_{69}$ $Si_2As_{19}Te_{69}$, S-Se-As, S-Te-As, S-Tl-As, Se-Tl-As, Se-Tl-As, S-I-As, Se-As-Ga, Se-As-In 등 많이 존재하나 이 실험에서는 AsTeGe의 조성비에 따라 표1과 같은 시료를 만들어 실험코저 한다. 특히 이 실험에서 만든 $10^6 \sim 10^8$ Ω -cm 정도의 비저항치를 갖는 무정형 반도체는 모두 스위칭 현상을 보이거나 기억현상을 보여주고 있다. 여러 문헌에서 밝혀진 바와 같이 중요한 사실은 소자에 펄스전압을 가하므로써 기억 및 스위칭 현상을 좀더 구체적으로 설명할수 있고 직류전압이나 교류전압을 가하여도 스위칭 및 기억현상을 나타냄을 볼수있다. 무정형 반도체의 스위칭 개시 전압은 시료의 두께나 저항, 또는 연화온도에 따라 다르다. 즉 As의 함유량에 비례하여 그 전압이 증가 함을 이 실험에서 볼수 있다. 이 실험에서는 소자의 온도 의존성 스위칭과 기억현상, 온도에 따른 개시전압의 변화, As의 함유량에 의한 개시전압을 고찰하는데 그 목적이 있다.

2. 실 험

재료의 함유량에 따른 무정형 반도체의 제작 방법과 형성상태를 조사한다. 표1에서 보는 바와 같이 5종류의 sample은 고순도(99.9999%)를 갖는 As, Te, Ge를 정확히 평량하여 만든 무정형 반도체이다.

표 1

Sample No	Composition	atomic percent(%)
100	As: Te: Ge	4:81:15
121	As: Te: Ge	11:88: 1
125	As: Te: Ge	50:40:10
130	As: Te: Ge	50:50: 0
132	As: Te: Ge	60:30:10

보통 무정형 반도체계통은 석영관과 반응 하지 않기 때문에 평량된 재료를 직경 9mm인 석영관에 넣어서 3×10^{-5} Torr로 배기 시켜서 진공봉입 시켰다. 이 silica ampule을 1500°C용 수평 siliconit furnace에 넣어 400°C로 반응시킨후 1200°C로 30시간 또는 50시간 가열하였다. 여기서 30시간 가열하여 만든 sample은 비저항이 같은 시료를 얻을수 없었고 50시간 정도 가열

* 정회원 : 연세대학교 이공대학 교수

하여 만든 sample은 저항이 같은 무정형 반도체가 되었는지는 X-Ray Diffraction Pattern으로 확인하였다. Sample quenching방법은 silica ampule을 furnace에서 급히 끌어내어 공기중에서 냉각시키는 air quenching 물에서 식히는 water quenching slow cooling의 3방법을 행하였다. water quenching에 의한 sample은 캐트리지기 쉬운 재료가 되어 실험하기에 편리하였고 slow cooling은 저저항 상태로 switching effect가 없는 재료가 되었다. 이 실험에 사용된 furnace의 온도 특성은 Bridgeman furnace의 특성과 같다. 사용된 As Te Te계에서 첫째 무정형 형성은 $As_{50} Te_{40} Ge_{10}$ (at %) 부근에서 편중되어 생길 수 있다. 둘째 air quenching하에서 As의 함유량에 비례하여 스위칭전압이 증가 하는것을 알 수 있다.

이와 같이 제작한 것을 절단하여 2000 mesh인 Al_2O_3 로 lapping 및 polishing하여 두께 2mm 폭 0.8cm 길이 1.2cm인 소자를 만들— 뚫은 담모니아수로 에칭시켜서 메타놀로 세척한후 증유수로 씻어 filtering Paper로 습기를 없애고 낮은 온도에서 건조시킨다.



사진 1. 시료
Photo 1. Bulk sample

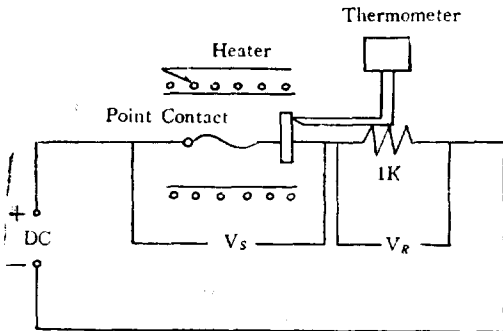


그림 1. 비저항 측정회로
Fig. 1. Circuit for measuring resistivity.

비저항의 온도 의존성

그림1과 같은 DC회로를 사용하여 시료의 온도에 따른 비저항의 변화를 측정하였다. 그림1에서 점접점은 텅스텐바늘을 시료의 한편에 어느 정도의 강도로 누르고 다른 한쪽은 동판을 사용하여 텅스텐 바늘의 탄성으로 누르게 하였다.

이 측정에서 시료의 온도를 실내온도에서 240°C까지 상승시키면서 비저항을 측정하였다. 여기서 As의 함유량이 가장 많은 시료 #132가 가장 비저항이 큰것을 알수있다. 온도변화에 따른 비저항의 도표는 그림 2와 같다.

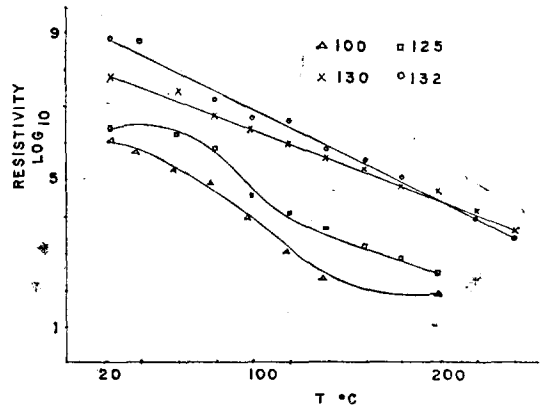


그림 2. 온도에 따른 비저항치
Fig. 2. Resistivity depending upon temperature.

스위칭 및 기억현상

무정형 반도체의 스위칭 현상은 많은 논문에서 밝힌 바와 같이 1~7) 구형파 펄스를 가할때 스위칭 성질은 지연시간과 스위칭시간으로 결정된다^{3,5,7)}. 구형파 펄스를 크게 하므로서 지연시간은 지수함수적으로 감소하며 스위칭 현상이 생기는 개시전압이 존재한다.

이점에서 Cohen, Fritzsche, Ovshinsky가 설명한

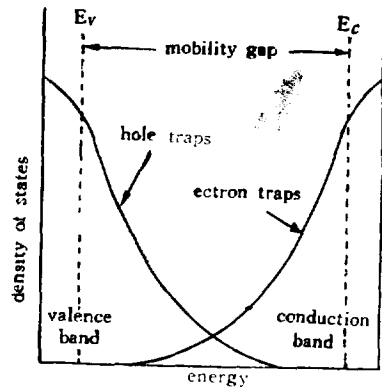


그림 3. 밴드모델
Fig. 3. Simple band model.

무정형 반도체의 Simple Band Model에 근거를 둔 개념에서 전자 붕괴를 스위칭 현상으로 Fritzsche⁷⁾가 설명하였다. 즉 스위칭 기구는 높은 電界가 가졌을때 그림 3과 같이 확장대에서(전도전자대의 에너지 E_c 이상, 가전자대의 에너지 E_v 이하) 여러가지 전계 이온과정으로 내부에서 발생한 carrier의 數는 열평형치를 초과하고 Schottky⁷⁾장벽이 양전극에 형성된다. 무정형 반도체의 많은 문제점이 Ovshinsky에 의하여 발전 설명되었다.⁹⁾ 일반적으로 대부분의 재료는 10^6 V/cm를 초과하는 전계에 견딜수 없다고 한다. 여기서 전계는 공급전압/시료의 두께, 즉 단위 두께당전압의 의미한다. 이같은 큰 전계는 일반적으로 재료의 비재생적인 파괴물이론다. 그런데 저항이 큰 반도체에서는 이러한 붕괴가 재생적인 어떠한 구조의 변화를 갖거나, 재료의 어떤 변화가 생기지 않고 holding current 이상을 갖는 도전적인 상태를 갖일수도 있다. 대부분의 비파괴 붕괴 효과는 일반적으로 전류로 제어되거나 전류에 따라 단면적이 증가하는 통로에 흐르는 전류와 동시에 수축하는 도전상태가 된다. 붕괴 과정의 물리적 현상은 그 성질이 여러 다른 논문에서 발표되었다. 그것의 특

성은 그림4에서 볼수있다.

전극이 비대칭이라도 V-I 특성은 전압-전류의 축에 대하여 대칭된다.

a)의 경우

부저항 소자는 열평형을 유지하기 위하여 전류가 급히 변할때 나타나는 히스테리시스를 제외 하고는 반복되는 V-I 특성을 갖는다. 부저저항을 제거 택하여 부하선이 V-I 곡선에 접선이 되는 점에서의 부하선과 특성의 교차점까지 스위칭이된다.

b) 경 우

스위칭 소자는 전압이 개시전압을 초과할때 동작은 하지만 안정원점이 없으며 고저항 상태에서는 동작점이 없다. 즉 동작하지 않는다. 전류가 holding current 이하로 떨어지면 스위칭소자는 원래의 고저항 상태로 복귀한다.

도통된 경우를 보면 전압의 특징치 즉개시 전압에 도달할때 저전도 상태에서 고전도 상태로 스위칭이 된다. 일반적으로 일정한 repetition rate, 펄스폭을 유지하면 저항주기는 것이 변하지 않는다. 스위칭상태에서 소자에 가해지는 energy¹⁰⁾은

$$\int_0^{\text{switching}} V(t) I(t) dt \text{이다.}$$

不導通상태인 경우로서는, 일반적으로 전류가 일정한 값 즉 holding current 아래로 떨어지지 않는한 저저항 상태는 계속 유지한다. 不導通이 layer의 어떤 energy level에 의하여 결정된다고 볼수있다. 고전도 상태에서 Sample의 전압강하는 일정하고 저전도 상태에서는 전압강하가 갑자기 많아지진 않는다.¹⁰⁾

不導通 조건은 holding current에 의해서 주어진다. V_{th} (threshold voltage)와 I_h (holding current)는 不導通조건 결정의 중요한 변수이다.

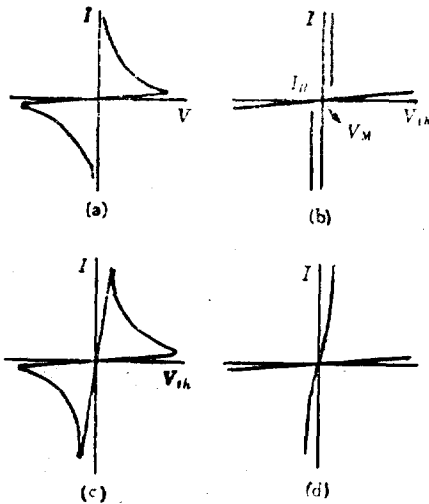
c)의 경우

기억작용을 하는 부저항 장치는 두개의 안정된 상태를 갖는다.

첫째 상태는 a)의 경우와 같고 다른 한 상태는 전도 상태이다. 그 전도상태는 높은 전류를 갖는 상태에서 형성되고 감소되지 않는 상태로 남아있다. 첫째 상태는 어떤 값 이상으로 전류를 증가 시키거나 전류를 급격히 끊으므로 재생시킬 수 있다.

d)의 경우

기억작용을 하는 소자도 두개의 안정된 상태를 갖는다. 첫째 상태에서, 고저항상태 및 스위칭 형식은 b)의



- a) 부저항 장치
Negative resistance device
- b) 스위칭 장치
Switching device
- c) 기억 부저항 장치
Negative resistance with memory
- d) 기억성 스위칭 장치
Switching device with memory

그림 4. 전류로 제어되는 붕괴특성의 분류
Fig. 4. Classification of current-controlled breakdown characteristics.

경우와 같다. 둘째 상태는 도전상태로서 스위칭된후에 이상태가 된다. 고저항 상태는 구형과 펄스를 가하여 재생시킬 수 있다. 전기적 저항이 다른 안정된 두개의 상태가 있는 기억현상은 사용되는 재료의 조성비에 따

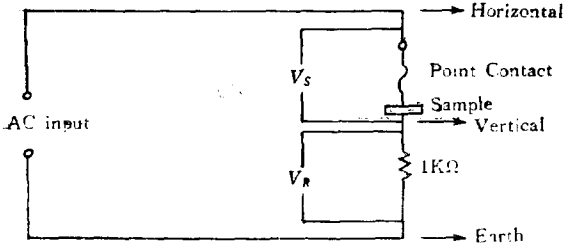


그림 5. 스위칭 및 기억현상 측정회로
 Fig. 5. Circuit for measuring switching & memory phenomena.

그림 6은 sample 125 및 130의 스위칭 현상의 V-I 특성이다. 이 그림은 1상한과 3상한이 대칭된 것이나 1상한만 그린 것이다.

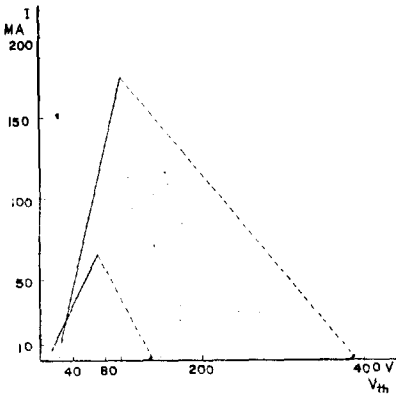


그림 6. 시료 #130 #125의 V-I 특성
 Fig. 6. V-I curve of the sample #130. #125.



사진 2. 오실로스코프로 본 스위칭현상
 Photo. 2. Oscilloscope trace of switching phenomena.

라생길수 있다. 이 실험에서는 시료를 두께 0.5mm의 판으로 만들어 양측에 금으로 증착하여 텅스텐 접점을 사용하여 그림5와 같은 AC회로로 실내온도(26°C) 하에서 조사하였다.

그림 6과 사진 2에서 볼수 있는것처럼 #130과 #125에 대한 스위칭 현상을 나타내는 그림 6에서 #125의 경우 380V인 V_{th} 에서 스위칭이 개시 된다. 즉 고전도 상태가 되었다. 다음 100V에서 단절됨을 볼수 있다. 특정회로에서 고저항을 직렬로 사용하면 기울기가 완만하게 되고 저저항을 연결하면 기울기는 가파르게 된다.

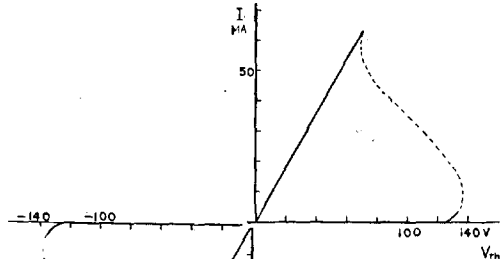


그림 7. #100의 V-I 특성
 Fig. 7. V-I characteristic of the #100

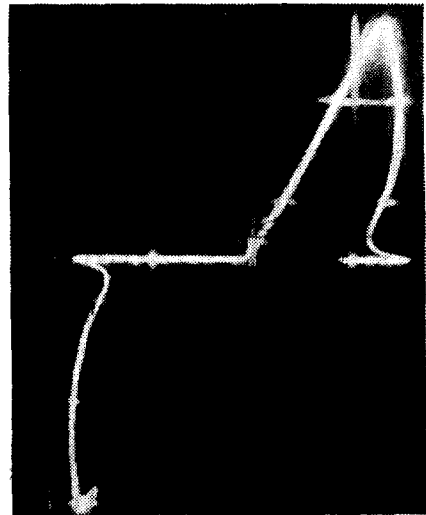


사진 3. 기억현상의 V-I 특성(직렬저항(1kΩ))
 Photo. 3. V-I characteristics of memory phenomena (with 1kΩ series resistor)

#100의 기억현상의 V-I특성을 그림7에서 보이고 있다. 여기서 사진3과 사진4의 차이는 측정회로에서 사용된 저항치의 차이이다. 즉 사진 4의 경우가 저항이 더 큰것을 사용한 결과이다.



사진 4. 기억현상의 V-I 특성(직렬저항 10kΩ)
 Photo. 4. V-I characteristics of memory phenomena (with 10kΩ series resistor)

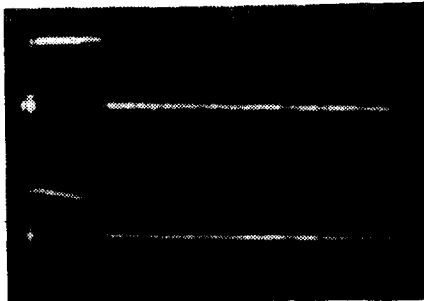


사진 5. 시료에 가한 구형파
 Photo. 5. Oscilloscope trace of device behavior under square wave pulsing.

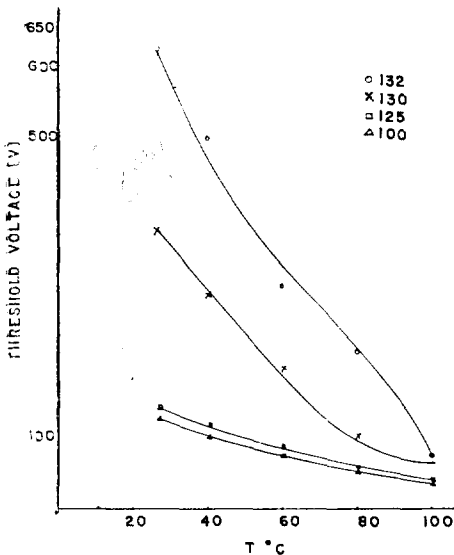


그림 8. V_{th}의 온도 의존성
 Fig. 8. V_{th} depending upon temperature.

사진 5에서 윗부분은 소자와 직렬저항 1k의 전압강하 즉임력이고 아랫부분은 소자만의 전압강하이다.

그림 8에서 보는 바와 같이 온도에 따라 개시 전압의 변화를 나타낸것으로 As의 함유량이 많은 #132가 실내 온도에서 가장 높은 전압을 보이고 있다. 이로서 스위칭 개시 전압은 As의 함유량에 비례하여 커짐을 알 수 있고 온도에 따라 개시 전압은 강하함을 알 수 있다.

3. 결 론

무정형 반도체를 만들때 낮은 온도 400°C에서 반응을 충분히 시킨후 1100°C로 48~72시간 정도 가열한후 공기중에서 급냉 시킨것은 저항이 균일하고 좋은 무정형 반도체 즉 개현성이 좋은것이 되었다. As Te Ge 계 소자의 비저항치는 As의 함유량에 비례하여 증가하였으며 스위칭 및 기억소자의 V-I 특성이 사진과 같이 확인 되었다. 개시전압은 As의 량에 따라 증가하며 온도변화에 의한 개시전압은 #130 #132는 25°C에서 380V 620V 이든 것이 100°C에서는 약 60V 및 70V 로 크게 낮어짐을 볼 수 있다. 따라서 스위칭 및 기억소자의 동작전압을 높이기 위해서는 As의 함유량이 어느정도 많은 것이라야 함을 알수있다. 또 As Te Ge 중 이들이 成分比에 따라 기억소자 혹은 스위칭소자가 된다.

참 고 문 헌

- (1) A.D. Pearson, W.R. Northouer, J.F. Dowald and W.F. Peck: Jr. Adv. in Glass Tech 357. 1963.
- (2) D.L. Eaton. J. Amer. Ceram. Soc 47 554 1964.
- (3) S.R. Ovshinsky. Phy Reo Lettere 21 1450. 1968.
- (4) A.D. Pearson and C.E Miller: Appl. phys Letters 14 250 1969.
- (5) B.T. Kolmiets EA. Lebedev and I.A. Taksam: Sovietphysics-Semiconductors 3(1969) 267. 621.
- (6) A.D. Pearson: IBM.J. Res. Developm. 13(1969) 510.
- (7) H. Frifzsch:, IBM. J. Res. Developm. 13(1969) 515.
- (8) A.D. Pearson: Memory and Switching in Semiconducting Glasses: Journal of Non-Crystalline Solids 2 (1970) 1~15.

- (9) M.H. Cohen, H. Fritzsche and S.R. Ovshinsky: Phys. Rev. Letters 22(1969) 1065.
- (10) A. Csillag: Investigation of the Switching Characteristics of the Te-As-Ge-Si Glass Films Journal of Noncrystalline Solids 4 (1970) 518-522.
- (11) Chihiro Hamaguchi, Yoshiro Sasak, and Junkichi Nakai: Electrical Conduction and Switching in Amorphous Semiconductors: Japanese Journal of Appl. Phys. Vol 9, No 10, Oct. 1970.