

GaAs MESFET를 이용한 超高周波 增幅器에 關한 研究

(A Study on Microwave Amplifier using GaAs MESFET)

朴 漢 奎*

(Park, Han Kyu)

要 約

게이트의 길이가 $2\mu\text{m}$ 인 GaAs 金屬半導體電界效果트랜지스터를 HP8545 자동회로網分析器에 의하여 周波數 1~2GHz 사이에서 산란계수를 測定하였고, 산란계수의 도움으로 完全한 等價回路를 具現하였다.

本 論文에서는 50Ω 의 높은 入出力 Impedance로 整合시키기 위하여 Microstrip을 使用하여 GaAs MESFET 증폭기를 개발하였으며 전력이득이 8dB, 정재파비가 1.5보다 적은 결과를 얻었다.

Abstract

Microwave GaAs Metal Semiconductor Field effect Transistors (MESFET) with the gate-length of two micrometers are investigated.

The scattering parameters of the transistors have been measured from 1GHz to 2GHz by HP8545 Automatic network analyzer. From the measured data, an equivalent circuit is established which consists of an intrinsic and extrinsic transistor elements. In this paper, GaAs MESFET Amplifier is used in conjunction with conventional microstrip techniques to match into a 50 ohms high input/output impedances system.

We found that Power gain is less than 8dB and VSWR is less than 1.5 in L-Band.

1. 序 論

超高周波 能動장치에 利用되는 半導體素子에는 여러 가지가 있겠으나, 金屬半導體電界效果트랜지스터는 최근 증폭기와 발진기에 가장 많이 應用되고 있으며, 現在 우리나라에서도 점차적으로 電話通話量이 증가하여 自動電子交換器의 必要性을 切실히 느끼고 있다. 일명 쇼트키경계게이트전계효과트랜지스터 (Schottky-Barrier Gate FET)라고 하는 반도체소자를 사용하여 장거리 중계장치나 衛星通信에 使用하므로써 現在 利用되고 있는 장치(device)보다 많은 通話量을 收容하여 中繼할 수 있는 半導體素子の 장치이다.

이러한 트랜지스터에 利用되는 半導體物質中에는 Si, Ge, GaAs 등이 있지만 GaAs가 다른 半導體物質보다

電子移動도가 훨씬 높기 때문에 보다 높은 주파수영역에서 使用이 용이하다⁽¹⁾.

마찬가지로 MESFET는 Bipolar 트랜지스터보다 利得이 높으며 저잡음계수를 갖는다.

本 論文에서는 電子移動도가 $6,000\text{cm}^2/\text{Vs}$ 이고 불순물농도가 $2 \times 10^{16}\text{cm}^{-3}$ 이며 게이트의 길이와 넓이가 $2 \times 400(\mu\text{m})$ 인 plessey G-1형 GaAs 金屬半導體電界效果트랜지스터를 使用하였으며, Schockley⁽²⁾의 理論에 근거하여 트랜지스터의 物理的 特性和 四端子回路網과 같은 트랜지스터의 산란계수를 決定하므로써 完全한 등가회로를 具現하였으며⁽³⁾, 高度의 기술을 要하는 超高周波증폭기를 설계하기 爲하여 Microstrip을 利用한 높은 入出力 임피던스로 整合시켜 L-Band에서 使用되는 크기가 매우 작은 증폭기를 설계하려고 한다.

2. GaAs-MESFET의 物理的 特性

그림 (1)에서와 같이 높은 저항성을 갖는 GaAs반 절

* 正會員, 延世大學校 電子工學科
Dept. of Electronic Eng, Yonsei Univ.,
接受日字: 1976年 8月 24日

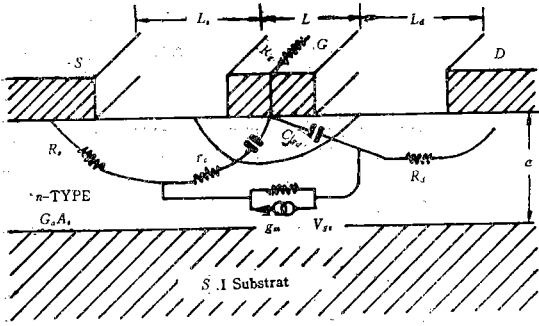


그림 1. FET의 단면도
Fig. 1. Cross-section of FET

연기판 위에 N형의 얇은 epitaxial층을 형성시키며, 이 층은 一般적으로 게이트 길이에 1/3되게 만들어지고, Au와 Ge의 합금으로 350°C에서 드레인과 소우스에 저항접합을 시키고, 使用 周波數에 따라 게이트와 1~4 μm 사이만큼 분리시킨다.

또한 Bipolar 트랜지스터에서 發生하는 강한 용량성을 감소시키기 위하여 증발작용에 의하여 “MESA”형으로 게이트에 Al金屬을 接合하면 接合면적이 축소되어 접합용량이 감소하므로 超高周波用 장치에 使用할 수 있는 半導體素子이다.

2-1 小信號 해석

1965년 G.C. Dacey⁴⁾에 의하여 FET에 對한 小信號에 小信號理論은 그림 (2)와 같은 等價回路의 도움으로 해석할 수 있으며, GaAs MESFET의 信號解析에 적용할 수 있다.

電界에 따라 變化하는 通路의 電子 drift 速度는 P. L.Hower⁵⁾에 依하여 이미 發表되었으므로 이러한 理論에 근거하여 드레인 電流와 (Id) 전달콘덕턴스(Gm), 출

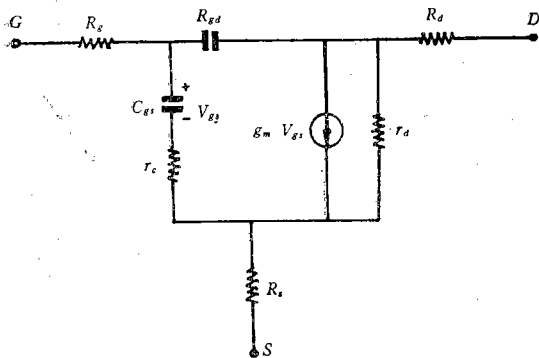


그림 2. FET의 等價回路

력콘덕턴스(Gds)는 다음과 같이 表示된다.

$$I_d = \frac{G_0 V_p}{L} \left[\frac{V_d}{V_p} + \frac{2}{3} \left(\frac{V_g - V_d}{V_p} \right)^{3/2} - \frac{2}{3} \left(\frac{V_g}{V_p} \right)^{3/2} \right] \quad (2-1)$$

$$G_m = \frac{\partial I_d}{\partial V_g} = \frac{G_0}{L} \left[\left(\frac{V_g - V_d}{V_p} \right)^{1/2} - \left(\frac{V_g}{V_p} \right)^{1/2} \right] \quad (2-2)$$

$$G_{ds} = \frac{\partial I_d}{\partial V_d} = \frac{G_0}{L} \left[1 - \left(\frac{V_g - V_d}{V_p} \right)^{1/2} \right] \quad (2-3)$$

여기서

V_d 와 V_g ; 드레인과 게이트의 전압

V_p ; pinch-off . .

L ; 게이트 길이

通路內에서의 電界를 $V(x)$ 라 하고 $x=L$ 일때 포화 전류의 조건은

$$\frac{\partial v(x)}{\partial x} = Em$$

여기서 Em 은 電子 drift 速度가 最大가 될 때 通路의 電界臨界值이다.

게이트와 트레인사이의 용량을 Cgd , 게이트와 소우스사이의 용량을 Cgs 라 할 때 이에대한 계산방법은 A.Vander Ziel⁶⁾에 의하여 발표된 바에 따르면

$$Cgd = - \frac{\partial Q}{\partial V_d}$$

$$Cgs = - \frac{\partial Q}{\partial V_g} + \frac{\partial Q}{\partial V_d}$$

여기서 Q 는 게이트 밑에서 發生하는 電荷量이며 超高周波 영역에서 트랜지스터 内部의 전달콘덕턴스 Gm 은 복소수가 되며 다음과같이 表示된다.⁷⁾

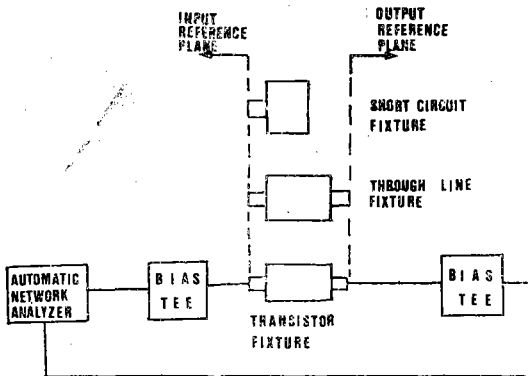
$$G_m = \frac{G_{m0}}{1 + j\omega_0 \tau}$$

여기에서 $\tau = \gamma R_g C_{gs}$ 이고 pinch-off 영역에서의 r 는 게이트의 접지전압에 따라 變化하는 常數이며, ω_0 는 게이트와 通路사이에서 파생되는 저항(R_{gs})와 용량(C_{gs})의 곱에 역비례 관계에 있다.⁷⁾

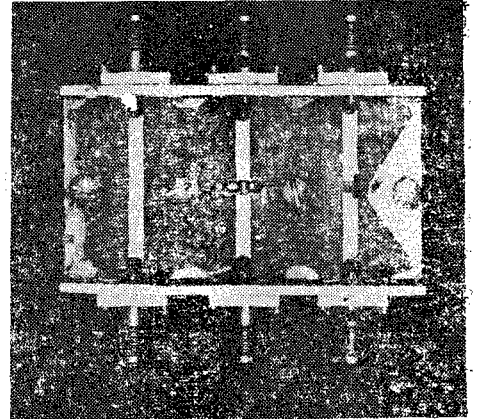
2-2 等價回路

트랜지스터의 完全한 特性을 숙지하기 爲하여는 트랜지스터 内部에서 發生하는 파생소자와 이를 보호하기 爲한 package나 chip에서 파생된 素子로 區分할 수 있다.

等價回路를 決定하려면 그림 (3)과 같은 方法을 使用하여 HP8545 自動回路網分析器에서 測定한 산란계수와 等價回路의 各 素子에 여러가지 數値를 점차적으로 變化시켜 computer에 依한 산란계수와 一致된 값을 求할 때 完全한 等價回路라 할 수 있다. 이 때 트랜지스터의 드레인에 걸어 준 접지전압과 電流에 對한 等價回路各 素子の 값은 표(1)과 같다.



(a)



(b)

그림 3. (a) (b) 산란계수측정장치의 실제도

Fig. 3. (a) (b) Scattering Parameters Measurement.

표 1. MESFET의 内部等價回路素子 값

Table. 1. Internal Equivalent circuit Elements Value of MESFET

等價回路内部素子 (Vd=4.5V, Id=35mA)	
Cgd=0.066PF	Rds=580Ω
Cgs=0.63PF	Rg=3Ω
Rc=10Ω	Rd=22Ω
Gm=15mho	Rs=20Ω

3. 증폭기

3-1 利得과 安定係數

확정된 산란계수에 의하여 Linvill의 계수⁹⁾ C는 트

표 2. 주파수에 대한 이득과 안정계수

Table. 2. The Gain and Stability Factor for Frequency

FREQ(MHz)	S21(DB)	K	GMAX(DB)	G1(DB)	ZMAT-IN(R+JX)	G2(DB)	ZMAT-OUT(R+JX)
1000.00	.6	.58	12.9	6.0	18.0 112.6	5.4	60.6 173.6
1100.00	.6	.64	12.0	6.1	17.8 99.4	5.3	52.2 158.1
1200.00	.6	.67	11.3	5.6	17.5 90.0	5.1	46.6 145.1
1300.00	.7	.71	10.0	5.1	17.3 81.9	5.0	42.3 134.3
1400.00	.6	.72	10.3	4.6	17.4 74.5	5.0	37.1 125.9
1500.00	.6	.83	9.5	4.1	18.2 68.1	4.8	34.9 117.9
1600.00	.5	.85	9.1	3.8	16.9 60.5	4.7	31.9 110.9
1700.00	.5	1.01	10.5		1.7 43.0		2.9 91.6
1800.00	.5	1.05	9.6		4.7 41.7		7.4 87.1
1900.00	.4	1.11	8.8		6.4 36.1		9.6 84.2
2000.00	.3	1.25	7.8		9.5 34.2		13.0 80.3

랜지스터의 안정계수 (k)와 역비례의 관계가 있으므로.

$$k = \frac{1 + |D|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{21} \cdot S_{12}|} \quad (3-1)$$

가 된다. 여기에서 $D = S_{11}S_{22} - S_{12}S_{21}$ 이다. 一般적으로 $k > 1$ 인 경우 트랜지스터는 電壓的으로 安定하고 이때의 最大利得을 Maximum gain (G_{max}) 이라하며. 이 값은⁹⁾

$$G_{max} = \left| \frac{S_{21}}{S_{12}} (k \pm \sqrt{k^2 - 1}) \right| \quad (3-2)$$

이다. 또한 $k < 1$ 인 경우 트랜지스터는 電壓的으로 不安定하며 이때의 電力利得 즉 Maximum Available gain (MAG)는⁹⁾

$$MAG = \frac{|S_{21}|^2}{(1 - |S_{11}|^2)(1 - |S_{22}|^2)} \quad (3-3)$$

이다. 이미 求한 산란계수의 반사계수 S_{11} 과 S_{22} 의 값을 고려하면 실제로 2GHz 이하에서는 $G_1+G_2 = \text{constant}$ 이다. 따라서 f_{max} 는 $|S_{22}|$ 의 값에기인한다. 그러나 入出力端中에서 하나라도 부저항성을 갖는경우 回路는 발진을 하게되므로 無條件安定되기 爲하여 S_{11} 과 S_{22} 가 1보다 작아야 하며 安定係數 k 가 1보다 커야 한다.

위에서 표시한 理論式을 프로그래밍⁹⁾ 화하여 II장에서 求한 산란계수를 첨가하면 표(2)와 같은 結果를 얻는다.

3-2 임피던스 整合

一端중폭기의 설계를 할때 트랜지스터의 入力임피던스를 50Ω의 Microstrip line을 使用하여 트랜지스터의 出力임피던스를 整合시키기 爲하여 트랜지스터의 入力 반사계수는 (4)式과 (6)式으로 계산된다.¹⁰⁾

$$R_S = C_1^* \left[\frac{B_1 - \sqrt{B_1^2 - 4|C_1|^2}}{2|C_1|^2} \right] \quad (3-4)$$

$$= |R_S| \angle \theta_S \quad (3-5)$$

$$R_L = C_2^* \left[\frac{B_2 - \sqrt{B_2^2 - 4|C_2|^2}}{2|C_2|^2} \right] \quad (3-6)$$

$$= |R_L| \angle \theta_L \quad (3-7)$$

여기서 $R_S = Z_S$ 이고, $R_L = Z_L$ 이다.

또한 $C_1 = S_{11} - DS_{22}^*$

$C_2 = S_{22} - DS_{11}^*$

$B_1 = 1 + |S_{11}|^2 - |S_{22}|^2 - |D|^2$

$B_2 = 1 + |S_{22}|^2 - |S_{11}|^2 - |D|^2$

이다.

(5)式과 (7)式을 프로그래밍化하여 드레인의 電壓이 變化함에 따라 周波數 1~2 GHz사이에서 트랜지스터의 入出力 임피던스가 표(3)과 같이 變化됨을 表示하였다.

표 3. 드레인 電壓의 變化에 따른 入出力임피던스

Table. 3. Input and Output Impedance for Drain Voltage

Z MATCH-IN FREQ(MAZ)	R+JX (3.5V)		R+JX (4V)		R+JX (4.5V)		R+JX (5V)	
1000.00	16.9	107.5	16.8	106.7	18.0	119.6	17.8	111.9
1100.00	15.9	93.1	15.7	92.4	17.8	99.4	17.9	99.9
1200.00	16.7	86.1	16.2	84.1	17.5	90.2	18.2	90.0
1300.00	16.6	78.3	16.6	78.5	17.3	81.3	17.5	81.2
1400.00	16.4	71.1	16.4	70.8	17.4	74.5	17.5	74.3
1500.00	17.3	64.8	17.1	64.3	18.2	68.1	18.1	68.3
1600.00	16.4	57.9	15.8	56.7	16.9	62.5	18.5	62.8
1700.00	5.7	41.7	17.7	49.3	1.7	43.3	18.9	57.0
1800.00	6.6	39.6	17.2	48.0	4.7	41.7	5.1	42.3
1900.00	7.5	33.7	5.3	35.1	6.4	36.1	6.4	38.3
2000.00	18.1	31.9	9.0	34.0	9.5	34.2	9.3	34.9

Z MATCH-OUT FREQ(MAZ)	R+JX (3.5V)		R+JX (4V)		R+JX (4.5V)		R+JX (5V)	
1000.00	85.4	138.6	62.8	170.7	60.6	173.6	54.1	180.9
1100.00	75.1	129.1	53.4	155.2	52.2	158.1	46.3	164.0
1200.00	65.6	120.9	47.9	143.7	46.6	143.1	40.7	150.6
1300.00	58.2	111.6	42.2	133.5	42.3	134.3	36.7	139.6
1400.00	52.8	125.2	38.3	124.5	37.1	125.9	32.7	129.9
1500.00	49.5	99.4	35.4	117.1	34.9	117.9	30.1	121.7
1600.00	44.5	95.6	33.2	111.4	31.9	113.9	27.9	115.2
1700.00	11.5	78.0	30.9	104.5	2.9	91.6	26.4	108.1
1800.00	12.8	73.5	28.4	98.6	7.4	87.1	6.1	92.4
1900.00	18.0	68.0	12.7	83.6	9.6	84.2	8.4	87.6
2000.00	21.3	73.2	14.6	79.4	13.2	81.3	11.2	84.3

1) 入力整合回路¹⁰⁾

(4)式에서 求한 Z_S 를 $50 \pm jx$ ohm 나 $20 \pm jb_1$ 으로 바꾸면 jb_1 은

$$jb_1 = \pm \left[\frac{|R_S|^2(Y_0 + G_S)^2 - (Y_0 - G_S)^2}{1 - |R_S|^2} \right]^{1/2} \quad (3-8)$$

$$= \pm 40 |R_S| (1 - |R_S|^2)^{-1/2} \quad (3-9)$$

이다. 여기서 Y_0 는 Microstripe의 特性어드미턴스이며 G_S 는 소우스어드미턴스의 實數이다. 또 Microstripe의 거리(L_1)을 $\lambda/4$ 보다 적게하기 爲하여 (+)부호를 택하여 개방 용량성 스텝을 취하면 L_1 의 관계식은

$$C_0 t \beta L_1 = \frac{Y_0}{jb_1} \quad (3-10)$$

에서

$$L_1 = \frac{1}{\beta} C_0 t^{-1} \left(\frac{Y_0}{jb_1} \right) \quad (3-11)$$

이다. (8)式을 (11)式에 代入하면

$$L_1 = \frac{\lambda_0}{2\pi} C_0 t^{-1} \left[\frac{20}{40 |R_S| (1 - |R_S|^2)^{-1/2}} \right] \\ = \frac{\lambda_0}{2\pi} C_0 t^{-1} \left[\frac{(1 - |R_S|^2)^2}{2 |R_S|} \right] \quad (3-12)$$

이다. 여기서 入力端 반사계수는

$$P_S = \left[\frac{Y_0 - Y_S}{Y_0 + Y_S} \right] \quad (3-13)$$

$$= |P_S| \angle \phi_S \quad (3-14)$$

이므로 스텝의 길이 (L_2)는

$$L_2 = \left[\frac{\phi_S - \theta_S}{2\pi} \right] \cdot \lambda$$

이다.

2) 出力整合回路¹⁰⁾

入力回路와 같이 (6)式에서 求한 Z_L 을 $50 \pm jx$ 또는 $20 \pm jb_2$ 로 바꾸면 jb_2 는

$$jb_2 = \pm \left[\frac{|R_2|^2(Y_0 + G_2)^2 - (Y_0 - G_2)^2}{1 - |R_2|^2} \right]^{1/2} \quad (3-15)$$

$$= \pm 40 |R_M| (1 - |R_M|^2)^{-1/2} \quad (3-16)$$

이다. 여기서 G_M 은 負荷임피던스의 實數이다.

出力端에서 전체 전송선의 길이를 $\lambda/4$ 보다 작게하기 爲하여 (-)부호를 택하여 유도성 스텝을 취하면 스텝까지의 거리를 L_3 라 할 때 이 관계식은

$$\tan \beta L_3 = - \frac{Y_0}{jb} \quad (3-17)$$

$$L_3 = \frac{1}{\beta} \tan^{-1} \left(\frac{-Y_0}{jb} \right) \\ = \frac{\lambda_0}{2\pi} \tan^{-1} \left[-1/2 \frac{(1 - |R_L|^2)^{1/2}}{|R_L|} \right] \quad (3-18)$$

가 된다.

一般的인 出力端의 반사계수는

$$P_L = \left[\frac{Y_0 - Y_L}{Y_0 + Y_L} \right] \quad (3-19)$$

$$= |P_9| \angle \phi_L$$

로 되며 (7)式과 (19)式을 이용하여 出力스텝의 길이 (L_4)를 구하면

$$L_4 = \left[\frac{\phi_L - \theta_L}{2\pi} \right] \cdot \lambda \quad (3-20)$$

이다.

이상과 같은 理論에 근거하여 入力 出力端의 스텝의 거리를 決定하고 유전율 (ϵ_r)이 2.65인 teflon을 그림 (4)와 같이 使用할 경우 유전율과 特性임피던스 (50Ω)가 교차하는 點에 의하여 W/H를 結定하고 그림 (5)에서 W/H와 유전율과의 교차하는 點으로 부터 使用할 周波數의 波長을 決定할 수 있다.¹¹⁾

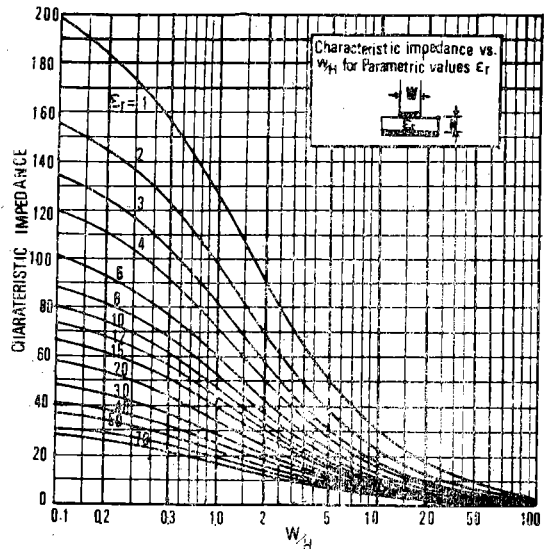


그림 4. W/H에 대한 Z_0
Fig. 4. Z_0 for W/H

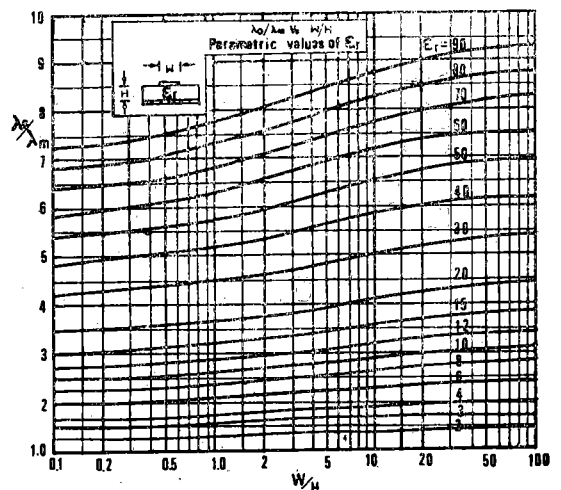


그림 5. W/H에 대한 파장의 길이
Fig. 6. Wave length for W/H

이상과 같은 방법에 의하여 表 (4)에서 보는 바와 같이 드레인 電壓이 4.5V이고 주파수가 1.8GHz인 Transistor의 入力出力 임피던스는

$$Z_S = 4.7 + j41.7 \Omega$$

$$Z_L = 7.4 \pm j87.1 \Omega$$

이다. 이러한 임피던스를 어드미턴스로 바꾸고 Smith Chart에 작도하여 그림 (6)과 같은 증폭기를 設計할 수 있다.

4. 實驗方法 및 結果

本文 II 장 그림 (3)에 表示한 3가지 전송선을 HP 8545 自動回路網分析器에 연결하고 各 傳送線에 對한 산란계수를 測定한 후 트랜지스터의 산란계수를 求하면 表 (5)와 같다.

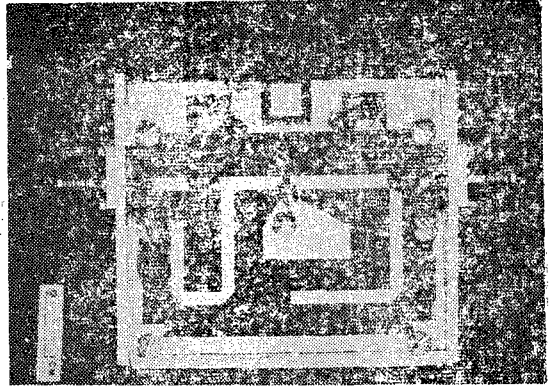


그림 6. GaAs MESFET의 1 단 증폭기
Fig. 6. A Stage Amplifier of GaAs MESFET.

표 5. 주파수에 대한 산란계수

Table. 5. Scattering Parameters for Frequency.

FREQ(MHZ)	S11		S21		S12		S22	
1000.00	.89	-49	1.07	125	.06	60	.084	-29
1100.00	.87	-55	1.08	120	.07	57	.83	-32
1200.00	.85	-60	1.07	116	.07	55	.83	-35
1300.00	.83	-63	1.08	112	.07	54	.82	-37
1400.00	.81	-68	1.07	107	.08	52	.82	-40
1500.00	.78	-73	1.07	102	.08	50	.81	-43
1600.00	.76	-80	1.06	98	.08	48	.81	-45
1700.00	.70	-87	1.06	93	.09	46	.80	-48
1800.00	.70	-88	1.05	89	.09	45	.80	-50
1900.00	.67	-93	1.04	84	.09	43	.80	-53
2000.00	.64	-94	1.03	81	.09	42	.78	-56

표 6. 드레인 전압에 대한 이득과 안정도

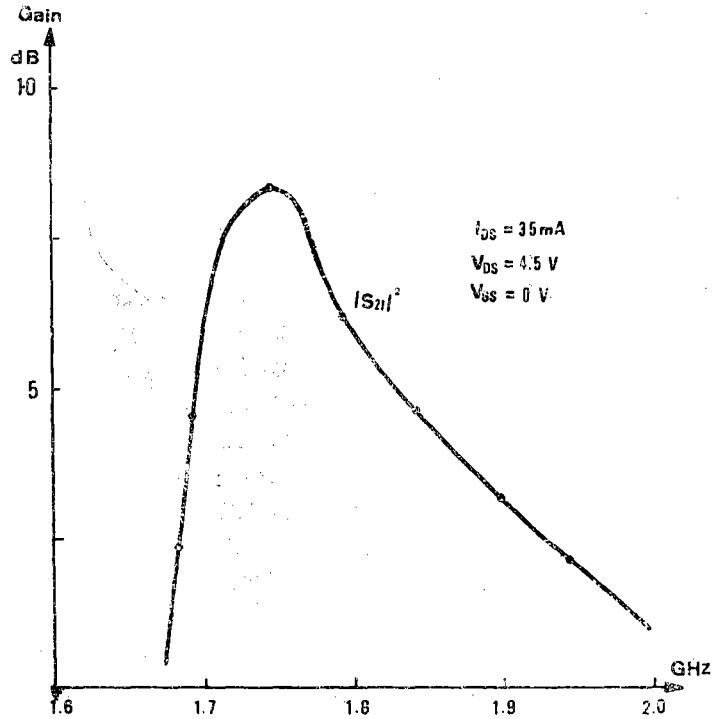
Table. 6. Gain and Stability for Drain Voltage

Voltage FREQ. [GHz]	V _{DS} =3.5V		V _{DS} =4.0V		V _{DS} =4.5V		V _{DS} =5.0V	
	G _{max}	K	G _{max}	K	G _{max}	K	G _{max}	K
1.0 GHz	10.1	0.71	12.6	0.59	12.9	0.58	13.4	0.58
1.1 GHz	9.4	0.74	11.9	0.61	12.0	0.64	12.6	0.63
1.2 GHz	8.8	0.79	11.1	0.68	11.3	0.67	11.8	0.70
1.3 GHz	8.2	0.82	10.7	0.69	10.8	0.71	11.4	0.72
1.4 GHz	7.7	0.85	10.0	0.73	10.3	0.72	10.8	0.75
1.5 GHz	7.1	0.94	9.4	0.82	9.5	0.83	10.1	0.84
1.6 GHz	6.8	0.94	8.9	0.83	9.1	0.85	9.7	0.89
1.7 GHz	7.3	1.07	8.0	0.98	10.5	1.01	8.9	0.98
1.8 GHz	6.9	1.10	7.9	0.98	9.6	1.05	10.3	1.06
1.9 GHz	6.3	1.15	9.0	1.08	8.8	1.11	9.6	1.11
2.0 GHz	5.4	1.26	7.7	1.22	7.8	1.25	8.5	1.27

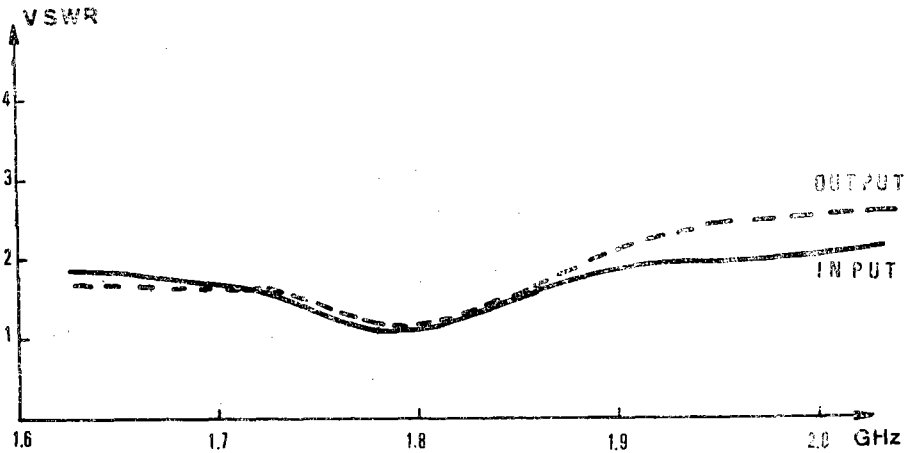
이렇게 확정된 산란계수의 도움으로 完全한 等價回
 路를 컴퓨터에 의해 確定되며, 이러한 等價回路을
 利用하여 트랜지스터의 安定係數와 電力利得의 數式을
 프로그래밍화 시켜 표 (6)과 같은 結果를 求할수 있
 다.

이러한 트랜지스터를 유전율이 (ϵ_r) 2.65인 Teflon
 물질 위에 50Ω Microstrip을 利用하여 入力出力 임피

던스 整合을 할수 있으며, 트랜지스터의 接地電壓에
 따라 임피던스의 變化를 숙지 할 수 있으며, 드레인
 電壓이 4.5 Volt이고, 電流가 35mA인때를 선택하여
 周波數 1.8GHz에서의 증폭기를 設計한 結果 利得이
 8dB 정도 있으며 VSWR이 1.5보다 작았다. 이상의
 結果는 그림 7 (a) (b)에 表示하였다.



(a)



(b)

그림 7

5. 結 論

本論文에서는 超高周波에 使用되는 半導體素子中에서 K-Band⁽²⁾까지 허용되는 GaAs MESFET에 對한 特性을 속지하기 爲하여 必히 四端子回路網과 같은 트랜지스터의 산란계수를 HP8545 自動回路網分析器와 컴퓨터의 도움으로 完全한 等價回路를 具現하였으며, 트랜지스터의 利得과 安定係數가 드레인 電壓이 증가함에 따라 最大電力利得은 증가하며 安定係數는 감소함을 알 수 있다.

또한 Smith Chart를 利用하여 1 端子 증폭기의 設計方法과 L-Band에서 出力利得이 8dB인 통과대역 증폭기를 設計하였으며 이때의 정재파비는 1.5보다 작았다.

이상의 結論으로써 앞으로는 트랜지스터의 認可된 電壓이나 주위 온도에 따라 變化하는 잡음계수를 求할 수 있을 것이며 저온에서 變하는 狀態를 관찰할 수 있으리라 생각한다.

參 考 文 獻

- (1) H. K. Park "Effect of Resistive parallel feedback on GaAs Field-Effect Transistors" Thesis of Ph.D Paris University 6. 1975
- (2) W. Schockley, "A unipolar Field Effect Transistor" Proc IRE 40, pp.1365~1376. 1952
- (3) 朴漢奎 "金屬半道體電波效果 트랜지스터" 電子工學會 秋季綜合 Seminar集 pp.75~96 1975년 11월 14일
- (4) G.C Dacey, "Small Signal of FET." Bell system Tech J 34 1955
- (5) P. L. Hower. "Current Saturation and Small Signal Characteristics of GaAsFET." IEEE ED-20 pp.213-220 1973
- (6) A. Van-der Ziel "Small Signal in High Frequency of FET" IEEE ED-11 pp.128~135 1964
- (7) R.K.Willardson "Semiconductors and Semimetals" pp.184~190 Vol. 7 Application and Devices Part A Academic Press 1971
- (8) J.Linvill "Solid State Communication" McGraw-Hill Book Company. 1966
- (9) P. Wolf. "Microwave Properties of Schottky barrier Field Effect Transistors." IBM. J. RES. Develop. pp.125~141 March 1970
- (10) W.H.Frochner. "Quick Amplifier Design with Scattering Parameters" Electronics, pp. 100~109 October. 1967
- (11) T.S.Saap "Microware Engineering Handbook." Artech, Vol. 1. 1971
- (12) W. Baechtold. "Si and GaAs 0.5 μ m-Gate SB-FET." Electronics Letters Vol.9. No. 10 May 1973