

새로운電力트랜지스터(SIT)의 開發

西澤潤一

日本 東北大學附設 半導體研究所長

1. SIT의 發見

靜電誘導型 트랜지스터(Static Induction Transistor)는 이미 可聽周波用, 大電力用(現在 7 MHz: 1kw, 將來 100kw), 마이크로波用(現在 2,000MHz: 20w, 將來 100w) 및 IC(스위칭 에너지 2×10^{-15} Joule, 14nsec) 등으로서 놀랄 만한 性能을 나타낸 새로운 트랜지스터로서 最初의 發明은 東北大學半導體研究所의 筆者에 依하여 1950년에 이루어졌었다. 그러나 實際로 製作된 것은 1969年이고 그 後 積層技術의 發展으로 商用화된 것은 近來에 와서 可聽周波用부터 施行되고 있다.

2. 從來의 FET와의 比較

이러한 것은 現在 흔히 많이 使用되고 있는 FET와 어떤 點이 다른가 하는 疑問이 常場 나올 것인데 그것은 shockley가 FET의 理論을 發表한 것에 不充分한 點을 發見하여서 이 點을 研究하여본 結果 그림 1과 같이 FET에서 드레인 電壓을 올리면 어떤 初期領域을 넘어서면 飽和特性을 나타내는데 이것이 電力用으로 使用하려는데 큰 障害가 되고있는 缺陷인 것으로 알려졌었다. 그 理由로서는 中間채널로 불려지는 곳에 생기는 抵抗 때문인 것을 發見하였다. 이

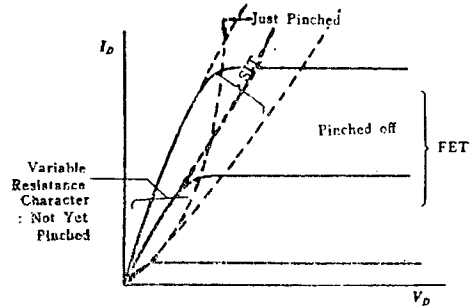


그림 1. 普通 FET와 SIT의 V_D - I_D 특성差

抵抗을 減少시키도록 製作하면 그림 1의 굵은 點線에서 圖示한 것처럼 작은 電壓으로서도 더 많은 電流를 飽和特性에 저속되지 않고 繼續 얻을 수 있음을 알게 되었다. 여기에 따라서 實際로 試驗製作을 하여서 얻어진 特性은 그림 2와 같은 豫期된 結果를 얻을 수 있었다. 卽 게이트

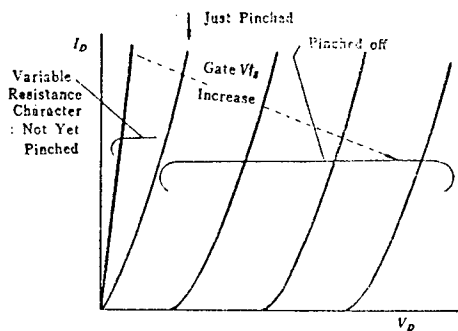


그림 2. 드레인 電壓 V_D 增加에 따른 드레인 電流 I_D 特性

電壓 V_G 를 크게하여가면 드레인電壓 V_D 와 電流 I_D 사이에는 거의 指數函數關係로 變化함을 알았다.

3. 特徵과 應用

이러한 것은 眞空管으로 말하자면 三極管型으로 從來부터 있었던 바이폴라型 트랜지스터나 FET가 五極管型이었는데 比하여 全然 다른 觀點에서 應用될 것이다. 例를 들면 變成器가 없는 高品位의 스테레오增幅器라든지 自動車의 이그니션用, 定電壓裝置 등에 適合하다.

다음 特徵으로는 채널에 介在하는 抵抗을 작게하고 있기 때문에 그림 1에서 나타낸 것처럼

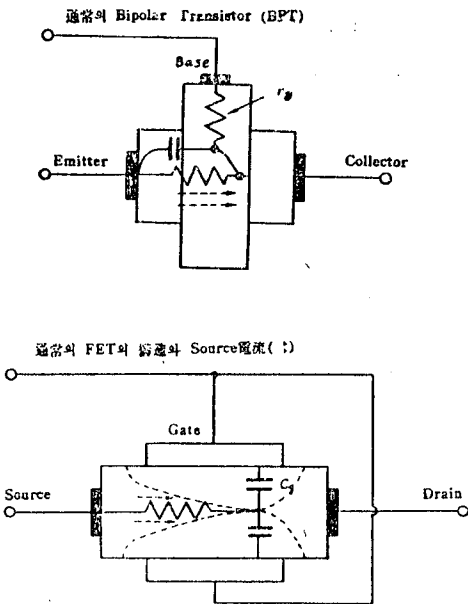


그림 3. 通常의 BPT와 FET의 構造와 特性 等價回路

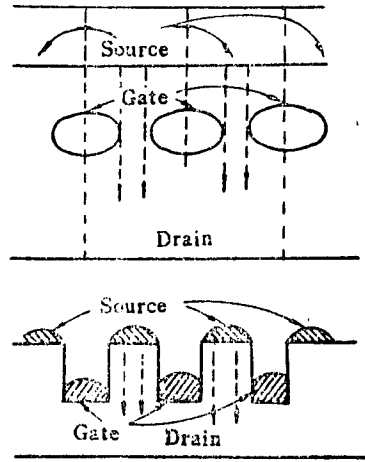


그림 4. IST의 縱動構造 特性

電流值가 到着된 때까지의 時間이 짧으므로 大出力으로서 高周波에 適合하다는 것이다. 마지막으로 또 하나의 動作構造의 特徵은 그림 3에 圖示한 것처럼 從來의 FET 構造로서는 드레인 點線과 같이 橫的으로 水平面內에서 흐른다. 그러나 本트랜지스터의 構造로서는 그림 4에 圖示한 것처럼 垂直面에서 縱的으로 흐르고 있는 點이 根本的으로 다르다. 따라서 이러한 構造로서는 옆으로 얼마든지 羅列하면 並列動作이 可能하기 때문에 大電力用으로 限界가 없다. 勿論 五極管型의 FET나 BPT로서도 이와 같은 縱型構造를 만들려면 可能하기 때문에 이 發明은 모든 트랜지스터의 大電力化를 可能하게 하였다고도 할 수 있다. 그 가운데서도 특히 大電力을 쉽게 낼 수 있도록 한 것이 縱型 SIT이다.

4. 動作機構

動作의 機構는 三極眞空管과 거의 같고 히이터가 없는 것뿐이다. 그림 5에 圖示한 點線 처

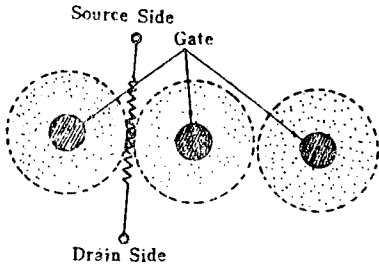


그림 5. Gate의 Pinch off 前의 靜電界狀態

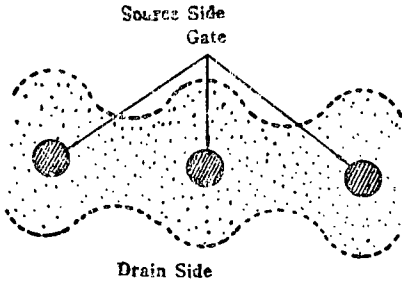


그림 6. Gate의 Pinch off 된 後의 靜電界狀態
 럽 게이트電壓이 미치는 範圍內에는 電子가 接近할 수가 없으나 미치지 못하는 間隙을 通하여 電子는 흐르게 된다. 이 範圍가 그림 1, 2에 圖示한 直線의 範圍이다. 더 큰 電壓이 게이트에 걸리게 되면 그림 6에서 보드시피 電子가 빠져나갈 間隙이 없게 靜電界로 드레인과 소스 사이를 遮斷하고 있어서 極히 一部の 電子中에서 처음부터 높은 에너지를 갖고있는 것만이 貫通하게 된다. 그러나 이 때에도 드레인에 正電壓을 加하면 靜電誘導勿果에 依하여 게이트間과의 電壓이 正의 方向으로 옮겨지므로 電子는 쉽게 흐르게 된다. 따라서 드레인에 큰 電壓을 加하면 電子는 더 많이 흐르게 된다. 이것이 그림 2에서 圖示한 指數函數가 되는 範圍의 說明이다.

特性은 出力임피던스가 낮으므로 出力트랜스가 必要하지 않다. 이러한 것이 안테나나 스피이카에 連結하기 쉬운 것을 뜻한다. 大出力으로서 찌그러짐이 적도록 콤프리멘터리回路를 構成하였을 때 普通 SIT 로써는 높은 周波數成分에서 찌그러짐을 避할 수 없는데 比하여 本 SIT 로써는 높은 周波數領域까지도 찌그러짐이 적은 것이 特徵이다.

5. 實用例와 展望

* 實用例로서는 現在 出力 150w, 放熱板付로 200w, $G_m = 2\gamma$. 出力抵抗 8Ω , 遮斷周波數 $f_c = 1.2\text{MHz}$ 에서 찌그러짐은 0.02%라는 驚異의 結果를 나타내고 있다.

다음으로 開發中인 것으로서는 1.0MHz 에서 1kw 의 것이 放送用 또는 土木工事用으로 可能하다. 한편 마이크로波用으로는 2000MHz 에서 100w 의 것을 4個를 組로 짜서 全固體 電子레인지用으로 豫定하고 있다.

(本稿는 지난 4月 28日 本會主催 科學의 날 記念 講演會에서 特別講演으로 招請한 西澤博士의 講演을 要約한 것임)

** 參考文獻

- (1) J. Nishizawa, etc; "FET Versus SIT," IEEE Trans ED-22 No.4. Apr.1975
- (2) J. Nishizawa, etc; "Integrated Logic-SIT," RIEC Tech, Report, Apr.1979
- (3) "Adio Transistor" JAS, vol31, No.6, Jun. 1975