

Single Transistor 에 의한 전파정류 Technique (A Technique for Full Wave Rectification using a Single Transistor)

李 柱 根*, 李 東 根**
(Lee, Joo K., and Lee, Dong Kun)

要 約

이 논문은 single transistor를 사용하여 정현파를 전파정류하는 한 方法을 검토한다. switching으로 동작되는 inverter에 R-feed back을 하고 최적 parameter를 설정하므로써 도통상태의 반파와 cut-off 상태에서 feed back을 통한 반파를 합성하여 전파정류의 출력을 얻는다. cassette deck의 code 재생 system에 이용한 바 효과적이었고, AGC 등에 이용 가능하다.

Abstract

A method of full wave rectification is proposed which is accomplished by an inverter circuit including R-feed back.

Both halves of the input cycle can be presented in the out put by composing a conductive half cycle and an inactive half cycle substituted by feed back in the cut off state.

1. 서 론

정현파의 전파정류의 변환은 transformer에 diode를 결합한 bridge 회로가 오래 전부터 사용되어 왔다. 근래에는 control system 등에서 Relay에 op. amp를 결합한 회로로써 실현하는 경우도 있다. 그럼에도 transistor에서는 주로 선형과 switching 특성의 어느 하나를 사용하고 또 feed back을 할때 선형 특성상에서 구동시키는 것이 일반적이다. 그러나, 본 논문에서는 single transistor로서 Inverter 특성의 허용 범위 내에서 선형과 switching의 합성 특성으로서 구동되는 Inverter R-feed back 회로를 구성하고, 최적 parameter를 결정하므로써 한개의 transistor로서 정현파의 전파정류를 구하는 한 方法을 검토하였다. 그 결과 system이 지극히 간결하고, 해석 결과로부터 최적 parameter의 값을 사용자가 간단히 설정할 수 있는 일반성을 제시하므로써 효과적인 응용이 가능하다.

AGC, 배주기에 유효하며, 본 방식의 결과는 이미 Audio Cassette Deck의 interface로 이용하였고⁽¹⁾⁽²⁾, 본 연구에서는 parameter를 일의적으로 결정하는 해석

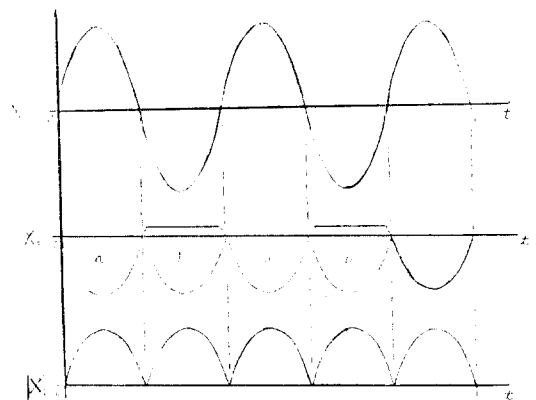
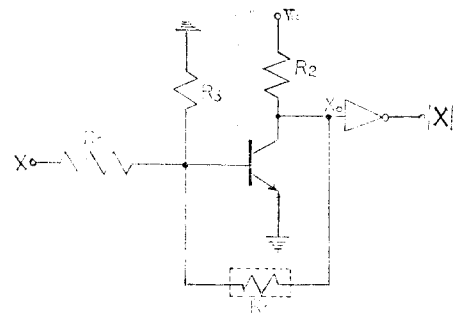


그림 1. 원리도
Fig. 1. System diagram.

*正會員, 仁荷大學校 電子科

**正會員, 선박해양연구소

(*Dept. of Electronic Engineering, Inha University, **KIST)

接收日字: 1978年 1月 25日

을 시도하였다. microcomputer 의 입력력 Cassette 의 interface 로서는 현재의 각종방식⁽³⁾ 보다는 훨씬 간결해진다.

2. 원 리

그림 1 과 같이 Inverter 로서 동작되는 회로에 feed back 을 하고, 정현파의 입력

$$X = E \sin \omega t$$

을 가할 때, 입력의 반주기 (+) 구간은 도통상태에서 위상반전을 하게 하고, 나머지의 반주기 (-) 구간은 cut off 상태에서 feed back 을 통과하도록 하면 입력 X 에 대한 절댓치 |X| 의 출력을 얻을 수 있다. Tr. Amp. 의 feed back 은 선형 특성상에서 동작시키는 것이 일반적이다. 그러나 본 논문에서는 도통과 cut off 양 상태에서 같은 극성의 출력 level 이 나오도록 parameter 를 결정짓기 위해서 제안된 system 의 동작회로를 상의한 두개의 상태로 분리하여 생각한다.

그런데 반주기 마다의 상이한 두 상태에서는 동일한 parameter 가 각각 다른 값을 가진다. 따라서 그림 1 의 전파정류 |X| 의 a 부분과 b 부분에서 진폭 level 과 주기가 똑같이 되기 위한 R_s, R_1, R_2, R_3 parameter 와 Tr. parameter 의 값이 두 상태에서 동일해야 한다.

3. 최적 parameter 의 결정

Tr 의 동작회로의 해석에는 π 형, T형, h형 parameter 등 잘 알려진 여러 형식이 있으나, 이 논문에서 요구되는 parameter 의 결정에 가장 편리한 h parameter 를 Y로 변환하고, model 에서 T,의 도통상태와 cut-off 상태를 등가적으로 분리하여 각각의 전달함수를 관측하고, 그것이 겹쳐질 때의 합성 출력 level 을 일정으로 유지하기 위한 조건과 두 상태간의 등가조건을 유지하기 위한 최적의 parameter 를 일의적으로 결정 지을 수 있는 방법을 모색한다.

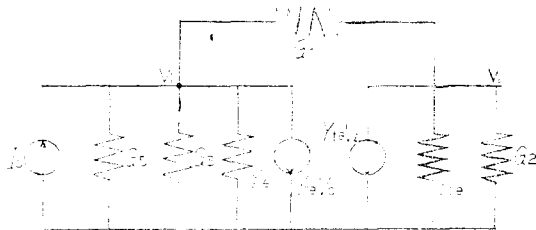


그림 2. 도통상태에서의 등가회로
Fig. 2. The equivalent circuit of Y parameter model.

i) 도통상태의 model

model 해석의 요점은 외부 parameter 를 여하히 결정짓느냐에 귀착되므로 간단한 Y parameter model 로서 음미 가능하다. 그림 2에서 node 방정식을 구하고 전달함수 H_a 를 구하면 다음과 같다.

$$H_a = \frac{X_o}{X_i} = \frac{G_1 - Y_{fe}}{G_1 + G_2 + Y_{oe}} = \frac{G_1}{G_1 + G_2} - \frac{Y_{fe}}{G_1 + G_2} - \frac{G_1 Y_{oe}}{(G_1 + G_2)^2} + \frac{Y_{fe} Y_{oe}}{(G_1 + G_2)^2} \quad (1)$$

여기서 Conductance parameter G_1, G_2 의 비를 K 라 놓으면,

$$K = \frac{G_1}{G_2} \quad (2)$$

(1)식은 다음과 같이 표시된다.

$$H_a = \frac{K}{1+K} - \frac{Y_{fe}}{G_2(1+K)} - \frac{KY_{oe}}{G_2(1+K)^2} + \frac{Y_{fe}Y_{oe}}{G_2^2(1+K)^2} \quad (3)$$

여기서 2 항 이하는 극히 적은 값이고, 전달함수의 주요 역할은 1 항의 K parameter 로서 결정된다고 볼 수 있다. 이러한 전제는 뒤에서 문제 해결의 실마리가 된다.

ii) cut-off 상태의 model

cut-off 상태에서는 그림 2의 회로는 등가적으로 $Y_{ie}, Y_{re}, V_o, Y_{fe}, V_i, Y_o$ 를 삭제한 G_1, G_2, G_3 로서 구성되는 π 회로로 볼 수 있다.

이때의 전달함수 H_b 는,

$$H_b = \frac{X_o}{X_i} = \frac{G_1}{G_1 + G_2} = \frac{K}{1+K} \quad (4)$$

이상의 해석으로부터 (3)식과 (4)식은 등가적으로,

$$H_a = H_b \quad (5)$$

가 되기 위한 조건은,

$$-\frac{Y_{fe}}{G_2(1+K)} - \frac{KY_{oe}}{G_2(1+K)^2} + \frac{Y_{fe}Y_{oe}}{G_2^2(1+K)^2} = 0 \quad (6)$$

으로 부터 G_2 의 값을 구하면,

$$G_2 = \frac{Y_{fe}Y_{oe}}{Y_{fe} + K(Y_{fe} + Y_{oe})} \quad (7)$$

이 되어, Tr. 의 collector 저항 $R_2 = \frac{1}{G_2}$ 는 K 를 parameter 로 하여 결정할 수 있는 일반화가 구해졌으며, $K=1$ 일 때는,

$$G_2 = \frac{Y_{fe} Y_{oe}}{2Y_{fe} + Y_{oe}} \quad (8)$$

이 되어, G_2 는 Tr. parameter 로서 결정된다. 또 (2), (7)식으로 부터 R_1, R_2 는 h parameter 로서 표시된다.

$$\left. \begin{aligned} R_2 &= \frac{h_i}{J_h} + K \left(\frac{h_i}{J_h} - \frac{h_i}{h_f} \right) \\ R_1 &= \frac{h_i}{J_h} + K \left(\frac{h_i}{J_h} - \frac{h_i}{h_f} \right) \end{aligned} \right\} \quad (9)$$

이 되어 R_1, R_2 는 K 를 parameter 로 하여 구해진다.

$K=1$ 일 때,

$$H = H_0 = H_s = \frac{K}{1+K} = 0.5 \quad (10)$$

$$R_1 = R_2$$

이것은 100%의 전파정류를 의미한다.

이상으로부터 (9)식은 K 를 parameter 로 하여 결정되는 동시에 전달함수 H 의 값이 결정된다. 이때 (9)식의 R_2 는 $h_i/\Delta h$ 를 초기조건으로 하여 K 의 값에 따라 직선으로 증가하고 R_1 은 지수 감의 특성을 가진다.

이와 같이 하여 R_1, R_2, H 는 K 를 parameter 로 하여 구할 수 있으며, 계산치는 그림 3에 표시하였고 측정치와 일치한다.

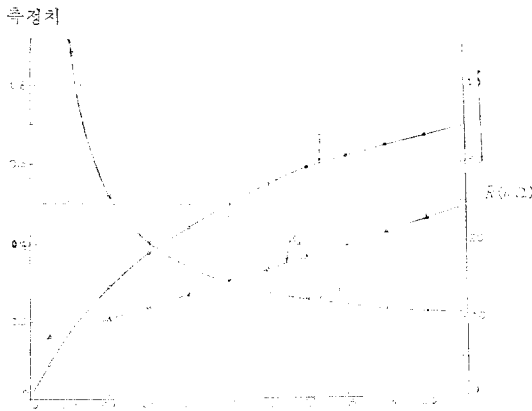


그림 3. Parameter K 에 대한 H_0, R_1, R_2 의 변화
Fig. 3. Variation of transfer function H , resistor R_1 and R_2 as a function of parameter K .

그림 3에서 합성파의 진폭은 parameter K 의 증가함수로 나타나고, K 는 R_1, R_2 의 역비례 관계로 나타났기 때문에 R_1, R_2 는 $R_1=R_2$ 에서 최적치의 교점이 생긴다.

따라서 R_1, R_2, H parameter 는 K 의 수직선상에서 동시에 결정된다. 이것은 문제의 해를 얻는 데 중요한 technique 가 된다.

4. 실험결과

그림 4는 정현파의 입력으로부터 parameter 의 변화에 따른 전파정류 $|X|$ 의 생성과정을 보인 것이다.

그림 (a)는 입력신호이며, 그림 (b)(c)(d)(e)는 출력단에서 180도 위상 반전한 것이다. 이것은 출력의 전파정류를 보기 쉽게 하기 위한 따름이다. 특히 전폭의 균형을 유지하기 위해서는 feed back 을 가능한 많이 걸어주고, R_2, R_3, R_4 의 값을 적절한히 변화시키면 만족

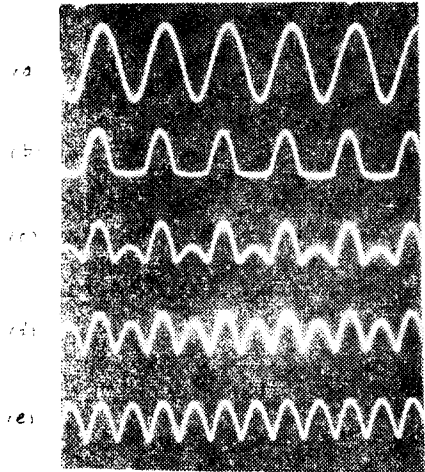


그림 4. 실험결과

Fig. 4. Examples of experimental results

스러운 파형이 얻어진다.

또 이 회로는 feed back 을 너무 많이 걸어주고 과대 전류가 흐르게 되면 비선형 동작으로 인하여 입력전원의 신호가 찌그러지기 쉽고, 동시에 출력에도 영향을 미치게 한다.

이런 현상은 bias 의 불균형에 기인되므로 입력 전류의 변화가 출력과 입력 전압에 관계없을 정도로 bias 를 조정하면 된다. 또 출력단의 Inverter 를 거치기 전에는 이보다 gain 은 약간 낮아진다.

응용면에서 몇 가지의 예를 들면,

- AGC 에 이용 가능하다.
- Control system 에서 절대치 함수를 구하기 위한 Relay-OP. 합성 system 에 대처 가능하다.
- 배주기 신호 : 본 system 의 입력단에 condenser 를 결합하고, 입력부분을 비분동작을 시키면 입력 pulse 의 2주배 pulse 가 T , 하나로써 얻어진다. 또 2단 구성하면 4주배의 pulse 가 구해진다.
- Cassette 의 interface 에 응용하면 효과적이다. 따라서 microcomputer 등의 Cassette Deck 의 interface 로 이용 가능하다.

5. 맺은 말

본 연구의 결과를 종합해 보면 다음 같이 요약할 수 있다.

1. feed back 저항과 콜렉터저항의 비로서 표시되는 K 를 parameter 로 하여 일회적으로 결정 지을 수 있다.
2. 일반 feed back 증폭기에서는 $R_1 \gg R_2$ 로서 동작시키는 것이 일반적이지만 본 system에서는 $R_1 = R_2$ 로 하고 적당한 bias 에서 모든 parameter $R_1,$

R_2, K, H 가 일거에 결정된다.

3. 전파정류에서 D.C level은 생성 과정에서 상실되어 A.C부분만 남게 되며, 그것으로 인하여 정현파의 level이 낮아진다.
4. 일반 T_1 이진 FET 이진 같은 결과가 되며 T_1 의 h parameter 의 그 자체의 값에 대해서는 별문제가 없고, 다만 외부 parameter 만 주목하면 어떤 T_1 에서 같은 결과 얻어진다. ($R_1=R_2$ 조건에서)
5. 신호원은 저항 R_s 이 적고, 과대 전류가 흐르면 정류파에서는 별다른 영향이 없지만, 신호원에 영향을 미쳐 wave distortion이 생길 염려가 있다, R_s 를 적당한 값으로 하면 무방하다.
6. T_1 의 직류 bias 때문에 power rectifier 로서는 적합치 않다.
7. 이 system 은 counter 의 역기능을 가진다.

8. 이상의 조건하에서 직류 바이아스를 적당히 걸어 주어야 결과를 얻을 수 있다는 것을 주의하여야 한다.

이 연구는 인하대학교 산업기술연구소의 지원에 의하여 이루어진 것을 밝히며 감사의 뜻을 표시한다.

參 考 文 獻

1. 이주근, 박찬곤 : 음성 Cassette Deck 의 Minicomputer 의 I/O device. 전자공학회지 Vol. 12 No.3, 1975-6.
2. 박찬고 ; Minicomputer 의 Cassette Tape Recorder 입출력장치 1974.12 석사논문, 인하대학교.
3. M6800, Intel 8080 Kit cassette interface 1975.