

# 마이크로프로세서를 利用한 電壓合成方式의 텔레비전 채널 選局回路 設計

## (Design of a Voltage Synthesizer Using Microprocessor for Television Channel Selection)

曹辰鎬\* 李健一\*\*

(Cho, Jin-Ho and Lee, Kuhn-II)

### 要 約

채널 튜닝電壓 自體를 記憶시키는 從來의 電壓合成方式을 改善, 10 키를 통하여 入力시킨 채널番號에 依해 튜닝電壓을 計算하여 VHF 및 UHF 全帶域에 實際채널番號를 表示하면서 直接接近選局(direct access channel selection)할 수 있는 回路를 設計하였다. 또한 本 回路는 擇案(search)에 依한 미세튜닝 및 방송이 없을 境遇의 表示를 自動的으로 行하며, 2 개의 키로 채널 全般을 順次的으로 選局할 수 있는 機能도 가지게 하였다.

### Abstract

A voltage synthesizing channel selection circuit was designed to improve on the conventional voltage synthesizer which has been memorized each channel's tuning voltage itself. In the course of this study, tuning voltage was calculated by channel number entered from 10 keys. Then this circuit has the function of direct access channel selection and real display of channel number for the whole range of UHF and VHF. Attention was also given to realize the fine tuning by searching each commended channel, and the sequential selection by using 2 keys, and the flash of channel indicator in case of inactive station.

### 1. 序 論

이러 가지의 電子튜닝方式 中 1977 年頃부터 널리 普及되기 시작한 電壓合成方式<sup>[1-3]</sup>에 依한 텔레비전 채널選局回路에서는 12 채널에서 24 채널 程度 以內的 튜닝 電壓을 使用者의 프리세트에 依해 CMOS RAM 혹은 EAROM에다 記憶시키고 있지만 이는 채널番號와 텔레비전의 表示番號가 一致되지 못하며 使用地域이 바뀔때마다 프리세트를 다시 해야 하는 不便함이 있다.

最近에는 周波數合成方式<sup>[4-6]</sup>에 依해 채널의 實際番號가 表示되고 全채널을 直接 接近選局(direct access channel selection)할 수 있는 回路도 開發되고 있으나 이에 1 GHz 程度의 프리스케일러(prescaler)가 所要되는 等의 問題가 있어 價格面에서 改善이 論議되고 있다.

本 論文에서는 廉價인 既存 電壓合成方式의 앞서 지적한 短點들을 補完하고 周波數合成方式이 지닌 長點을 考慮하여, 다음의 條件들을 갖는 電壓合成方式의 選局裝置를 實現하였다.

즉 첫째, 10 개의 키에 依해 VHF 및 UHF 全帶域에서 實際番號를 表示하면서 밴드 스위칭(band switching) 操作을 隨伴하는 일이 없이 直接接近選

\* 準會員, \*\* 正會員, 慶北大學校 電子工學科

(Dept. of Electronics, Kyungpook National University)

接受日字: 1979年 10月 26日

局하도록 하며, 둘째, 自動探索微細튜닝이 되도록 하고 探索동안에는 AFT (automatic fine tuning) 기능을 정지시켰다. 그리고 셋째, 2개의 키에 의하여 채널 全般의 순차적 選局 (sequential selection)이 可能하게 하였으며, 방송이 없을 때는 채널表示를 點滅하게 하였고, 또한 넷째, 튜닝電壓의 分解能은 14비트가 되도록 하였다.

이를 爲하여 마이크로프로세서와 벨리비전과의 인터페이스 回路를 構成하는 한편 마이크로프로세서 프로그램을 作成하였다.

2. 原理 및 回路의 構成

(1) 튜닝特性的 線形化

그림 1은 一般的인 바랙터 튜너의 튜닝電壓 對 周波數와의 關係를 나타낸 것으로서 L.VHF 보다 는 H.VHF쪽 그리고 UHF쪽으로 갈수록 直線性이 增加됨을 보여주며, 定해진 幅의 周波數를 변화시키려 할 때 L.VHF는 H.VHF와 UHF에 比하여 대략 3배와 10배의 電壓이 소요된다.<sup>[7]</sup> 튜닝特性的 이러한 성질을 利用하여 1976年 RCA社의 W.W.Evans 등<sup>[7]</sup>은

止揚하여, 마이크로프로세서로써 VHF 및 UHF 帶域에서 튜닝電壓을 計算에 依해 合成할 수 있도록 典型的인 바랙터튜너의 特性曲線을 조사, 그림 2와 같이 全帶域을 線形化시켰다.

이때 線形化의 單位區間을 좁게 할 수록 큰 記憶量이 必要해 지며 이 區間을 넓게 잡으면 實際값과의 偏差가 커져서 튜닝이 不可能 해지거나 隣接채널을 잘못 선택하게 된다. 一般的으로 AFT 回路가 가진 풀인 (pull in)特性에 依하여 튜닝의 補正을 기대 할 수 있는 값은  $\pm 0.5$  (MHz) 程度 이내 이므로 이 폭 內에 들어갈 수 있게 하려면 20개 以上の 區間으로 線形化를 할 必要가 있겠지만 本 論文에서는 線形化된 값을 中心으로 隣接채널을 侵犯하지 않는 範圍內에서 튜닝전압을 增加 또는 減少시키면서 튜닝지점을 찾는 探索電壓을 發生케 함으로써 線形化의 單位區間을 넓힐 수 있게 하여 必要記憶量의 減少를 疎하였다. 그림 2에서 圖示하는 바와 같이, 채널, 7과 8(VHF 帶), 그리고 채널 14와 15(UHF 帶)의 각각의 튜닝電壓差  $A_1$  및  $A_2$ 가 다른 隣接채널의 그것보다 가장 작으므로 채널探索作用이 이들 隣接채널에서 正常的으로

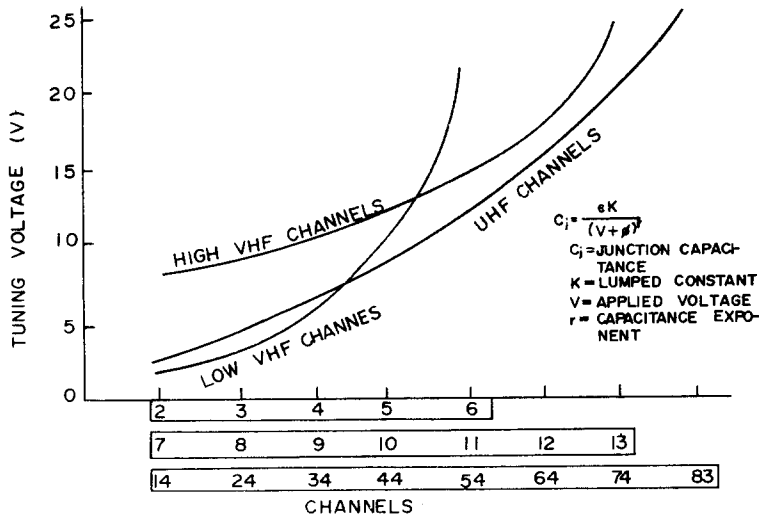


그림 1. 바랙터 튜너의 特性  
Fig. 1. Varactor tuning characteristics.

線形性이 두드러진 UHF 帶域만을 線形化 시켜서 10 자리 및 1 자리 電壓을 트리에에다 設定해 두고, 제어용 LSI의 구동에 依해 트리에에 設定된 電壓을 선택함으로써 튜닝 電壓을 合成한 바 있다. 그러나 本 論文에서는 W.W.Evans 등이 행한 線形化의 범위가 AFT 回路 特性的 포획區間 (capture range) 에만 의존 되었던 점과 트리에 등의 개별소자가 使用되었던 점을

이루어질 수 있게 설계하면 다른 隣接채널에 對해서는 問題가 생기지 않는다. 따라서 AFT 풀인 전압을 閾값  $A'_1$  및  $A'_2$  이 本 選局回路의 探索電壓의 最大 值가 된다. 그리고 임의의 채널에 있어서 線形化시키 연은 直線과 實際曲線과의 偏差電壓  $\Delta V$ 는  $A'_1$  과  $A'_2$ 의 半보다 작아야 한다. 이러한 點들을 考慮하여 本 論文에서는 VHF 및 UHF의 全 튜닝曲線을 7개의

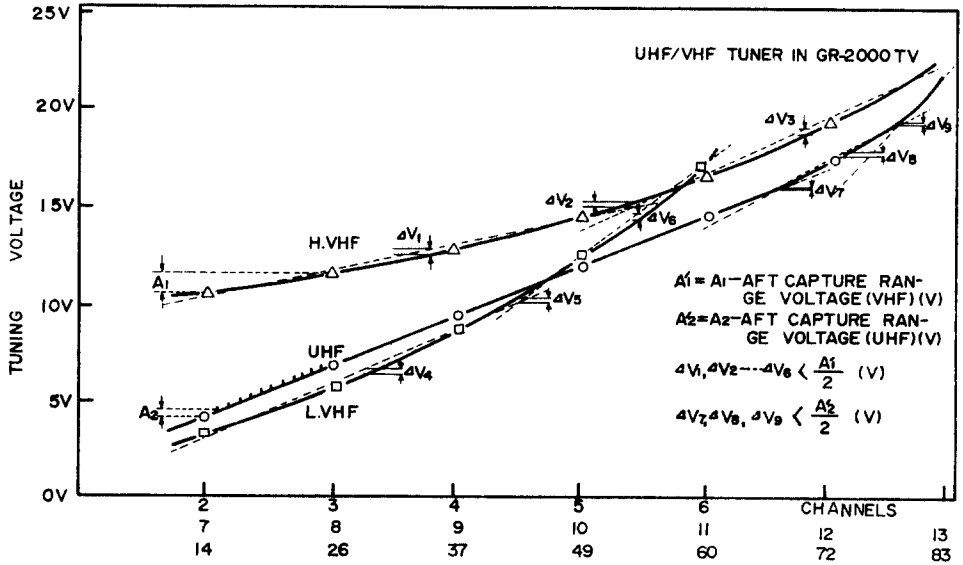


그림 2. 바랙터 튜너 특성의 선형화

Fig. 2. Linearization of varactor tuning characteristics.

直線으로 선형化 시켰다. 따라서 이렇게 선형된 直線式들의 常數들만을 記憶시키고 마이크로프로세서로써 튜닝電壓을 計算하면 임의의 채널의 튜닝전압  $V$ 는 채널 번호를  $N$ , 그리고 그 채널이 속한  $i$  번째의 直線式的 기울기 및 절편을 각각  $a_i$  및  $b_i$  라고 할때

$$V = a_i N + b_i + \Delta V, \quad (i = 1, 2, 3, \dots, 7)$$

이 되어서 채널 番號만 알면 쉽게 튜닝 電壓이 合成될 수 있다.

(2) 블록圖 및 시스템 흐름圖

그림 3은 本 論文에서 提案된 全채널 直接接近選

局回路의 블록圖이다. 이는 마이크로프로세서 (SDK-85, Intel)를 中心으로 텔레비전 内部와 연결하기 위한 D/A 변환기와 직류증폭기, 튜닝포인트 검출회로, 밴드스위칭회로, AFT機能정지회로, 그리고 채널 번호를 表示하기 위한 表示機, 채널選局命令을 받아들이는 키보오드 回路 등으로 이루어진다.

임의의 채널 番號가 키보오드에 入力되면 그림 4와 같은 시스템 흐름圖와 같이 選局이 이루어지게 하였다. 즉 마이크로프로세서는 들어온 채널 番號를 表示機에 表示한 다음 各々 그 所屬 밴드를 判斷하고

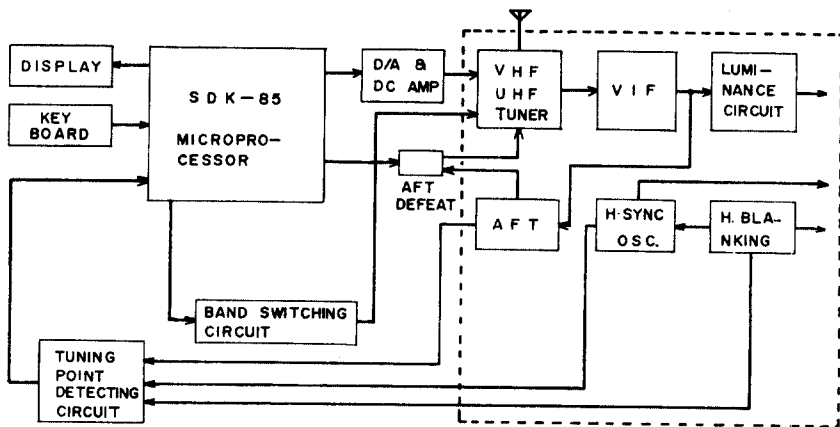


그림 3. 마이크로프로세서를 이용한 電壓合成方式의 選局回路 블록도

Fig. 3. Block diagram of voltage synthesizer using microprocessor.

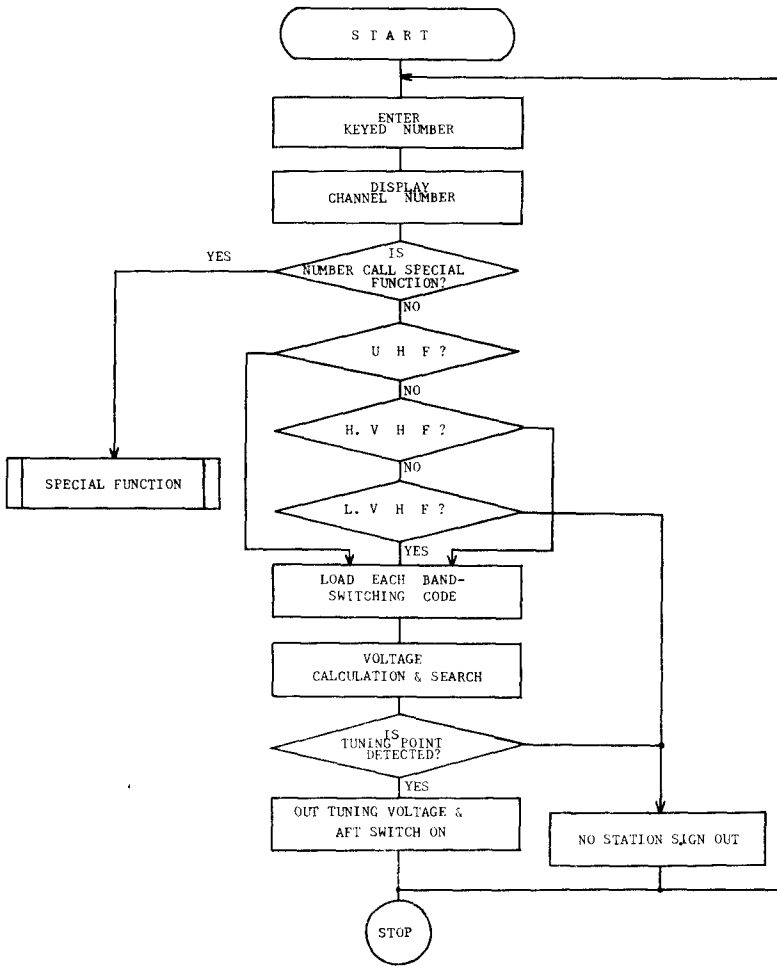


그림 4. 시스템 흐름圖  
Fig. 4. System flow chart.

튜닝電壓을 計算한다.

計算된 튜닝電壓은  $\frac{A'_1}{2}$  (VHF 일 경우) 혹은  $\frac{A'_2}{2}$  (UHF 일 경우)의 電壓偏差를 없애기 爲해서 그림 5와 같이 最大值가  $A'_1$  혹은  $A'_2$  값을 갖는 範圍 內에서 探索過程을 거치게 하였다.

探索 途中 튜닝포인트 검출回路에서 튜닝펄스가 얻어지면 그림 5의 p 점에서 마이크로프로세서에다 인터럽트(interrupt)를 걸어 探索을 停止시켰다. 하나의 探索週期 동안에 튜닝펄스가 얻어지지 않는 채널에 對해서는 放送信號가 없다는 表示로서 表示機를 감박여서 알려준다.

키에서 入力되는 16진수의 숫자중 0에서 9까지는 채널番號로 받아 들이고 F는 NOP(no operation)으로 使用하는 한편, A, B, C, D 및 E는 마이크로프로세서를 利用한 電子튜너의 特性을 살릴 수 있는 特別機能으로 活用 할 수 있도록 프로그램을 작성 하였다. 本 論文에서는 이中 A와 B 숫자를 利用하여 A를 누르면 任意의 채널을 中心으로 채널番號가 하나씩 增加되며 튜닝이 이루어지고, B를 누르면 反對쪽으로 스캐닝하며 튜닝이 이루어지게 하였으며, 처음 전원을 ON했을 때는 채널 2가 選局되게 하였다.

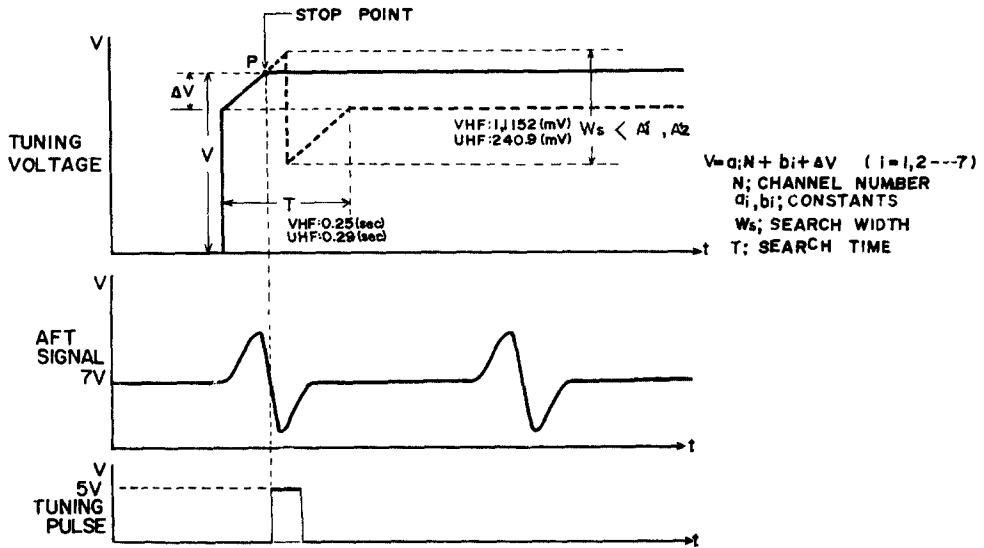


그림 5. 탐색과정圖

Fig. 5. Motion of search process.

(3) 튜닝 포인트 檢出

正確한 튜닝지점에서 튜닝펄스를 얻기 위하여 그림 6(a)와 같이 회로를 構成하였으며, 그림 6(b)에 회로 各部分의 波形을 보였다. 텔레비전으로 부터 나온 水平同期信號 및 블랭킹 信號를 그림 6(a)의 D와 E端子에 各各 連結하여 이들의 一致點을 求하고 AFT 응답曲線中 VIF 搬送波에 依한 S 曲線 內의 捕獲區間(capture range)의 中點이 同時에 나타날때 하나의 튜닝펄스 I 波(그림 6(b))가 얻어지도록 하였다.

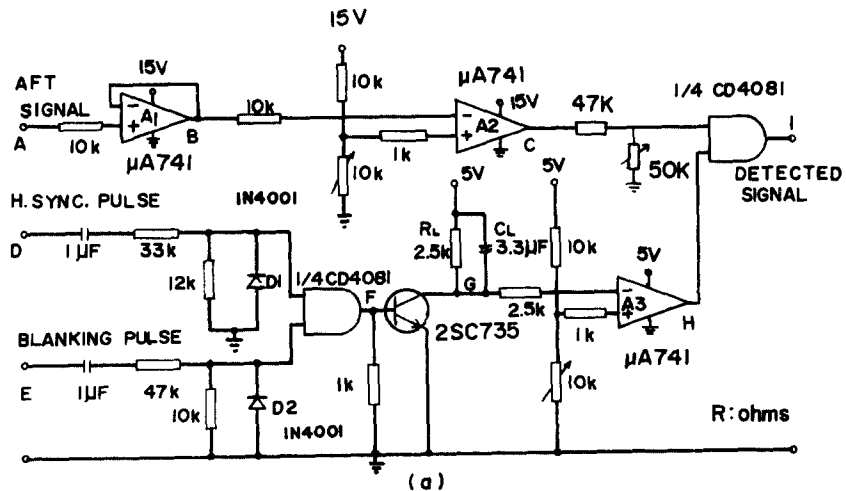
(4) 밴드스위칭 (band switching) 및 AFT 機能 停止 (AFT defeat)

채널 番號만을 入力하게 되는 本 全채널 直接接近

選局方式에서 밴드스위칭과 AFT 機能停止를 爲한 回路는 그림 7의 (a) 및 (b)와 같이 構成하였으며 그림(c)에는 (a) 및 (b) 回路에 供給할 2진코드를 끌어낸 SDK-85의 I/O 포트(port)를 나타내었다. 튜닝電壓은 21H와 22H의 두 포트를 合한 16 비트中 밴드스위칭 2 비트를 除外한 14 비트로 하여 비트당 튜닝전압 分解能이 1.52 (mV)가 되게 하였다.<sup>[8]</sup>

(5) 全體回路

그림 8에 以上에 設計한 回路들이 마이크로프로세서와 連結된 하드웨어를 보였다. 이中 키오보드와 디스플레이 LED 및 디스플레이 인터페이스 IC 8279는 프로그램 邊行時에 使用하지 않고 RAM의 I/O 포



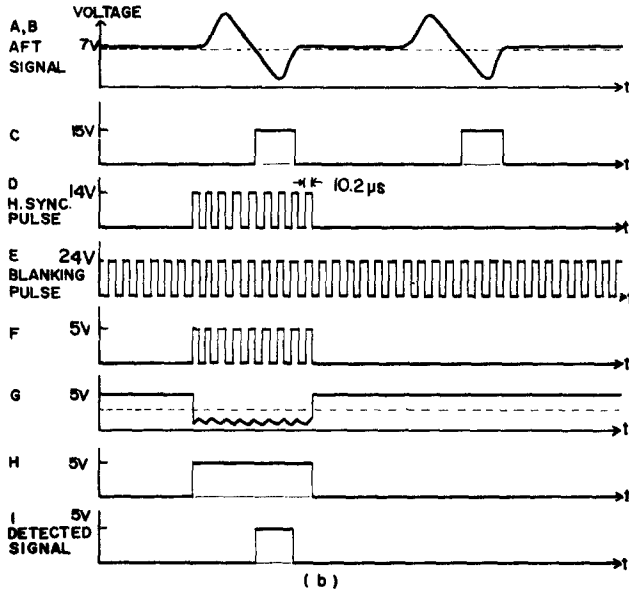


그림 6. (a) 튜닝펄스 검출 회로와 (b) 회로内の 波形  
 Fig. 6. (a) Tuning pulse detecting circuit and (b) Waveforms in the tuning pulse detecting circuit.

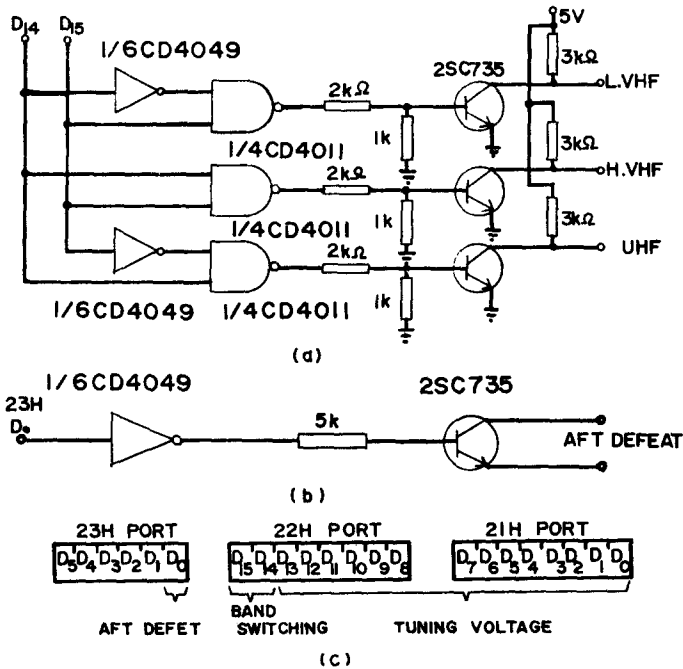


그림 7. (a) 밴드스위칭 회로와  
 (b) AFT 기능 정지 회로 및 (c) 포트할당  
 Fig. 7. (a) Band switching circuit, and (b) AFT defeat circuit, and (c) port assignments.

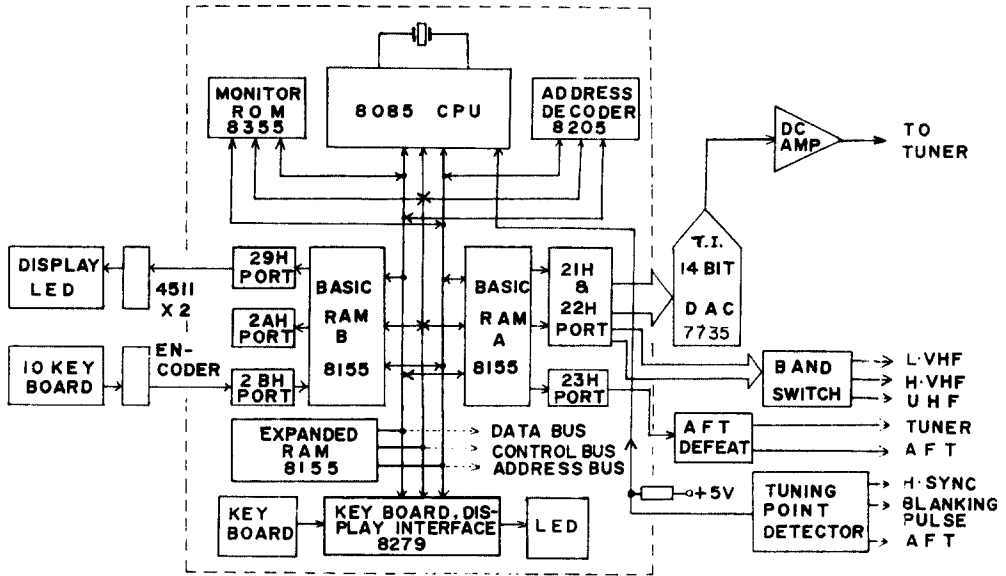


그림 8. 마이크로프로세서와 주변 인터페이스 回路와의 連結

Fig. 8. Connections between microprocessor and its interface circuits.

트에 別個의 2 디지털 디스플레이와 12 키보오드를 構成, 連結함으로써 CPU와 直接 關聯을 갖게 하여 選局回路의 簡素化를 꾀하였다.

그림 9가 全體回路이며 本 回路에 관한 프로그램은 부록에 실는다.

### 3. 結果 및 考察

本 實驗에 使用한 텔레비전 (Heathkit, GR-2000 型) 의 바랙터 튜너의 特性을 조사하고 이를 線形化시킨 結果를 그림 10에 보였다. 폭 0.8 [MHz] 로 測定된 AFT 回路의 特性이 考慮된  $A_1$  및  $A_2$  는 各各 1,152 [mV] 및 241[mV] 였다. 本 論文에서 作成한 프로그램에 使用된 記憶量은 589 바이트이었고, 이中 線形化에 따른 直線式들의 常數를 記憶시키는 에는 28 바이트가 所要되었으며 이는 82 채널 전체의 튜닝電壓을 記憶시키는데 必要한 164 바이트의 17[%] 로 감소된 것이다. 本 選局回路의 튜닝이 안정하게 이루어 질 수 있는 探索時間의 最小值를 記憶오실로스코프 (Tektronix, 7633 型) 를 利用하여 實驗의으로 求한 結果, VHF 帶에서 0.25 [sec/search cycle], 그리고 UHF 帶에서는 0.29[sec/search cycle] 을 각각 얻었다.

### 4. 結 論

마이크로프로세서를 利用한 電壓合成方式의 텔레비

전 채널 選局回路를 設計하였다.

텔레비전 채널 全帶域을 10 키이로써 直接接近選局이 되면서 채널의 實際番號가 表示되는 回路와, 마이크로프로세서와의 인터페이스 回路를 設計하였고 이에 必要한 프로그램을 作成하였다.

自動探索에 依해 항상 正確한 미세튜닝 지점을 확보하는 本 回路의 튜닝속도는 VHF 의 境遇 0.25 [sec/search cycle] 이었고 UHF는 0.29 [sec/search cycle] 이었다. 또한 밴드스위칭과 AFT 機能정지 및 放送이 없을 境遇의 表示를 自動的으로 行할 수 있었고 2 키이에 依한 順次的 選局이 實現되었다.

線形화된 채널 對 同調電壓曲線의 常數를 記憶시키기 爲해 使用된 마이크로프로세서의 記憶量은 28 바이트였으며, 이는 全채널 튜닝電壓을 記憶시키는데 必要한 164 바이트에 比하면 17[%] 정도에 不適當한 것이다.

### 參 考 文 獻

1. Arthur N. Brog, "A Low Cost Varactor Tuning System for Television", IEEE Trans. Consumer Electronics, Vol. CE-24, No. 1, pp. 68-74 Feb. 1978.
2. T. Fujimura, "Low Cost Digital Tuning

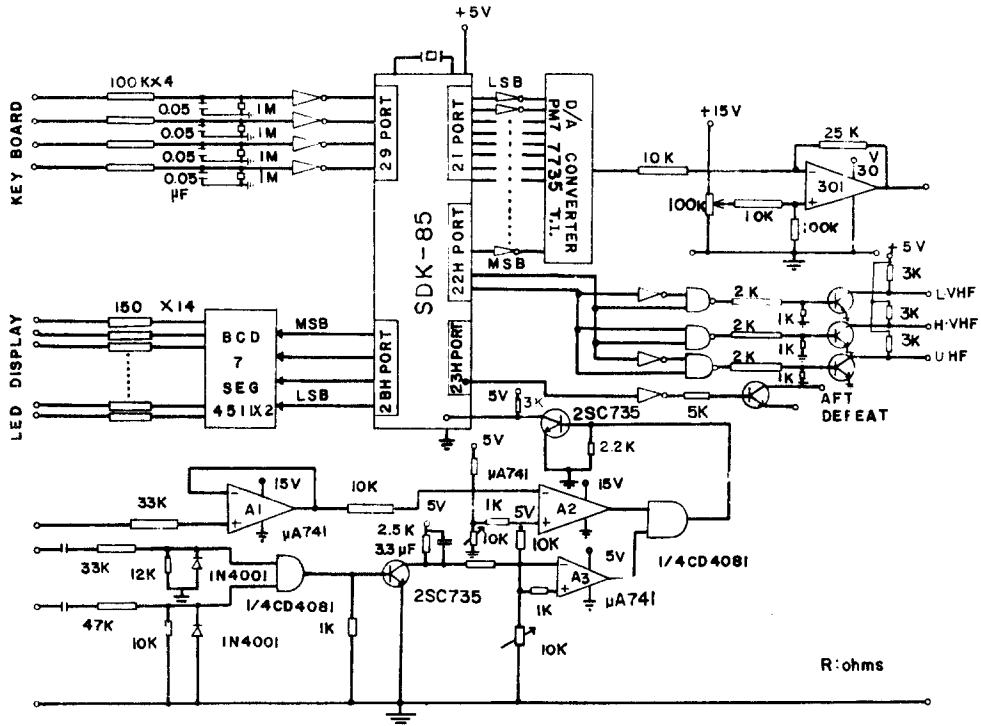


그림 9. 構成型 全體回路  
Fig. 9. Circuit of realized system.

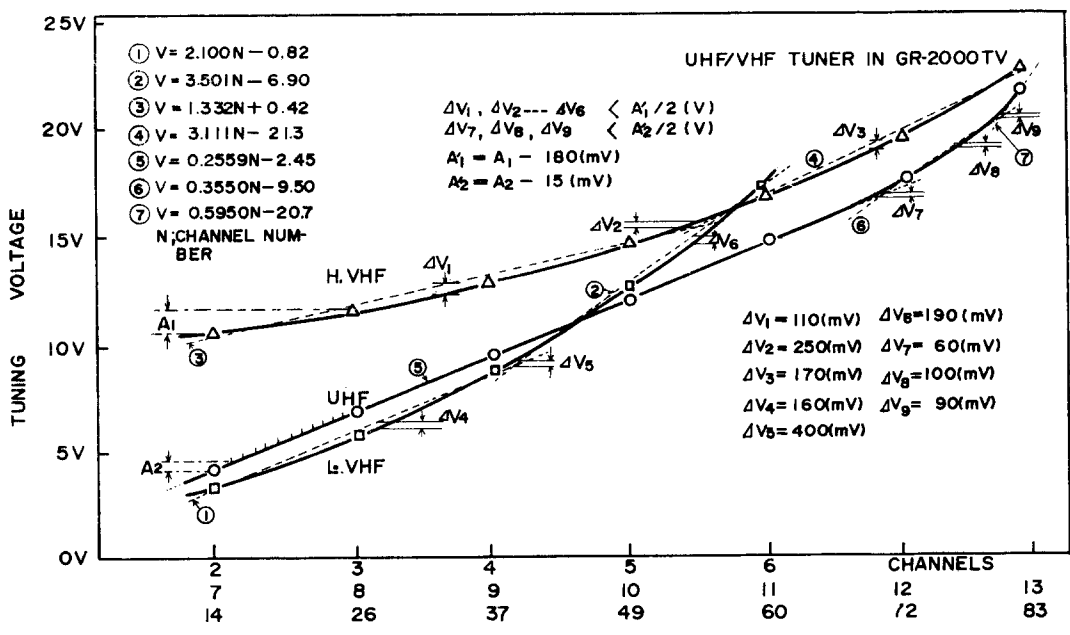


Fig. 10. Linearized values of varactor tuning characteristics.



- System with Full-function Automatic Search Preset", IEEE Trans. Consumer Electronics, Vol. CE-24, No. 4, pp. 545-551, Nov. 1978.
- M. Sasaki, M. Fujita, S. Makino, "One Chip Controlled Voltage Synthesizer TV Tuning System", IEEE Trans. Consumer Electronics, Vol. CE-24, No. 1, pp. 56-71, Feb. 1978.
  - T. R. Rzeszewski, Y. Sakamoto, "Microcomputer Controlled Frequency Synthesizer for TV", IEEE Trans. Consumer Electronics, Vol. CE-24, No. 2, pp. 145-153, Feb. 1978.
  - Melvin Hendrickson, Richard Merrell, "Channel - calculating Logic for a TV Tuning System", IEEE Trans. Consumer Electronics,

- Vol. CE-24, No. 3, pp. 364-374, Feb. 1978.
- N. P. Doyle, T. B. Mill, "The Receiver Tuning System of The Future", IEEE Trans. Broadcast and Television Receivers, Vol. BTR-15, No. 2, pp. 220-222, July, 1969.
  - W. W. Evans, K. R. Wolling, J. B. George, B. W. Beyers, "Direct Address Television Tuning and Display System Using Digital MOS Large Scale Integrarion", IEEE Trans. Consumer Electronics, Vol. CE-22, No. 4, pp. 267-278, Nov. 1976.
  - 林田静外, "マイコンのテレビジョン 受像機への應用", 東芝レビュー-33卷 11號, pp. 900-904, 1978. 2.

Program of Voltage Synthesizer for TV channel selection

```

** MAIN PROGRAM **
ORG 2000H
LXI SP,20C8H
L1: IN 2BH
MOV C,A
PUSH E
PUSH D
LXI H,FF10H
CALL DELAY
POP D
POP B
MOV A,C
CMP E
JZ L1
MOV E,A
ANI FOH
SUI AH
CALL SPEC.
MVI A,OLR
CMP L
JZ L2
MVI L,OLH
MOV A,H
RLC
RLC
RLC
ORA OFH
MOV H,A
MVI A,03H
OUT 28H
MOV A,H
OUT 29H
SUI OFH
MOV D,A
JMP L1
L2: MVI L,00H
MOV A,H
ORA D
S1: MOV D,A
S2: STA 28FFH
MVI A,03H
OUT 28H
MOV A,D
OUT 29H
PUSH D
CALL HEX.
MOV A,D
SUI 0EH
JP J1
MOV A,D
SUI 07H
JP J2
MVI E,80H
MOV A,D
SUI 05H
JP L.VHF2

L.VHF1: MOV A,D
SUI 02H
MOV D,A
LXI H,0A31H
LXI B,0560H
CALL V.CAL.
JMP SEARCH
L.VHF2: MOV D,A
LXI H,1852H
LXI B,08F6H
CALL V.CAL.
JMP SEARCH
J2: MVI E,00H
MOV A,D
SUI 09H
JP H.VHF2
H.VHF1: LXI H,0899H
LXI B,0368H
CALL V.CAL.
JMP SEARCH
H.VHF2: MOV A,D
SUI 09H
MOV D,A
LXI H,117C7H
LXI B,07F6H
CALL V.CAL.
JMP SEARCH
J1: MVI E,40H
MOV A,D
SUI 50H
OUT 28H
JP UHF3
MOV A,D
SUI 48H
JP UHF2
UHF1: MOV A,D
SUI 14H
MOV D,A
LXI H,8312H
LXI B,00A7H
CALL V.CAL.
JMP SEARCH
UHF2: MOV A,D
SUI 32H
MOV D,A
LXI H,151BH
LXI B,00B9H
CALL V.CAL.
JMP SEARCH
UHF3: MOV A,D
SUI 32H
MOV D,A
LXI H,8,0810H
LXI B,0186H
CALL V.CAL.
SEARCH: MOV A,H
ANI 3FH
ORA E
MOV A,H
MVI A,08H
SIM
EI
MVI B,00H
L3: LXI D,0000H
L4: MOV A,H
ANI COH
CPI 40H
JZ L6
MOV A,E
CPI 79H
J3: JNZ L5
MVI A,H
MVI A,00EH
CPI 40H
JZ L7
MOV A,D
CPI 01H
J4: JZ J6
MVI A,03H
L5: OUT 20H
MOV A,H
OUT 22H
MOV A,L
OUT 21H
INX H
INX D
PUSH B
PUSH D
PUSH D
MVI A,00H
ORA L
JNZ L12
MVI L,OLH
MVI A,03H
OUT 28H
MOV A,B
OUT 29H
JMP L11
L12: MVI A,03H
OYT 28H
MVI A,FFH
OUT 29H
MVI L,00H
IN 2BH
CPI FFH
JNZ J9
JMP L11
J9: MOV E,C
MVI C,00H
JMP ORG
**SUBROUTINE HEXADECIMAL CONVERSION**
HEX: MOV B,D
MOV A,B
ANI FOH
MOV ,B,A

SSB C
MOV L,A
MOV A,H
SSB B
MOV H,A
MVI B,01H
JMP L3
L6: MOV A,E
CPI 4FH
JNE J3
L7: MOV A,D
CPI 00H
JMP J4
L8: LXI D,00EFH
JMP J5
L9: MVI A,4FH
JMP J7
L10: MVI A,00H
JMP J8
NO STN
POP D
MOV B,D
MOV A,C
MOV C,E
L11: MVI L,00H
PUSH B
PUSH D
LXI D,10B5H
CALL DELAY
POP D
POP B
MVI A,00H
ORA L
JNZ L12
MVI L,OLH
MVI A,03H
OUT 28H
MOV A,B
OUT 29H
JMP L11
L12: MVI A,03H
OYT 28H
MVI A,FFH
OUT 29H
MVI L,00H
IN 2BH
CPI FFH
JNZ J9
JMP L11
J9: MOV E,C
MVI C,00H
JMP ORG
**SUBROUTINE HEXADECIMAL CONVERSION**
HEX: MOV B,D
MOV A,B
ANI FOH
MOV ,B,A

L13: MOV A,B
CPI 00H
JZ J10
SSB B
MOV A,B
ANI FOH
MOV B,A
MOV A,D
SUI 06H
MVI D,A
JMP L13
J10: RET
**SUBROUTINE DECIMAL CONVERSION**
DEC: MVI C,00H
MOV B,D
L14: ANI 00H
MOV A,D
SUI 0AH
JM J11
MOV B,A
CALL DEC.
STA FF28H
LXI D,20F8H
CALL DELAY
POP D
POP B
LDA FF28H
MVI E,00H
JMP J19
L16: MVI A,53H
JMP J17
J18: MOV A,D
INR A
CPI 53H
JP J17
JMP J17
**SUBROUTINE VOLTAGE CALCULATION**
V.CAL: MOV A,D
L15: JZ J12
DAD B
DCR A
JMP L15
L12: RET
**SUBROUTINE SPECIAL FUNCTION**
SPEC: LDA FE28H
CPI 01H
JZ J13
MVI A,01H
STA FE28H
MVI A,02H
JMP SI
J13: MVI A,FAH
CMP C
JZ J14H
MVI A,FBH
CMP C
JZ J15
JMP L1
J14: MVI B,10H
J16: MVI B,20H
J16: MOV A,B
STA FD28H
PUSH B
PUSH D
MOV D,A
CALL HEX.
LDA FD28H
CPI 10H
JZ J18H
MOV A,D
DCR A
CPI 02H
JM L16
J17: MOV D,A
CALL DEC.
STA FF28H
LXI D,20F8H
CALL DELAY
POP D
POP B
LDA FF28H
MVI E,00H
JMP J19
L16: MVI A,53H
JMP J17
J18: MOV A,D
INR A
CPI 53H
JP J17
JMP J17
**RST 7.5 ROUTINE**
POP D
MVI A,03H
OUT 20H
MVI A,01H
OUT 23H
JMP ORG
    
```