論文 83 - 20 - 4 - 2

9600 BPS Modem의 復調器와 Equalizer에 관한 硏究

(On the Design of Demodulator and Equalizer of 9600 BPS Modem)

張 椿 瑞*, 殷 鍾 官**
(Choon Seo Jang and Chong Kwan Un)

要 約

本 論文에서는 전송 속도가 9600 bps인 data modem의 복조기와 equalizer의 효과적인 構成에 대하여 연구하였으며, finite word length 효과가 equalizer 動作에 미치는 영향을 提示하였다.

복조기에는 tap수가 37개인 decimation filter를 사용해서 symbol당 곱셈 횟수를 크게 줄였는데 이때 equalizer 動作에 있어 充分한 結果를 얻을 수 있음을 알 수 있었다.

주파수 offset이 存在할 때 1차 반송파 위상 추적 loop와 2차 반송파 위상 추적 loop의 性能을 비교하였고, word length를 각각 8 bit, 12 bit 및 16bit로 變化시켰을 境遇 equalizer 평형상태 MSE(mean square error)의 變化 및 tap 적응을 위한 최적 step size와 tap수를 提示하였다.

Abstract

In this paper effective methods of demodulation and equalization in a 9600 bps modem have been studied. To reduce the number of multiplications required per symbol in demodulation, the method of using a decimation filter is presented. In the equalizer the optimum step size and the steady state mean-squared error (MSE) are obtained from computer simulation results. The performance of the first-order carrier phase tracking loop is compared with that of the second-order loop when carrier frequency offset exists. In addition, the finite word length effects in the equalizer are studied.

I. 序 論

전송속도가 9600 bps 정도의 高速 bata modem 에서 복조기와 equalizer 部分은 신호 처리 과정에서 매우 많은 곱셈 횟수를 필요로 하며 실제 hardware로 system을 構成하여 動作시킬 때 수행 시간의 대부분을 차지하므로 이 部分의 효과적인 構成이 전체 modem system에서 매우 중요한 요소라 하겠다.

高速 modem의 equalizer는 주로 ADFE(adaptive decision feedback equalizer) 형태로서,[1,2] 동시 추정 방법(joint estimation algorithm)에 의해 equalizer tap 계수적응과 위상 추적이 同時에 행하여 지는데 이때 주파수 offset 등의 주파수 變動을 效果的으로 보상하기 위한 위상 추적 loop(carrier phase tracking loop)의 형태가 고려되어야 한다.[3,4] Equalizer tap 계수적응과 위상 추정에 使用되는 step size는 equalizer 動作은 매우 重要한 要素이며 그밖에도 equalizer 動作은 finite word length에 의한 영향을 매우 크게 받는다.[5]

本 論文에서는 CCITT 권고 V.29에 의한 9600 bps modem에 있어서 복조기 動作時 symbol 당의 곱셈수를 줄이기 위한 방법과 equalizer를 效果的으로 動作시키기 위한 最小限의 복조 filter tap 및 주파수 off-

*正會員, 金鳴工科大學 電子工學科
(Dept. of Elec. Eng., Kum oh Institute of Technology)
**正會員, 韓國科學技術院 電氣 및 電子工學科
(Dept. of Electrical Eng., KAIST)
接受日字 : 1983年 3月 21日

set을 처리하기 위한 위상 추적 loop의 형태를 提示한다. 또 finite word length 效果를 고려했을 때의 최적 step size 및 equalizer tap 수와 word length를 變化시켰을 때 평형상태 MSE의 變化를 computer simulation 結果로 提示한다.

Ⅱ. 복조回路

CCITT 권고 V.29에 의한 9600 bps modem의 경우 반송 주파수 f_0는 1.7 KHz이고, symbol 주파수 f_B는 2.4 KHz이며 QAM(quadrature amplitude modulation) 변조방식을 채용한다.

本 論文에서는 interpolation factor를 6으로 하고 sampling 주파수 f_s를 14.4 KHz로 하였다. QAM coherent 복조回路는 그림 1과 같고 이때 전송선이 理想的이고 잡음이 없다고 假定하면 受信된 sample

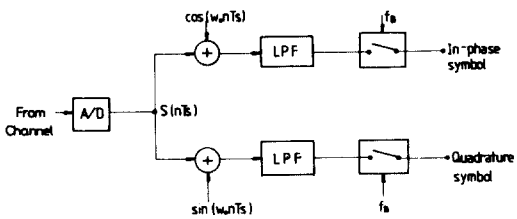

그림 1. QAM 복조회로
Fig. 1. QAM demodulator.

S(nTs)는

$$S(nT_s)=x(nT_s)\cos\omega_0 nT_s+y(nT_s)\sin\omega_0 nT_s \quad (1)$$

이다. 여기서 T_s는 sampling 주기이고 $x(nT_s)$와 $y(nT_s)$는 각각 QAM 변조기의 in-phase 成分과 quadrature 成分이다.

$S(nT_s)$에 각각 $\cos\omega_0 nT_s$와 $\sin\omega_0 nT_s$를 곱하면

$$S(nT_s)\cos\omega_0 nT_s=x(nT_s)\cos^2\omega_0 nT_s + y(nT_s)\sin\omega_0 nT_s\cos\omega_0 nT_s \quad (2)$$

$$S(nT_s)\cdot\sin\omega_0 nT_s=x(nT_s)\cos\omega_0 nT_s \sin\omega_0 nT_s+y(nT_s)\sin^2\omega_0 nT_s \quad (3)$$

이 되고 식 (2), (3)으로 나타난 信號를 low-pass filtering(LPF)하면 base band 신호를 얻는다. Filtering 과정에서 symbol 곱샘수를 크게 줄이기 위해서는 decimation filter를 사용하는 것이 바람직하다. Decimation filter(그림 2의 filter Ⅰ과 Ⅱ를) 포함한 복조회로가 그림 2에 그려져 있다.

여기서 필터Ⅰ, 필터Ⅱ의 impulse response를 각각 $h_1(nT_s)$, $h_2(nT_s)$라 하면

$$h_1(nT_s)=2h_L(nT_s)\cos\omega_0 nT_s \quad (4)$$

$$h_2(nT_s)=2h_L(nT_s)\sin\omega_0 nT_s \quad (5)$$

이고, $h_L(nT_s)$는 FIR LPF의 impulse response이다. 복조된 in-phase 成分과 quadrature 成分을 각각 $\hat{X}(nT_B)$, $\hat{Y}(nT_B)$라 하면

$$\hat{X}(nT_B)=\{S(nT_s)*h_1(nT_s)\}_D\cdot\cos\omega_0 nT_B + \{S(nT_s)*h_2(nT_s)\}_D\cdot\sin\omega_0 nT_B \quad (6)$$

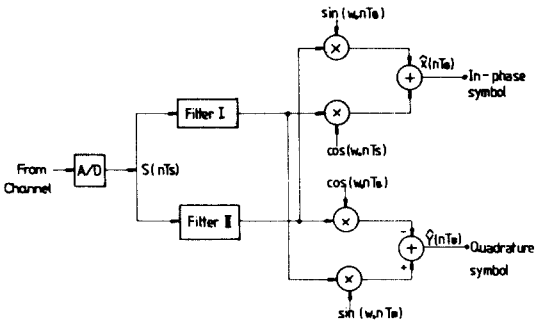

그림 2. Decimation filter를 사용한 복조회로
Fig. 2. Demodulator with decimation filter.

$$\hat{Y}(nT_B)=\{S(nT_s)*h_1(nT_s)\}_D\cdot\sin\omega_0 nT_B - \{S(nT_s)*h_2(nT_s)\}_D\cdot\cos\omega_0 nT_B \quad (7)$$

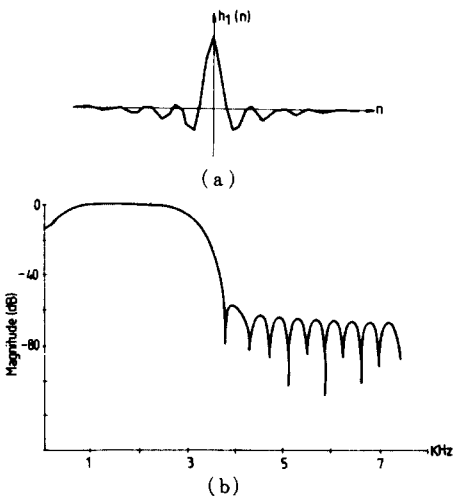

그림 3. (a) Filter Ⅰ의 impulse response
(b) Filter Ⅰ의 주파수 response
Fig. 3. (a) Impulse response of filter I.
(b) Frequency response of filter I.

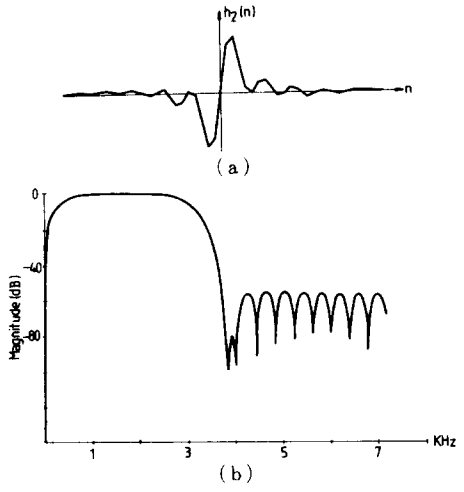

그림 4. (a) Filter Ⅱ의 impulse response
(b) Filter Ⅱ의 주파수 response

Fig. 4. (a) Impulse response of filter Ⅱ.
(b) Frequency response of filter Ⅱ.

이고 $|S(nT_s) * h_1(nT_s)|_D$는 受信된 sample $S(nT_s)$와 $h_1(nT_s)$가 decimation 형태로 convolution된 것임을 나타낸다. 이때 한 symbol당의 곱셈수는 filter tap수 N이 홀수일때 $2\times(2+\frac{N+1}{2})$이고 equalizer를 效果的으로 動作시키기 위한 最小한의 tap 수는 computer simulation 결과 37이었다.

그림 3 과 그림 4 에 LPF의 cutoff 주파수를 1.4 KHz, filter tap 수를 37로 할때 filter Ⅰ과 filter Ⅱ의 impulse 및 주파수 response를 각각 나타내었다.

Ⅲ. Equalizer

高速 modem의 equalizer에는 ALE(adaptive linear equalizer)에 비해 평형 상태에서의 MSE가 3 dB 이상 좋은 ADFE가 주로 사용된다.[1],[2] ADFE는 MSE를 cost함수로 해서 이 값을 最小化 시키기 위한 方法으로서 gradient following algorithm을 使用하며[4,6] 이때 equalizer tap 계수와 반송파 位相이 동시에 추적된다. 반송파 位相 추적 loop를 포함한 ADFE의 構成은 그림 5와 같다.

A_n을 송신기에서의 n 번째 symbol, $H(nT_s)$를 송신 roll-off filter와 전송선의 등가 impulse response 라 하고 θ_n을 위상변동, N_n을 잡음 成分이라 하면 受信된 Sample $S(nT_s)$는 식(8)로 표시된다.

$$S(nT_s)=\mathrm{Re}\{A_n * H(nT_s)\, e^{-j(\omega_0 nT_s+\theta_n)}\}+N_n \quad (8)$$

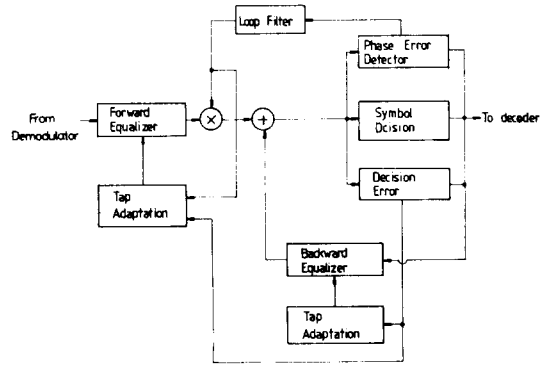

그림 5. ADFE의 구조

Fig. 5. Structure of ADFE.

복조 회로 filter의 impulse response와 $H(nT_s)$와 등가 impulse response를 $H'(n)$이라 하면 복조된 symbol X_n은 식(9)로 주어진다.

$$X_n=(A_n * H'(n)\, e^{-j(\omega_0 nT_s+\theta_n)}+N_n)\, e^{j\omega_0 nT_s} \quad (9)$$

n번째 시간 구간에서의 equalizer tap 계수 vector를 W_n, equalizer 入力신호 vector를 X_n, 위상추적 loop의 出力을 $\hat{\theta}_n$이라 하면 equalizer 出力 Y_n은 다음과 같다.

$$y_n=W_n^T \cdot \mathbf{X}_n \cdot e^{j\hat{\theta}_n} \quad (10)$$

여기서 W_n^T는 W_n의 transpose를 나타낸다. 이때 MSE는 다음과 같이 주어진다.

$$MSE=E\{(y_n-A_n)^2\}=E\{(W_n^T \cdot \mathbf{X}_n e^{j\hat{\theta}_n}-A_n)^2\} \quad (11)$$

여기서 $E(\cdot)$는 기대치를 나타낸다. 이때 tap 계수 vector W와 위상추적 loop 出力 $\hat{\theta}_n$의 최적 적응 과정은 gradient following algorithm에 의해 다음과 같이 얻어진다.

$$W_{n+1}=W_n+\triangle_1 E\{\mathbf{X}_n^*(A_n-y_n) \cdot \exp(-j\hat{\theta}_n)\} \quad (12)$$

$$\hat{\theta}_{n+1}=\hat{\theta}+\triangle_2 E\{\mathrm{Im}(A_n Y_n^*)\} \quad (13)$$

여기서 $\triangle_1$과 $\triangle_2$는 각각 step size이다. 실제 modem 動作시 수신기에서 A_n을 알 수 없으므로 decision된 symbol을 使用하며, expension 대신 unbiased estimate를 사용하는데 이때 backward equalizer 入力신호는 decision된 symbol들이므로 실제의 tap 적응을 위한 식은 다음과 같이 주어진다.

forward equalizer :

$$W_{n+1}=W_n+\triangle_F\{\mathbb{X}_n^*(D_n-y_n)\exp(-j\hat{\theta}_n)\} \quad (14)$$

backwardequalizer :

$$W_{n+1}=W_n+\triangle_B\{D_n(D_n-y_n)\} \quad (15)$$

위상 추적 loop :

$$\hat{\theta}_{n+1}=\hat{\theta}_n=\alpha\, I_m(D_n\cdot y_n^*) \quad (16)$$

여기서 $\triangle_F$는 forward equalizer step size, $\triangle_B$는 backward equalizer step size, a 는 위상추적 loop의 step size이고 D_n은 n 번째 시간 구간에서의 decision symbol vector이다. 식(16)에서 $I_m(D_n y_n^*)$ 은 位相誤差에 해당하므로 위상추적 loop는 first-order의 디지탈 phase locked loop(DPLL)으로 동작한다.[7] 이때 반송 주파수에 주파수 offset이 존재할 경우 이를 完全히 보상하지 못하므로 loop filter를 使用해서 second-order인 위상추적 loop를 構成하면 이를 해결할 수 있다. 이 때의 位相 추정의 식은 다음과 같으며 그림 6에 구조를 보였다.

$$\hat{\theta}_{n+1}=\hat{\theta}_n+\alpha\, I_m(D_n Y_n^*)+\sum_{i=1}^{n}\beta\, I_m(D_i\cdot y_i^*) \quad (17)$$

위상 추적 loop가 first-order와 second-order일때의 동작비교는 V 장에서 토의한다.

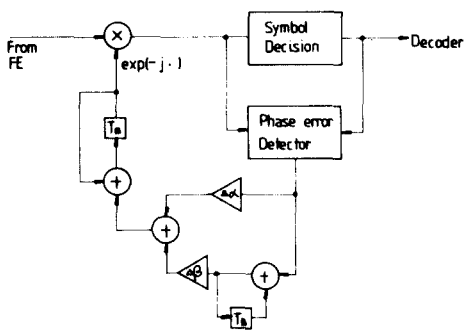

그림 6. 2 차 위상 추적 loop의 구조

Fig. 6. Structure of the second-order phase tracking loop.

Ⅳ. Finite Word Length 效果

Modem을 finite word length로 구성할 경우 위상변동에 의한 영향을 무시하면 tap 적응과정에서 tap 계수 수정량 $\triangle\omega$가 다음식을 만족할 때 tap 조정이 멈춘다.

$$\triangle\omega=|\triangle\cdot(D_n-Y_n)\cdot X_n|<2^{-b} \quad (18)$$

여기서 $\triangle$는 step size이고 b 는 부호 bit을 제외한 bit 수이다. 이식에서 error 성분인 D_n-y_n의 값은 step size가 증가할수록 감소한다. 그러나 평형상태에서의 excess MSE는 step size가 증가함에 따라 증가한다. channel correlation matrix C 가 다음 식으로 주어질 때

$$C=\frac{E(\mathbb{X}_n\cdot\mathbb{X}_n^*)}{E(|A_n|^2)} \quad (19)$$

(여기서 $\mathbb{X}_n^*$는 $\mathbb{X}$의 complex conjugate)

ν_{min}을 C의 최소 eigen value, ν_{max}를 C의 최대 eigen value라 하면 최적 step size $\triangle$opt는 다음 식과 같다.

$$\triangle\text{opt}=\left(\frac{2^{-2b}\cdot\nu_{min}}{N\cdot X_{rms}^4}\right)^{\frac{1}{3}} \quad (20)$$

이때 N은 equalizer의 tap 수이다.

Equalizer의 k 번째 tap에서의 round-off 잡음을 $e_k(n)$ 출력단까지의 impulse response를 $h_k(n)$이라하면, $e_k(n)$에 의한 출력잡음 성분 $E_k(n)$은

$$E_k(n)=\sum_{m=0}^{n}h_k(m)e_k(n-m) \quad (21)$$

이다. $E_{k,n}$의 variance를 $\sigma_k^2(n)$이라 하면 전체 잡음 σ_0^2은

$$\sigma_0^2=\sum_k\sigma_k^2(n)=\sum_k\{E[\sum_{m=0}^{n}h_k(m)e_k(n-m)\times\sum_{l=0}^{n}h_k(l)e_k(n-l)]\} \quad (22)$$

이다. 이때 equalizer의 구성상 $h_k(n)=\delta(n)$ 이고 round-off 잡음의 variance는 $\frac{2^{-2b}}{12}$이므로 전체 잡음 variance는 다음과 같다.

$$\sigma_0^2=\frac{2^{-2b}}{12}N \quad (23)$$

Finite word length가 equalizer 동작에 미치는 전체적인 영향은 다음 장에 제시한다.

Ⅴ. Computer Simulation 結果

Word length가 12 bit일 때 위상 추적 loop간의 동작을 그림 7 과 그림 8에 보였다. 그림 7 은 1 차 loop의 경우로써 초기위상차 $Ph_0=60°$ 위상 jitter peak $Jit=10°$ jitter 주파수 $F_j=60$Hz이고 주파수 offset $F_{off}=0$일 때와 $F_{off}=7$ Hz일때의 결과이다.

주파수 offset이 있는 경우 평형상태에서의 위상차가 15°정도 생긴다. 그림 8 은 2 차 loop의 경우로써 1 차 loop일때와 동일한 조건하의 것이다. 2 차 loop에서는 주파수 offset이 완전히 보상됨을 알 수 있다. 그림 9 에 word length가 12 bit이고 주파수 offset이

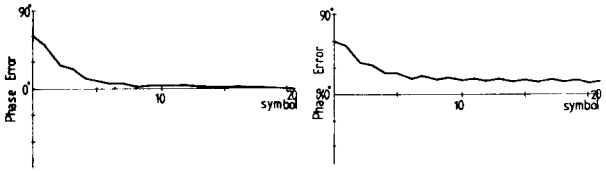

그림 7. 1차 위상 추적 loop의 동작
(a) 주파수 offset=0
(b) 주파수 offset=7 Hz

Fig. 7. Performance of first-order phase tracking loop.
(a) Frequency offset=0
(b) Frequency offset=7 Hz

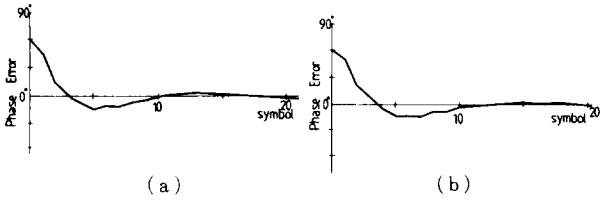

그림 8. 2차 위상 추적 loop의 동작
(a) 주파수 offset=0
(b) 주파수 offset=7 Hz

Fig. 8. Performance of second-order phase tracking loop.
(a) Frequency offset=0
(b) Frequency offset=7 Hz.

7 Hz일때 세개의 다른 step size에 대해서 equalizer의 MSE를 나타내었다. 이때 forward와 backwarde-qualizer tap수는 각각 8개이다. 그림 9에서 560번째 symbol까지는 미리 정해진 형태의 동기신호 구간이고 561 symbol부터 실제의 data이다.

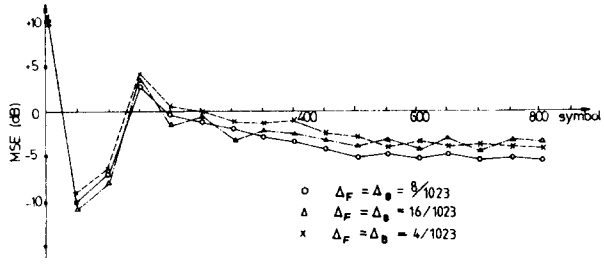

그림 9. Step size 변화시의 equalizer MSE

Fig. 9. MSE of equalizer with variations in step size.

동기신호후 약 300 symbol 정도의 signal constellation을 그림10에 보였다.

equalizer 출력단에서의 모든 symbol들이 decision point 근방에 몰려 있음을 볼 수 있다. 그림11은 word length가 각각 8 bit와 16 bit일 경우의 MSE로서 12 bit일때와 같은 조건에서 구한 것이다. 8 bit일때 MSE가 발산함을 알 수 있으며 16 bit일 경우는 12 bit일때 비해 평형상태 MSE가 약 4 dB이상 감소한다. 그밖에 그림11에는 word length 12 bit일때의 tap 적응과정

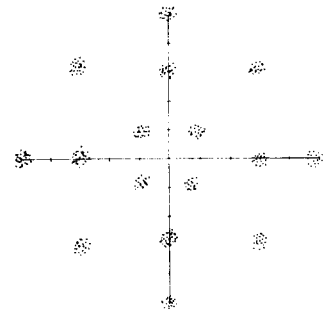

그림10. Equalizer의 signal constellation

Fig. 10. Signal constellation of equalizer.

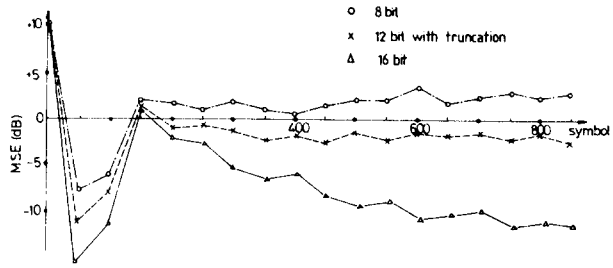

그림11. Word length 변화시의 equalize MSE

Fig. 11. MSE of equalizer with variations in word length.

에서 LSB(least significant bit) 이하를 truncation했을 경우의 MSE도 함께 나타냈다. Round off시킬 경우에 비해서 MSE가 2 dB이상 증가하므로 tap 적응과정에서 최종 bit의 round-off 여부가 상당한 영향을 미침을 알 수 있다.

Ⅵ. 結 論

9600 bps modem의 복조기는 tap 수가 37개인 de-

cimation filter를 사용하므로서 symbol당의 곱셈수를 크게 줄이고 word length가 12 bit일때 equalizer동작에 충분한 결과를 얻을 수 있다다. ADFE로 구성된 equalizer는 word length가 8 bit일때 MSE가 발산함을 알 수 있었고 word length가 12 bit일경우에는 forward와 backward tap 수를 각각 8개로 해서 실용가능한 결과를 얻을 수 있었으며 이때의 최적 step size를 구하였다. 반송파 위상 추적 loop는 1차 loop의 경우 주파수 offset이 존재하면 위상 보정이 완전치 못하며 2차 loop로 구성해야함을 확인했다.

Word length가 16 bit일 경우는 12 bit일때에 비해 평형상태 MSE가 4 dB 이상 감소하고 word length 12 bit에서의 equalizer tap 적응과정시 LSB 이하를 truncation시키면 round-off 시킬 때에 비해 평형상태 MSE가 2 dB 이상이면 증가하므로 LSB 이하의 round-off 여부가 equalizer 동작에 중요한 영향을 미침을 알아내었다.

參 考 文 獻

[1] D.A. George, R.B. Bowen, and J.R. Storey, "An adaptive decision feedback equalizer," *IEEE Trans. Commun.*, vol. COM-19, pp. 281-292, June 1971.

[2] D.D. Falconer, "Application of passband decision feedback equalization in two-dimensional data communication systems," *IEEE Trans. Commun.*, pp. 1159-1166, Oct. 1976.

[3] D.D. Falconer, "Jointly adaptive equalization and carrier recovery in two-dimensional digital communication systems," *B.S.T.J.* vol. 55 pp. 317-334, Mar. 1976.

[4] D.D. Falconer, "Analysis of a gradient algorithm for simultaneous passband equalization and carrier phase recovery," *B.S.T.J.*, pp. 409-428, Apr. 1976.

[5] Alan V. Oppenheim, "Effects of finite register length in digital filtering and the FFT," *IEEE Trans. ASSP.*, vol. 60, pp. 957-976, Aug. 1972.

[6] R.D. Gitlin, J.E. Mazo, M.G. Taylor, "On the design of gradient algorithms for digitally implemented adaptive filters," *IEEE. Trans. Circ.*, vol. CT-20, pp. 125-136, Mar. 1970.

[7] C.K. An, and C.K. Un, "Acquisition behavior of a class of digital phase locked loop," *Journal of KIEE*, vol. 19, no. 5, Oct. 1982.

[8] Kazuo Murano, S. Ugami, "LSI processor for digital signal processing and its application to 4800 bps modem," *IEEE Trans. Commun.*, vol. COM-26, no. 5, pp. 499-506, May 1978.

[9] V.29 9600 bps Modem Standardized for use on Leased Telephone Circuits. The International Telegraph and Telephone Consultative Committee, vol. VIII, pp. 143-152, 1977.

[10] L.B. Jackson, "An analysis of round-off noise in digital filters," *IEEE Trans. Circ.*, vol. CT-15, pp. 31-41, Mar. 1978.

[11] F.F. Beeker, L.N. Holtzman and R.W. Lucky, "Automatic equalization for digital communication," *Proc. IEEE*, vol. 53, pp. 96-97, Jan. 1965.

[12] J.T. Oh, "A study on the transmitter of 9600 bps modem," KAIST M.S. Thesis, 1981.