

집적회로 레이아웃 설계 시스템 현황

李文基

延世大學校 電子電算機工學科 教授(工博)

설계 자동화는 공학 전반에 걸쳐 폭발적으로 성장하고 있는 분야인데 특히 초대형 집적회로와 설계 자동화는 가장 밀접한 상호의존 관계가 있으며 극도로 발달된 첨단 기술 분야이다.

집적회로의 개발은 계산기와 밀접한 관계가 있어 왔다. 개별적인 회로소자의 발달과 더불어 이 소자를 사용한 계산기가 발달되었고 이것이 동기가 되어 집적회로 기술이 또한 발전되었다.

이러한 연관으로 더욱 강력한 계산기가 제조되고 이로 말미암아 새로운 세대의 소자 개발이 필요하게 되었다. 특히 초대규모 집적회로(VLSI)의 개발은 더욱 계산기와 밀접한 관계를 유지하여 non Neuman machine의 실현성이 연구되고 있다.

점점 복잡하고 대규모화하는 VLSI는 더욱 향상되고 능력이 확장된 설계 자동화(computer aided design; CAD) 시스템을 필요로 하게 되었다.^[1]

온라인 대화식 CAD 시스템이 미국내 큰 반도체 회사에서 과거 여러 해 동안 사용되었지만 국내에서는 3

년전 한국전자기술연구소에 최초로 도입 운영되고 있다. 이를 계기로 하여 1982년 5월 CAD가 국책연구과제로 선정되어.^[2] 여러 생산업체와 대학등에서 VLSI-CAD의 중요성을 인식하여 점차 활발한 연구가 시작되고 있다.

이에 CAD 도구에 대한 최근 기술정보를 분석 요약한다. 집적회로 마스크 설계는 과거 십오륙년동안 해오던 수동작업에서 실리콘 컴파일러(silicon compiler)를 사용한 적어도 개념상으로는 완전 자동화로 변화였다. 오늘날 설계자는 집적회로 배치도면(layout)을 만들기위해 그림 1에 표시된 4가지중 하나를 선택할 수 있다.

IC 도면작성을 위한 대표적인 turnkey CAD system 업체에 대한 자료는 표 1과 같다.

1. Applicon

1982년 4월 Applicon은 모델 860 VLSI 설계 시스템을 모델 4780 VLSI 그래픽 응용 시스템으로 대체하였다. 비록 기본 계산장치(DEC PDP 11/34)는 모

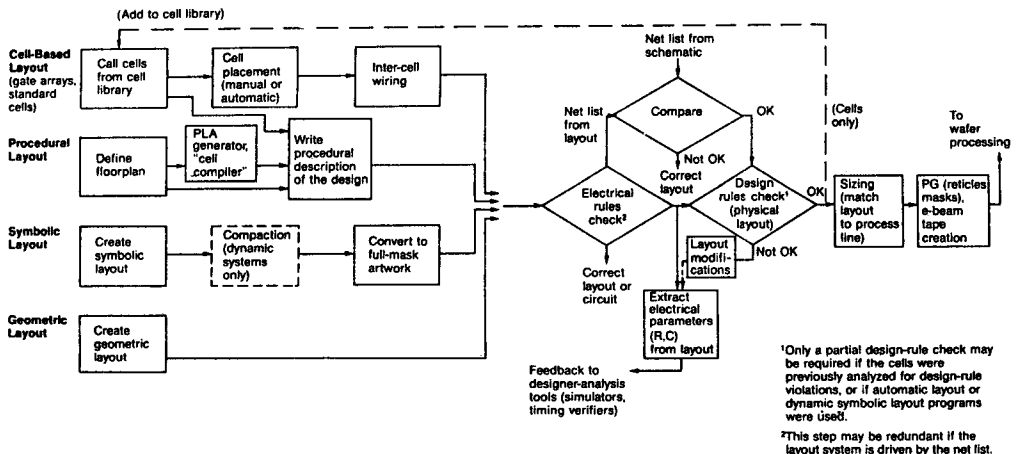


그림 1. 집적회로 배치도면 설계 방식

표 1. 턴키(turnkey) IC 레이아웃 시스템

Manufacturer	System	Computing engine	Typical system (number of stations)	Display on (pixels)	Generic editor	Symbolic editor (what can be done by user)	Automatic layout (what can be done)	Desktop checking	Electrical rule checking (what can be done)	Layout and circuit comparison	PG-beam formatting	System additions (what can be done)	Comments
1981/USA 32 Second Avenue 01171-2020, 01800	4780 VLSI Graphics Application System	DEC PDP-11/4X Plus Applicon minicomputers	32/40,000 (2 stations)	1280x1024	Yes	Static symbolic editor. CASL editor (optional)	No	Yes (Licensed. Modified to read Applicon directly)	No (see right)	No	PG, Meta 1800, 2600, 3000, and 3600. VLSI Graphics VLSI/ETC/2A, 250. E-beam: ETEC MEEES by May 1983. Parameters Check (EPC) scheduled for July 1983 on VAX computers.	Turnkey editor can recognize symbols drawn on the data table with a "table symbol recognition" program, with "direct" configuration (series 4000) was available. The e-beam symbols has been on making the batch-oriented software available on VAX computers.	
1981/USA 2001 Terminal Drive Scotts Valley, CA 95066 (408) 438-1161	GS 1120 (chip) GS 1220 (board)	Proprietary 8080/85 processor	24 (single user)	12 color 480x480	Yes	No. Weaver, basic can be arranged by user	No	No	No	No	No	VLSI graphics resolution color and low monitors. Optional schematic capture capability.	
1981/USA 2001 Terminal Drive Scotts Valley, CA 95066 (408) 438-1161	CHIPS GDS II	Equipex S140	15,150, 34,500, 60,000 (2 stations)	1280x1280 (optional)	Yes	Dynamic symbolic editor. STICKS (8080 option)	No	Yes	No	No	PG, Meta 1800, 2600, 3000, and 3600. VLSI Graphics VLSI/ETC/2A, 250. E-beam: ETEC MEEES by May 1983. Parameters Check (EPC) scheduled for July 1983 on VAX computers.	Release 1.0 of the CHIPS GDS II (see text). The EPC package has been unspectacularly delayed.	
1981/USA 2001 Terminal Drive Scotts Valley, CA 95066 (408) 438-1161	CADDS 2VLSI	Compucon Corp. CDP-041 (16 bit)	27,000 (2 stations)	512x512	Yes	No	A PC board router are available	Yes	No	No	1280x1024 color by end of 1983.	The turnkey system can be design (with appropriate software).	
1981/USA P.O. Box 1049 05033-500-8000	1750	Proprietary 8080/85 processor and graphics tasks	878,000 (single-user)	18 color 1264x768	Yes (Multiple windows)	No	No (First product)	Yes (hierarchical)	Yes (Circuit extractor (MOS only))	Yes	No	Output in Check Intermediate Form (CIF)	The 3750 includes "next level" design tools, including a schematic editor, logic simulator, and logic from university sources, and was modified or extended by Bellcore.
1981/USA Scientific Calculators, Inc. Microelectronics Design System (MEUS) Version 1.0 1230 Oakland Parkway Sunnyvale, CA 94086 (408) 749-9408	VAX 11/750	Magtek 7250 8080-based system (user or DEC supplied)	The company charges an initial fee of \$15,000 to set-up workstation monthly license fee	512x512 (hardware range) 4020x4020 (range)	Yes (Multi-window)	No	Yes (Complex strings can be used)	Yes (Partial, real-time)	No	Not acquired. System only connections specified in user's net list.	PG, Meta, Equipex, E-beam: ETEC MEEES	SC has an OEM agreement with Daly Systems to offer front-end capabilities that automatically generate a net list. MEUS: SC missed several of its projections made in early 1982.	
1981/USA VIA Systems, Inc. 16 Middle Cove Road Bedford, MA 01862 (617) 857-8374	Models 110, 130	DEC LSI 11/23	\$110,000 (110) \$160,000 (130) (48" x 48" station)	640x512	Yes	No	No	Yes	No	No	PG, Meta 1800, 3000, 3600, 3600F 2000 E-beam: ETEC MEEES	VIA's systems are based on the Meta 9400, which GCA Corporation marketed in 1980.	

렌 860과 같지만 그래픽 처리장치는 비트 슬라이스 (bit slice)를 이용하여 새로 설계되었다. 또한 여러

주변 장치 (tablet, 터미날, disk drivers, controllers 등등)가 새로워졌다. 현재 Applicon사는 계산기 기종에 의존하는 batch 프로그램 (설계규칙과 전기적 규칙 검증 프로그램)을 새로 고쳐 Applicon 회사가 제공하는 VAX 11/751 (VAX 11/750의 OEM 제품)에서 운용되게 할 수 있도록 개발중이다.

Applicon에서는 post processing software는 NCA 회사에 주로 의존하고 있으며 NCA의 ERC, EPC 그리고 NCC 프로그램을 수정하여 이들이 모델 4870의 내부 data base를 직접 해독할 수 있도록 개발중이다. 이와같은 특징은 이들 프로그램들이 Applicon 기종 내부의 중간 단계 ASCII data format을 읽어야 하는 프로그램들보다 훨씬 효율적이다. 또한 CASL 심볼릭 도면 작성 프로그램속에 압축 (compaction) software를 통합시키는 방법을 개발중이다.

현존하는 압축 프로그램은 알고리즘상 비선형 특성이 있다. 즉 압축 순서를 서로 바꾸면 (즉 X 방향으로 압축한후 Y 방향으로 압축하는 것과 Y 방향으로 먼저 압축을 하고 X 방향으로 압축) 결과가 틀린다. 이와같은 약점은 보완이 필요하다. Applicon은 장기적으로 모든 IC 설계 응용 프로그램 즉, 회로도 작성 및 도면 설계 편집 프로그램등을 포함하여 모든 프로그램이 DEC VAX 계산기에서 수행될 수 있도록 계획중이다.

2. Avera

원래 가장 값싼 단독형 (stand alone) IC도면 설계 시스템이라 알려진 Avera는 대형 최고의 CAD 시스템과 경쟁할 수 있도록 선택적 특징이 부가되어 있다.

고해상도 (1024x768 pixels) 흑백 그래픽 모니터와 4x8 평면 천연색 모니터가 이용 가능하다.

19" 천연색 시스템은 matrox multibus board와 미쓰비시 천연색 CRT를 사용하고 있다. 고해상도 천연색 그래프인 모델 GS 1420은 약 \$70,000 정도 이다. Avera는 실제 32bit processor를 사용한 새로운 시스템을 개발중이다 (현재의 Avera 시스템은 16bit multiple 8086 microprocessors를 사용하고 있다).

장래 Avera는 워크 스테이션 (work station) 개념으로 VAX 11/750 미니컴퓨터와 연결하여 쓸 수 있는 GS 1500 시스템을 생산할 예정이다. VAX 계산기는 NCA의 DRC, ERC, NCC, 그리고 PG 소프트웨어를 동작시킨다. 이와같은 통합된 시스템은 Avera의 내부 데이터 포맷 (data format)를 NCA의 내부 데이터 포맷으로 변환시킬 수 있는 소프트웨어를 포함하고 있다. 또한 Avera는 몇몇 IC 생산업체 (synertek 그리고

AMI 포함)와 표준 셀(standard cell)과 게이트 어레이(gate array) 자료를 Avera 워크스테이션에서 이용할 수 있도록 협조중이다.

3. Calma^[3]

1982년 GE가 Clama 회사를 인수한 이래 전자계통 제품의 R&D 예산이 약 40% 증가하였다. 그러나 아직 새로운 제품은 없고 다만 chips GDS II package 자료 4.0을 발표하였다. 이의 보완점들은 아래와 같다.

- 1) 실시간 디지털이정(digitizing);수행과 동시에 선회는 다른 기하학적 모양을 표시한다(display).
- 2) Array boundary;반복되는 구조를 외곽선만 나타내어 그래픽 처리시간을 단축.
- 3) Stretchable cell;셀의 모양을 임의로 잡아 늘이거나 줄이는 기능.

Calma도 Applicon과 마찬가지로 우선은 새로운 hardware 구성에 전념하고 있다. S280 Eclipse을 기본으로한 새 시스템은 S140 Eclipse 기계보다 GDS II 소프트웨어를 4 배정도 빠르게 동작시킬 수 있다고 한다. 이 새로운 Eclipse S280을 기본으로한 IC CAD 시스템은 Applicon 혹은 Metheus와 같은 모듈형의 hardware로 되어 있다. Calma는 DRC 소프트웨어가 DEC VAX에서도 수행될 수 있도록 수정작업 중이다. Calma의 sticks 프로그램은 대략 40개정도 작년에 판매되었다(개당 \$80,000).

Sticks의 압축과정의 속도(20~30개 디바이스로 구성된 셀의 압축과정처리하는 약 30분정도 소비된다.)를 빨리 할 수 있도록 현재 R&D가 진행중이다. Sticks은 Applicon의 CASL과 거의 같은 방법으로 기능을 수행하지만 가격은 CASL에 비해 비싸다(미국내 가격은 CASL; \$15,000, Stick; \$80,000이다.)

4. Computervision

3대 대규모 CAD시스템 회사들중 하나인 CV는 미국내에 IC도면 설계 시스템을 가장 소량 설치한 회사이다.

CAD D2/VLSI 시스템은 기계공학과 프린트기판 설계 소프트웨어를 동시에 사용할 수 있다. 이 시스템은 또한 매우 interactive하다. 예를들면 설계자가 IC 도면설계 편집 작업을 하면서 sizing operation, 설계규칙 점검, 그리고 logical operation을 수행할 수 있다. 최근 CADD 2/VLSI에 포함된 추가기능은

- 1) 스크린상에서의 대화식 메뉴
- 2) Multi figure true undersize
- 3) Non graphic identifies를 포함 도형의 edit,

display, plot 기능.

최근에 CV는 계산기 기종에 무관한 CAD software 중심의 제품 개발쪽으로 방향을 전환하는듯 하다.

5. Metheus^[4]

Metheus 회사는 1982년 가을 1750을 발표하였다. 대화식 도면 설계 편집기능과 함께 자동 channel router, schematic creation 그리고 회로/논리 해석기능을 갖추고 있다. 또한 도면설계 분석도구는 DRC, ERC, netlist comparison과 같은 기능을 갖고 있다. Metheus system은 sizing operation과 PG 혹은 E beam 기계를 위한 IC 설계 자료 처리기능은 없고 설계자료는 caltech intermediate form(CIF)로 표현된다. 대부분의 시스템 소프트웨어는 대학에서 얻어 수정 보완된 것이라고 알려져 있다.

6. Scientific Calculation

Scientific Calculation 회사는 microelectronic design system(MEDS)를 발표하였다.^[5]

DEC VAX 계산기를 기본으로한 처음 발표된 이 IC 설계 시스템은 주로 gate array 설계에 이용되었다. MEDS는 electrical connectivity 정보와 그래픽자료(모양, 다각형 등등)를 모두 취급한다. 그래픽 영역에서는 재래식의 레이아웃 편집기능에 의해 셀을 만들 수 있다. Net-list 영역에서는 SC의 module description language(MDL)에 의해 회로의 connectivity가 기술되면 자동으로 레이아웃이 이루어질 수 있다. 그 후 자동배치 배선 소프트웨어를 이용하여 IC artwork를 만든다. 게이트 수준에서 VLSI chip을 MDL로 기술하기는 너무 방대하므로 gate array macros 혹은 표준 셀을 이용하면 한 개의 MDL 서술문으로 표현하여 간단화될 수 있다. MEDS 배선 소프트웨어는 Z(quick) router, a flood(maze) router, 그리고 선타입 router로 구성되어 있다. 또한 완전한 DRC 소프트웨어도 발표되었다.

7. VIA 시스템

1982년 7월 SIGGRAPH쇼에서는 모델 130 시스템을 발표했다. 이 시스템은 DEC LSI 11/23 마이크로 컴퓨터를 이용하고 있으며 256K bytes의 주기억 장치, 19"의 640×512 raster scan 그래픽 모니터 11"×11"의 data tablet로 구성되어 있다. Batch DRC와 PG 소프트웨어를 포함하고 있다. 또한 70 Mbytes의 hard disk와 고속 테이프장치를 갖고 있다. VIA 시스템은 post processing(DRC, PG tape) 속도가 타기종

에 비해 빠르다고 알려져 있다. Master logic(Sunnyvale C. A. U. S. A.)에서 설계한 CMOS gate array 자료가 내장된 gates 시스템과 5 마이크로론 ISO-CMOS 표준셀 자료(Malmsbury England에 소재한 Micro-System 회사가 설계) 또한 system 속에 내장하여 판매하고 있다.

8. Zymos¹⁴⁾

반도체 생산업체가 그들의 CAD 도구를 고객에게 판매하는 흥미로운 경향이 늘어나고 있다. 그 대표적인 경우가 Sunnyvale CA USA에 있는 Zymos 회사의 Zypaws 시스템이다. 표준셀 IC설계를 위한 turnkey CAD 시스템으로써 32bit virtual memory에 prime 2250계산기를 사용하고 있다. 소프트웨어로는 회로 시뮬레이터(zyspice), event driven 논리 시뮬레이터(zyspsim), sentry 테스트 프로그램을 작성하는 소프트웨어(zytest) 그리고 자동 배치-배선 소프트웨어가 포함되어 있다. 약 \$150,000로 위의 모든 소프트웨어와 2 Mbytes 주기억 장치와 168Mbytes disk memory의 prime 계산기, tektronix 4113 터미널, printronix 300 프린터 그리고 cartridge 테이프 장치를 살 수 있다. Zymos 회사는 Zypaws 시스템을 구입한 고객은 이것으로 설계한 chip을 제조하기 위해 Zymos 로울 것을 기대하고 있다. Zymos는 모든 셀 자료(350개 이상으로 구성된 셀 자료)에 대한 완벽한 전기적 특성은 제공하지만 셀의 topological dimension은 외곽선에 대한 것만 제공하고 있다. 그러므로 완전한 마스크 artwork을 만들기 위해서는 사용자가 설계자료를 Zymos로 가지고 와야 한다.

9. VTI

VLSI Technology Inc. (VTI)는 chip fabrication facility를 갖고 있는 회사로서 자기의 CAD 시스템을 판매하고 있다. VTI의 CAD 시스템은 레이아웃 소프트웨어, 검증 소프트웨어를 포함한 완전한 IC 설계 시스템으로 재래식의 그래픽 편집장치, 압축 기능을 갖는 심볼릭 레이아웃 편집장치 그리고 물리적 도형을 정의하는 procedural 언어를 포함하고 있다. 위의 기본 소프트웨어를 appollo 계산기에서 수행하게한 turnkey 시스템은 약 \$122,000정도이다.

VTI 시스템의 출력은 CIF 형태이지만 아래의 두 가지 점때문에 일반적인 IC 레이아웃 CAD 시스템으로 응용되는데 제한을 받을 수 있다.

1) DRC의 심볼릭 레이아웃 압축소프트웨어를 포함한 대부분의 도구가 lambda 규칙이다. 그런데 lambda

규칙을 따르는 IC 제조업체가 별로 없다.

2) ROM, RAM, PLA, 가산기, 카운터 등을 포함한 매우 강력한 셀 컴파일러가 VTI에서 칩을 제조하는 고객에게만 제한 공급되고 있다.

10. 기타 회사들

Daisy System(Sunnyvale, CA., U. S. A.)과 Mentor Graphic(Portland, OR., U. S. A.) 등의 회사가 요즘 게이트 어레이 설계 레이아웃 시스템을 발표하였다. 또한 Valid Logic System¹⁷⁾(Sunnyvale, C. A., U. S. A.)에서는 표준 셀 레이아웃 시스템(천연색 그래픽과 1000×800 pixel 해상도)을 판매하고 있다. 특이한 것은 터미널 생산업체인 Chromatics Inc. (Tucker, GA., U. S. A.)가 IC 레이아웃 CAD 사업을 시작하여 Computer Assisted Engineering Co. (CHECO), (Orem, Utah, U. S. A.에 소재하고 있으면 IC 레이아웃 응용 소프트웨어 전문업체로써 National Semiconductor 회사에서 일하던 기술자들이 설립)을 합병하였다.

CHECO의 IC 레이아웃 시스템은 심볼릭 레이아웃 그리고 기하학적 레이아웃 소프트웨어를 Chromatics CGC7900(MC68000을 기본으로한 1024×1024 pixel 해상도) 천연색 그래픽 워크 스테션으로 되어 있다. 소프트웨어, CDC 9 트랙 테이프장치, ink jet printer, digitizer tablet 등을 포함해 총가격 \$65,000정도이다.

Lattice logic(Edinburgh, Scotland 소재)에서는 California Institute of Technology(Caltech)의 VLSI 설계 방법론에 입각한 portable CAD software를 발표하였다. 이 회사는 Caltech의 silicon structure project의 director로 1978년부터 1980년까지 일한 John P. Gray가 설립하였다. 여기서는 게이트 어레이 turnkey 소프트웨어와 VLSI 설계 소프트웨어 두 가지를 발표하였다. 게이트 어레이 소프트웨어는 논리 기술 언어인 model 컴파일러, 시뮬레이터 그리고 test pattern generator, 또한 gate array generator CIF/applicon translator, pattern generator, plotting and display software로 구성되어 있다.

VLSI 설계 소프트웨어는 IDA artwork generation procedurers, ROM generator, PLA generator, router DRC, LIF to PG format converter, display and plating package, circuit extractor 그리고 cell library로 되어 있다. 위의 두 모든 소프트웨어가 VAX11과 IBM4330 series 계산기에서 동작한다.

NCA(Sunnyvale, C. A., U. S. A.)회사는 설계 검증용 소프트웨어 전문회사로 IBM, VAX 등의 계산기에

서 동작되는 network comparison check, design rule check, electrical rule check, electrical parameter check, mask data preparation 등이 널리 알려져 있다.

Silver-Lisco(Palo Alto, CA., U. S. A.)도 portable CAD software 회사로 이 회사 제품은 국내에서도 소개된 바 있다.^[8] 게이트 어레이 설계 소프트웨어(GA-RDS) 표준 셀 레이아웃 소프트웨어 그리고 mixed mode MOS 시뮬레이터인 DIANA 등이 널리 알려져 있다.

끝 맺 음

이상에서 IC 레이아웃 CAD에 대해 간략히 그 상품을 중심으로 살펴 보았다. 새로운 경향은 unix O. S. 아래서 동작하는 machine independent한 CAD 소프트웨어에 대한 새 제품이 많이 개발 발표되고 있다.

또한 레이아웃 검증 소프트웨어는 국내 여러 업체가 장래 모두 필요로 할 것인데 한 개의 source program을 CAD 전문 연구 기관에서 구입하여 국내 여러 관계 업체와 학교가 공동으로 쓸 수 있어야 하겠다. 이렇게 하므로써 소프트웨어의 보수 유지가 용이하며 국가적인 차원에서 귀중한 외화의 낭비를 방지할 수 있으며 이를 바탕으로 국내 CAD 소프트웨어 연구 개발도 중점 육성되어야 할 것이다. 레이아웃 data base를 표시하는 표준 format에 대한 연구가 시급히 이루어 워 Korean Intermediate Format가 규격화되어 서로 다른 기종에 의한 레이아웃이 상호 변환 가능해져야

겠다.

參 考 文 獻

- [1] 이문기, "LSI/VLSI 설계 자동화", 대한전자공학회 잡지, 제 8 권 제 4 호, pp.17-22, 1981.
- [2] 이문기, "설계 자동화 - 국책 연구 과제", 과학기술처, 1982년, 5월 10일.
- [3] 금성반도체주식회사, CAD/CAM News, no. 1, Oct. 1983.
- [4] G. Chao, et. al, *VLSI Development System Spans All Phases of IC Design*. Electronics Nov. 3, 1982.
- [5] W. Loesch, A. Young, *Multiuser IC Cell Library Buys Custom Densities at Gate-Array Prices*. Electronics Nov. 17, 1981.
- [6] S.C. Johnson, et. al., *Teachable Work Station Brings Order to VLSI Chip Design*. Electronics, Jan. 27, 1982.
- [7] D. Miller, J. Rubin, *Structured Logic Design System is Fast and Affordable*. Electronics, Nov. 17, 1981.
- [8] 이문기, CAD/CAM System Technology Seminar 자료, 대한전자공학회, 회로및 시스템 연구회 1983년 12월 16일. *

◆ 用 語 解 說 ◆

NOISE DEFINITION

- Ambient noise is energy constantly present in the communications channel; also called;
- Message circuit noise
- Background noise
- Gaussian noise
- White noise
- "Hiss"

NOISE SOURCES

- Crosstalk from adjacent channels
- Electromechanical or electronic switching
- Power fluctuations
- Power supplies
- Component failures
- Impedance mismatches
- Atmospheric conditions
- Data transmission equipment
- Digital data equipment