

디지털 교환기술

任 周 煥

韓國電子通信研究所 交換 시스템研究室 (工博)

I. 서 론

인류가 불을 통신의 매체로 사용한 봉화불은 최초의 디지털 통신 방식의 일종이라 할 수 있다. 전기 신호가 최초로 통신에 이용된 것은 S. F. B. Morse 씨가 1837년 전신기를 발명함으로써 비롯되었다. 여기서도 부호화된 코우드가 정보 전달의 매체로 사용되었으므로 디지털 통신 방식으로 볼 수 있다. 1876년 A. G. Bell이 전화기를 발명함으로써 통신에 일대 혁신이 일어났다. 여기서는 음성 신호의 크기가 그대로 전기 신호의 크기로 변환되어 전송 되므로 아날로그 통신 방식이 도입된 것이다. 그 이후 아날로그 통신 방식은 괄목할 성장을 해 왔으며 현재에도 음성 통신을 비롯하여 통신의 주종을 이루고 있다.

디지털 시분할 통신 방식은 1874년 프랑스의 J. M. E. Boudot가 고안해 냈고 1937년 프랑스의 A. H. Reeves가 PCM(Pulse Code Modulation) 방식을 제창함으로써 그 바탕이 마련 되었으나 그때 당시엔 기술적인 문제로 인하여 실용화 되지 못하다가 1960년대에 들어와서 반도체와 관련 기술의 급속한 발달에 힘입어 PCM 다중 통신 방식에 실용화 되기 시작하여 1962년 미국의 Bell 연구소에서 PCM-TDM 방식을 이용 24 channel을 다중화한 T1-carrier system이 개발되어 우선 전송 분야에 디지털 통신 방식이 적용되었다. 교환 분야에 디지털 방식이 본격적으로 연구 개발된 것은 1970년대 이후로서 전송 분야에 도입된 것 보다는 약간 뒤 떨어졌으나 디지털 교환기의 개발로 인하여 전송과 교환이 통합된 IDN(Integrated Digital Network)의 구성이 가능해졌으며, 이를 바탕으로 모든 서비스를 단일 통신망인 ISDN(Integrated Services Digital Network)으로 종합하는 방향으로 나아가고 있다.¹¹⁾⁻¹⁴⁾

본고에서는 앞으로 전개될 정보화 사회의 종합정보통신망 구성에서 핵심적인 위치를 차지하고 있는 디지

틀 교환기술의 발달 과정을 2절에서 살펴보고, 3절에서는 디지털 교환 방식의 원리와 특징을 기술한다. 4절에서는 디지털 교환기의 구성에 필요한 통화로제, 제어계, 주변정합회로에 대해 살펴보고, 5절에서 결론을 겸하여 디지털 교환 기술의 발전 전망에 대해 기술한다.

II. 디지털 교환기술의 발달

전자 교환기에 대한 연구가 시작된 것은 1940년대로 알려져 있으나¹⁵⁾ 시제품으로서 실험기가 발표된 것은 1950년대의 일이고 실용화된 것은 1965년 W·E사의 No.1 ESS가 그 효시이다. 초기의 시스템은 통화로제에 기계식 스위치를 사용한 반 전자 교환기로서, 전자관, 방전관, 반도체 부품등을 사용하여 공간 분할 스위칭 방식을 채용하였다. 이러한 공간 분할형 전자교환 방식은 경제성, 통화 특성, 소형화 등에 문제가 많았다.

이러한 문제를 극복하기 위하여 전자 부품의 고속성을 최대한 활용하고 gate를 시간적으로 다중 이용하는 방법으로 경제화와 소형화를 달성하려는 기본 발상에서 출발된 것이 시분할 교환기술이다. 시분할 스위칭 기술은 초기에 PAM(Pulse Amplitude Modulation) 방식에 집중되었다. PAM 방식은 회로가 간단하여 개발이 빨리 진행은 되었으나 이것은 어디까지나 아날로그 방식이므로 level의 변동, 잡음, 누화 등의 통화 특성상의 문제가 많아서 대국용 교환기의 구성에는 기술적으로 곤란하였다. 그래서 중·소국용에 일부 이용되었으나, 상용화에 이른 것은 극히 일부이다. 그후 반도체회로 기술의 진보에 따라 PCM(Pulse Code Modulation) 회로의 실현도 용이하게 되어 연구개발의 주력은 PCM 방식에 집중 되었다.

미국에서 1959년에 발표된 세계 최초의 실험기 ESSEX(Experimental Solid State Exchange)는 bit 부호를 시간적으로 직렬 전송하는 직렬 PCM 방식을

채용하고 있다. 그후 일본 등지에서 병렬 PCM 방식을 이용한 방법이 연구되기도 하였다. 시분할 다중 교환의 새로운 가능성이 생긴 것은 시간 스위치 (time switch: T-switch) 개념이었다. 이것을 이용하여 시분할 다중 link인 highway 사이의 time slot 부정합에 의한 접속 불능을 제거하기가 용이하게 된 것이다. 또한 gate 배열에 따른 switch unit를 공간 스위치 (space switch: S-switch)라 하는데 이 두가지의 switch unit의 조합 방법에 따라 여러가지 다양한 스위치 회로망 구성이 가능하게 되었다. 처음에는 공간스위치에 중점을 두어 S-T-S 형태의 구성이 많았으나, 최근에는 LSI 기술의 진보로 시간 스위치의 주요 구성 소자인 메모리의 가격이 하락함에 따라 T-S-T 형태로 시간 스위치를 중요시 하는 경향으로 변모되고 있다.

전자 교환 제어계의 연구 개발 과정을 살펴보면, 스위치 구동 회로와 신호 회로등 통화로써 주변의 일부를 제외하고는 공간분할 방식과 시분할방식 사이에서 본질적인 차이는 없다. 전자 교환 연구 개발의 초기에는 crossbar 교환기의 relay 회로를 전자 논리회로로 치환한 형태의 포선 논리제어 방식이 주체였으나, 이 방법은 단능적인 기능을 효율적으로 실현 가능한 장점도 있으나 다양한 기능에 대한 융통성이 부족한 등 단점이 많았다.

최근에는 전화 수요의 급증과 함께 데이터, 화상 등의 각종 통신 서비스를 공동 처리할 수 있는 종합 정보 통신망이 구상되고 있는바, 종합 정보 통신망의 핵심은 교환 제어에 있으며 다양한 통신 서비스에 융통성 있게 대처할 수 있는 교환 제어의 만능성, 가변성이 중요하게 되었다. 이러한 이유에서 교환 제어계에 프로그램에 의한 제어 기술이 도입된 것은 그 의의가 크다고 하겠다. 축적 프로그램 제어 방식(SPC: Stored Program Control)은 교환 제어 기능이 메모리에 축적된 프로그램에 따라 수행되는 것을 말하며, 이 방식을 채용한 최초의 상용전자 교환기는 NO. 1 ESS 이다. 본격적인 디지털 교환기 상용화는 1976년 미국 시카고에서 개국된 NO. 4 ESS 이고, 그 이후 캐나다와 일본, 유럽의 여러나라에서 각종 시스템이 실용화되고 있다. 서비스 내용의 다양화로 프로그램이 복잡하게 되어 소프트웨어가 어려운 문제가 되어 최근 이를 해결하기 위하여 HLL(High Level Language)의 도입, 분산제어, 새로운 교환 제어 구조 개발이 진행되고 있다.

III. 디지털 교환 방식의 원리와 특징

1. 디지털 교환 방식의 원리

전화 음성 신호를 PCM으로 변조시켜 시분할 switching 하는 방식을 PCM 교환 방식이라 한다. 데이터 정보를 시분할 switching 하는 방식은 데이터 교환 방식이다. 디지털화된 광대역 정보를 공간 분할형으로 switching 하는 디지털 공간 분할 방식도 고려될 수 있다. 이러한 것을 총칭하여 디지털 교환 방식 (digital switching system)이라 한다. 그런데 현재 관심이 가장 집중된 방식은 디지털 시분할 방식 이므로 여기에 대해 좀더 자세히 살펴보기로 한다.

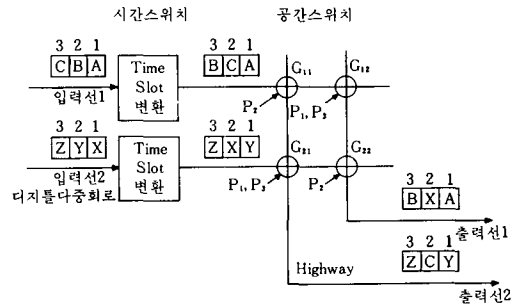


그림 1. 디지털 시분할 교환의 원리

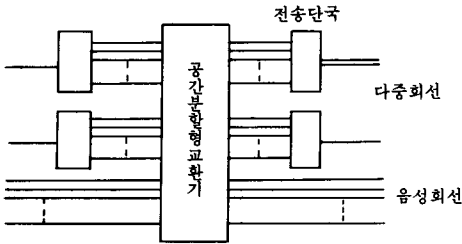
그림 1은 디지털 시분할 교환의 원리를 나타낸다. 입력선이 2개 있고 각각의 입력선은 3channel 다중화 되어 있다. 출력선도 3channel 다중으로 구성된 2개 회선이 있다. 다중화된 입력, 출력 회선을 highway라 부르기도 한다. Highway 상의 time slot의 시간순서를 바꾸는 것이 T-switch이고, 공간적으로 gate를 배열하여 highway 상호간의 channel 접속을 행하는 것이 S-switch이다.

예를 들어 입력선 1에 들어온 호 A가 출력선 1의 첫번째 channel에 접속되도록 하고 이때 입력선 2의 첫번째 channel에 들어온 호 X도 출력선 1에 접속하려는 경우를 생각해 보자. 출력선 1의 첫번째 channel은 A에 의해 이미 점유되었으므로 X의 channel 순서를 바꾸어야 한다.

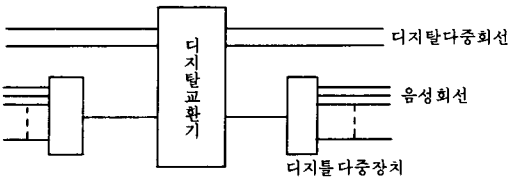
T-switch에서 time slot의 변환을 거쳐 첫번째 channel의 X가 두번째 channel로 옮겨지게 된다. 그리고난 다음 시분할 gate인 G22가 두번째 channel 위상 pulse P2 때 개폐되면 호 X는 출력선 1의 두번째 channel에 접속되게 된다. 이러한 원리에 의해 호의 접속이 이루어 지게 된다.

이상에서 알수 있듯이 시분할 교환에서는 다중화된

신호가 다중화된 상태에서 switching 되어 부호화와 복호화를 거치지 않고 그대로 원하는 방향의 다중 회선으로 이르게 된다. 따라서 전송과 교환의 기술적인 일체화가 가능케 되고 이렇게 되어 일체화된 것이 디지털 통합망 (IDN) 이다.



(a) 공간 분할형 교환방식



(b) 디지털 교환 방식

그림 2. 공간분할형 교환방식과 디지털 교환방식의 비교

그림 2에서 종래의 공간 분할형 교환 방식과 디지털 교환 방식을 비교하고 있다. 공간 분할방식에서는 baseband 주파수 영역에서 switching이 일어나므로 다중 전송 회선으로 부터 들어오는 신호는 일단 복조되어 switching이 된후 다시 변조되고 다중화 되게 된다. 변조와 복조가 반복되는 것은 경제성 뿐만 아니라 양자화 잡음의 누적 등 통화 특성상에도 문제가 많다. 디지털 교환에서는 변조, 복조 등의 전송 단국은 전연 필요가 없으므로 경제적인 통신망의 구성은 물론이고 도중에 여하한 변화도 부가되지 않으므로 level 변동, 잡음, 누화 등이 일어나지 않고 안정한 통신망의 실현이 가능하다.

2. 디지털 교환 방식의 특징

디지털 교환 방식에서 기대되는 특징을 종합하면 다음과 같다.

- 1) 디지털 통신망의 구성: 현재 디지털 전송 시스템은 급속히 보급되고 있다. 여기에 디지털 교환이 가해 지므로 디지털 통합망이 실현되어 안정되고 경제적인 network의 구성이 가능하다.
- 2) 종합 정보 통신망의 구성: 디지털 회로는 전송 속

도와 서비스 조건이 다른 각종 통신 트래픽의 다원화에 적응성이 높아 ISDN 구성을 가능케 한다.

- 3) 효율적인 switching: 다중화된 상태에서 switching이 행하여 지므로 소형에다 경제적인 스위치 회로망의 실현 가능하다. 또한 대용량 스위치가 용이하게 실현 가능하며 스위치 회로망의 접속 단수를 절감할 수 있을 뿐만 아니라 제어계와 정합도 용이하다.
- 4) 새로운 기술과의 조화성: switch 계도 디지털화 되어 전자화 되므로써 LSI회로, 디지털 신호처리, 디지털 정보처리기술 등과의 조화성이 높고, 기능의 고도화, 경제성, 신뢰성 등의 점에서 장래성이 기대된다.

IV. 디지털 교환기의 구성

디지털 교환기는 크게 통화로계의 PAM 스위치, 각종 제어를 담당하는 제어계 및 가입자 회로를 비롯한 각종 신호 발생기 등의 주변 정합 회로로 구성된다⁽⁹⁾⁻⁽¹¹⁾

1. PCM 스위치

PCM 스위치는 시분할 변조에 펄스 부호 변조를 이용한 다중 스위치이다. PCM의 PAM의 진폭을 양자화하여 이것을 2진 숫자의 디지털 부호로 변환시켜 전송하는 방식이다. 따라서 전송로에 나타나는 잡음이나 누화 등의 방해가 있더라도 신호와의 구별이 쉽기 때문에 부호의 재생이 용이하다. 시분할 교환을 실현하기 위해서는 타임 슬롯을 교환해 주는 시간 스위치 (time switch : T-switch)와 시분할된 타임 슬롯간의 공간적 교환을 해주는 공간 스위치(time-shared space division switch : S-switch)가 있다.

가. 시간 스위치(T-switch)

입력 데이터는 프레임 내에 속해 있는 타임 슬롯에 실려있다. 통화를 연결하기 위해서는 time slot 내의 정보가 교환회로의 입력측에서 출력측으로 교환이 가능해야 한다. 각 통화로는 어떤 특정한 데이터 stream 내에서 하나의 일정한 time slot으로 구성된다. 따라서 교환회로가 수행하는 일이란 어떤 데이터 stream의 한 time slot을 다른 데이터 stream의 time slot으로 바꿔주는 것이라 볼 수 있다. 이처럼 어느 데이터 stream에서 다른 stream으로 time slot을 바꾸는 과정을 타임 슬롯의 교환이라고 한다.

그림 3은 타임 슬롯의 교환과정을 나타낸다. 입력 타임 슬롯은 일시 저장을 위하여 buffer memory에 기록된다. 그림에서 볼 수 있듯이 입력 time slot은 입

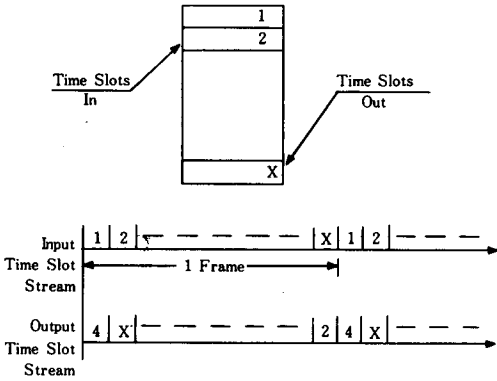


그림 3. 타임슬롯 교환 과정의 개략도

력 stream을 나타내는 frame 내에 1번지에서부터 X까지 저장된다. Time slot 1의 데이터는 첫번째 단어에 time slot 2의 데이터는 두번째 단어에 그리고 time slot X의 데이터는 X번째의 단어에 저장된다. 물론 데이터는 frame마다 한번씩 새로운 데이터로 교체된다. Time slot 교환 기능은 입력 stream 중에 임의의 time slot에서 출력 stream중에 임의로 선택한 time slot로 교환이 가능하게 하는 것을 말한다. 예를들어 입력 stream의 time slot 7에서 출력 stream의 time slot 2로 교환이 된다면 입력 time slot 7로 표시된 가입자로부터의 정보가 출력 time slot 2로 표시된 가입자에게로 전해지게 된다.

이때 입력측으로부터 데이터를 순서적으로 쓰고 출력측에서 랜덤하게 읽는 방법(sequential write random read : SWRR)과 입력측에서 랜덤하게 쓰고 출력측에서 순서적으로 읽는 방법(random write sequential read : RWSR) 및 랜덤하게 쓰고 랜덤하게 읽는 방법(random write random read : RWRR)이 있다.

나. 공간 스위치(S-switch)

이미 앞 절에서 설명된 임. 출력 time slot 사이의 time slot 변환 기능은 모든 time slot에 대한 완전한 교환기능을 수행한다. 이때 만일 교환 회로가 M가입자를 단일 time slot 교환단으로 처리한다면 적절한 속속도로 동작되는 M개의 word로 구성된 memory가 필요하게 된다. 예를 들어 128time slot 시스템은 표준화 주파수 8KHz의 경우 $125\mu\text{sec}/128=976\text{nsec}$ 마다 memory에 적고 읽힐 수 있어야 한다. 그러나 시스템이 커지게 되면 memory와 access speed는 현재의 부품 기술로는 따라갈 수 없는 수준으로 되어버린다. 예를 들어 16,384 time slot 시스템에서는 76.3 nsec

($125\mu\text{sec}/16,384$)마다 적고 읽힐 수 있어야 한다. 시스템의 효율을 증대시키기 위해서는 표준 부품을 사용한 용량 증대 방식이 요구된다. 이를 실현하는 한 방법으로는 여러개의 time slot 교환군을 logic gate로 상호 접속시킴으로서 한 time slot stream내의 time slot을 다른 stream내의 time slot으로 변환시켜 주는 것이다. 이 기술이 space array를 이용한 time-shared space-division 교환이라 불리운다. 여기서 space array는 relay 접점을 이용한 array와 유사하나 고속으로 동작하는 logic gate가 필요한 것이 다른 점이다.

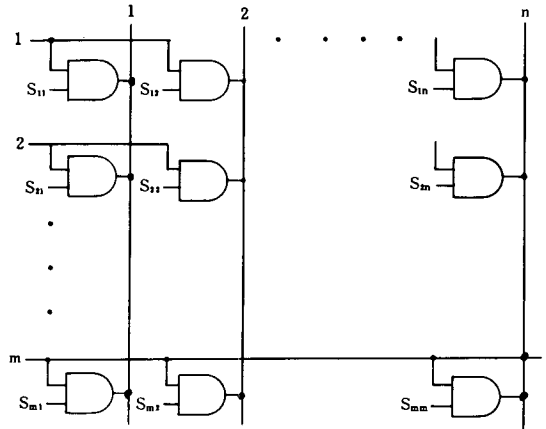


그림 4. 시분할 교환회로의 space array

Array는 그림 4에 보인바와 같이 row상의 입력측과 column상의 출력측으로 구성되며 row와 column이 교차하는 crosspoint에 logic gate가 사용된다. 어떤 주어진 time slot 기간중에 해당 logic gate를 enable 시킴으로서 적절한 접속이 행하여져 정보가 입력측에서 출력측으로 전달되게 된다.

여기서 각 row 및 column상의 타임 슬롯은 각기 모두 동일한 기간에 발생되므로 array상에서는 타임 슬롯 변환은 이루어지지 않는다는 것을 명심해야 한다. 원하는 타임 슬롯에서 gate를 enable 시키기 위한 정보를 갖고 있는 제어 메모리가 필요한 것은 타임 슬롯 변환시에서와 같다.

그림 4에서 보듯이 시스템은 m개 입력과 n개 출력을 가질 수 있으며, m과 n은 시스템이 점선, 분배 및 확장기능을 수행하기 위하여 어떻게 구성되는가에 따라 같을 수도 있고 다를 수도 있다. 따라서 space network는 여러 단으로 구성되는(multistage) array 가 될 수도 있다.

네트워크를 구성함에 있어 architecture는 T-switch, S-switch 혹은 둘의 조합으로 구성될 수 있다. 따라서 네트워크는 다음의 형태로 분류되어질 수 있다.

- 단일T
- 단일S
- T-S
- S-T
- T-S-T
- S-T-S
- S와 T의 더 복잡한 조합

2. 축적 프로그램 제어 방식

단독제어와 공동제어는 제어계의 배치 구성의 관점에서 분류한 것이다. 이것과는 대조적으로 논리 변환 처리 동작의 관점에서 보면 교환기의 제어 회로는 포선 논리 회로와 축적 논리 회로로 나누는 것이 가능하다. 포선 논리회로(wired logic)는 릴레이나 접점 회로 혹은 전자 게이트를 조합하여 요구되는 논리 조작이 실현되도록 배선하여 시스템을 구성하는 방식이다. 이의 제어 동작은 배선 방식에 의해 결정되며 크로스바 교환기등 지난날의 대부분의 교환기의 제어 회로는 이 방법으로 실현되었다.

축적 논리 회로 (stored logic)는 만능형의 전자계산기를 채용하여 기억 회로에 들어 있는 프로그램의 지시에 따라 논리 조작을 행하는 방식이다. 예를 들면 전자계산기의 중앙 연산 처리 장치는 가산 회로와 기본 논리 회로로만 되어 있으나 프로그램에 기억된 명령에 따라 기본 회로를 여러번 반복 사용하므로 여러가지의 복잡한 계산과 조작을 수행한다. 이러한 제어 동작은 특정 배선 회로 즉 하드웨어와 기억된 프로그램 다시 말하면 소프트웨어에 의해 정해지며 이를 축적 논리 회로라 한다.

축적 논리 회로를 채용한 제어 방식을 축적 프로그램 제어 방식(SPC)이라 한다. 이 방식의 공동 제어 회로인 중앙 처리 장치에는 발신 가입자 식별, 경로 선택, 다이얼 펄스 계수 등의 특정 교환 동작을 행하는 전용 포선 회로는 원칙적으로 존재치 않으며 일반 전자계산기와 마찬가지로 논리 연산 기능을 가진 기본 회로로만 구성되어 있다. 교환 동작의 순서는 기억 회로에 프로그램 명령 형태로 축적시켜 이의 지시에 따라 기본 회로를 여러번 반복 동작시켜 교환 동작을 수행한다. 이 방식은 고속도의 논리 변환과 대용량의 기억 회로를 필요로 하므로 조작하기 쉬운 전자회로의 출현과 더불어 실현 가능케 되었다.

가. 축적 논리 회로의 원리

먼저 축적 논리 회로의 특징을 확실히 하기 전에 이것을 종래의 포선 논리 회로와 대비하여 설명하면 다음과 같다. 그림 5는 포선 논리에 의한 순서회로(sequential circuit)를 일반적으로 나타낸 것이다. 이것은 AND, OR, NOT 등의 논리게이트, 혹은 접점 회로를 요구된 기능에 맞도록 배선하여 조합한 논리회로와 과거 동작 이력을 축적하여 동작 상태를 지시하는 기억 회로로 구성된다.

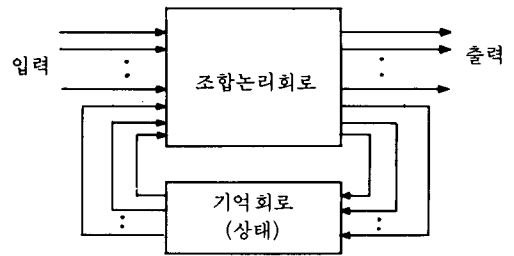


그림 5. 포선 논리 회로

포선 논리 회로의 동작은 배선 구성에 의해 정해지므로 이것은 예를 들면 숙련공의 동작에 흡사한 동작이다. 말하자면 현재의 상태와 입력 정보로부터 조건 반사적으로 정해진 단순한 일을 처리하는 회로이다. 따라서 전문적인 능력은 높으나 융통성이 없는 결점을 가지고 있다.

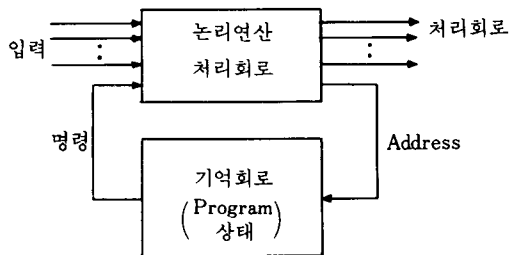


그림 6. 축적 논리 회로

그림 6은 축적 논리 회로를 일반적으로 표현한 것이다. 기억 회로에 축적된 프로그램은 동작의 수순을 나타내는 명령의 집합이며, 이것은 포선 논리회로의 조합논리 회로부에 상응하는 기능을 나타낸다. 논리 연산 처리 회로는 읽은 명령의 독해와 입력 상태에 따라 다음에 읽을 명령의 기억 번지, 즉 어드레스(address)를 지정하는 동작이다. 이 어드레스에 관한 대부분의

정보는 명령중에 기입되어 있으나, 논리 연산 처리 회로는 부분적인 어드레스와 그때의 입력정보를 종합하여 다음에 처리할 명령의 완전한 어드레스를 결정한다. 이렇게 차례로 명령을 실행하여 일련의 동작이 끝나고 제어의 결과를 나타내는 명령에 도달하면 이것이 출력되어 읽혀지게 되는 것이다.

나. 축적 프로그램 제어 방식

전자 교환기의 축적 프로그램 제어 회로는 프로그램을 기억하는 고정기억 회로(permanent memory)와 쓰고 읽는 것이 자유로운 일시 기억회로(temporary memory)를 가지고 있다.

고정 기억 회로에는 교환 동작을 지시하는 명령어 외에 전화 번호와 단자 번호의 대응, 회선 선택 경로 정보, 단자의 서비스 등급 등 특정의 교환 기능을 수행하는데 필요한 각종의 번역 정보 등도 기억되어 있다. 이 내용은 교환 기능의 변경 이외에는 바뀔 수 없으며 이것은 읽기 위한 반영구적인 기억 회로라고 볼 수 있다. 이에 반하여 일시 기억 회로는 각 단자나 제어중인 호의 상태, 제어단계, 연산 중간 결과 등을 기억 시킨다.

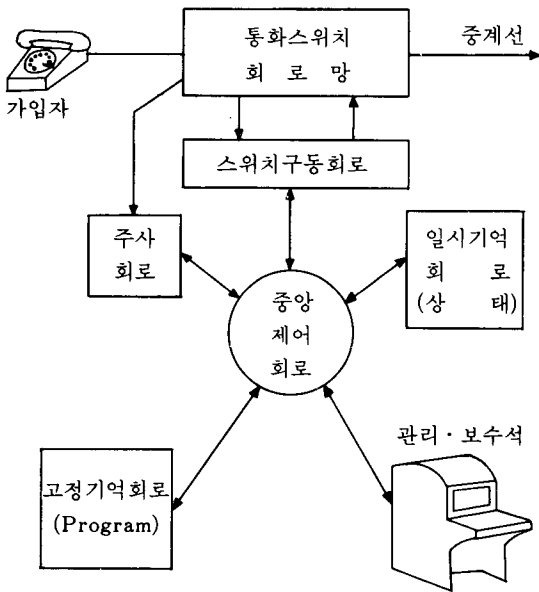


그림 7. 전자교환기의 구성

그림 7은 축적 프로그램 제어를 이용한 전자교환기의 구성을 개념적으로 나타낸 것이다. 통화 스위치 회로망은 통화의 접속, 절단을 행하는 부분이고, 주사회로(scanner)는 가입자선 회로, 트렁크, 다이얼 펄스 수신 장치등 통화 회로의 각부 단자의 상태 검출기로

서 일정한 주기로 on-off 상태를 주사하여 입력 정보로 중앙 제어 회로에 보낸다. 중앙 제어 회로(central control)는 스티어링 회로(steering circuit)와 각 레지스터(register)를 합한 전자 제어 회로로써, 제어 전체를 관리 운영하고 일반 전자 계산기의 연산 처리 장치에 대응하는 회로이다. 이것은 고정 기억 회로에 축적된 프로그램에 따라 동작하며, 일시 기억회로에 기록된 각종 상태를 입력 정보에 따라 순차적으로 천이 시키므로서 호의 제어를 시분할적으로 병행하여 실행한다. 고정 기억 회로는 주로 프로그램을 기억하기에 프로그램 스토어(program store)로, 또한 일시 기억 회로는 호의 처리상태 기억을 행하므로 콜 스토어(call store)라고 불리우며, 이것과 중앙제어 회로를 합하여 중앙처리 장치(central processor)라 한다.

스위치 구동회로(network control)는 통화 스위치의 개폐나 트렁크의 제어 혹은 통화로에 관한 시험등을 실행하는 부분이다. 중앙 제어회로는 몇 단계의 명령을 실행하여 그 결과로서 통화 스위치 회로의 동작 수준에 관한 지령 리스트를 일시 기억 회로내에 할당된 버퍼 메모리(buffer memory)에 쓴다. 이 지령 리스트가 완성되면 이것을 스위치 구동 회로에 보내어 통화 스위치 회로의 동작 방법을 지시한다.

전자교환기는 이상의 기본 회로외에 관리, 보수자의 연락 창구인 관리 보수석을 보통 가지고 있다. 장애시에 보수 프로그램이 실행되어 장애 처리나 장애 개소의 자동 진단이 행하여지며 이 결과는 타이프라이터를 통하여 찍혀져 나온다. 보수자는 이것을 보고 장애 패키지(package)를 교체하여 수리한다. 또한 다이얼 번호 변경, 중계 경로 변경, 서비스 기능 변경등도 여기서 일어나며 관리자는 해당하는 번역 정보나 프로그램을 바꿔 쓰므로 일을 처리한다.

축적 프로그램 제어 방식의 최대의 장점은 제어의 만능성이다. 지난날의 통신계는 1대1의 음성 정보 전달이 주체였으나 현재는 음성통신, 화상통신, 혹은 각종 데이터 통신 등 여러가지의 새로운 통신 서비스 및 단축 다이얼, 회의 전화 등의 새로운 전화 교환 서비스의 요구가 커지므로 교환기의 만능성, 가변성, 융통성은 점점 중요한 요소로 되고있다. 이러한 요구에 대처하는 것이 전자 교환 방식(electronic switching system : ESS)이다.

3. 주변 정합 장치

가. 아날로그 정합 장치

디지털 교환기는 기존 아날로그 교환기를 대체하기

위해 상당히 많이 사용되고 있다. 따라서 디지털 교환기는 기존 아나로그 망과 직접 정합 될 수 있도록 적절한 analog termination 회로를 갖고 있어야 한다. 공중망에 있어서 디지털 교환기는 시스템 설치 초기에 새로운 디지털 전화기를 가설하는 것이 어렵고 가격도 비싸기 때문에 디지털 전화기만을 수용한다고 생각해서는 안된다. 이러한 아나로그 가입자 회로의 가격은 시스템 전체 제조 가격의 80% 이상을 차지하는 것으로 알려져 있다. 이 때문에 아나로그 가입자 회로의 가격을 줄이기 위해 VLSI 회로를 사용하려는 경향이 두드러진다.

아나로그 가입자 회로가 가져야 하는 기본 기능들은 각 기능의 첫자만을 따서 만든 단어인 "BORSHT"로 요약될 수 있다.

즉,

- Battery feed (급전)
- Overvoltage protection (과전압 보호)
- Ringing (호출 신호 송출)
- Signalling (신호 검출) or Supervision (감시)
- Hybrid (2선, 4선 변환)
- Test (시험)를 말한다.

위의 기능에다 Codec(Coder, Decoder의 합성어) 기능을 포함하여 BORSCHT라고 하기도 한다.

나. 디지털 정합 장치

디지털 교환의 중요한 잇점중 하나는 디지털 전송에서 사용하는 신호를 그대로 사용할 수 있다는 것이다. 즉, 교환기에서 사용되는 시분할 다중화된 PCM bit stream은 대부분의 전송 분야에서 사용하는 것과 동일하다는 것이다. 이 결과, 교환기와 전송 장비를 정합시키는 회로는 상대적으로 간단해지고 따라서 가격도 저렴해진다.

여러가지 형태의 bit rate를 갖는 디지털 전송 장비들이 적절히 조합된 형태를 digital hierarchy라 부른다. 어떠한 bit rate들이 그 hierarchy내에 수용되는가 하는 것은 나라마다 다르다. 미국의 경우, 디지털 전송선 장비를 T-carrier라 부르며 가장 널리 사용되는 시스템이 T1이다. T1은 양방향의 1.544Mb/sbit rate의 bit stream을 전송한다. 유럽에서는 기본되는 bit rate는 2.048Mb/s이다. 디지털 교환기와 디지털 전송 장비 사이의 정합에 관계되는 2가지 형태의 요구 조건이 있으며 이는

① 전기적 요구 조건: 전압, 펄스, 파형, 임피던스, bit rate 등에 관한 것으로 교환기나 전송장비 모두에 적용된다.

② bit의 의미에 관한 요구 조건: bit의 의미가 음성인지 데이터인지, framing format, signalling format인지 혹은 maintenance 데이터인지를 규정한 것으로 몇가지 예외를 제외하고는 전송장비 자체와는 관계없으며 교환기에만 적용된다.

이 두가지의 요구 조건은 전송 장비를 통해 전송되는 신호를 완전히 규정하고 있는데 한 예로, 가장 널리 사용되는 것이 DSI(Digital Signal One)이다. 이것은 T1 전송 장비를 사용해 전송되는 신호에 대한 전기적 요구조건을 규정한 것일 뿐 아니라 bit stream이 갖고 있는 각 bit들의 의미도 규정한 것이다.

디지털 정합 장치는 이외에도 bipolar violation, reframe과 slip이 과도하게 발생되면 report하는 기능등이 있다.

이러한 기능들은 각 기능의 첫자만을 따서 만든 단어인 "GAZPACHO"로 요약된다. 즉

- Generation of frame code
- Alignment of frames
- Zero string suppressing
- Polar Conversion
- Alarm Processing
- Clock recovery
- Hunt during reframe
- Office signaling을 말한다.

V. 結 論

디지털 교환 기술은 다가오는 고도 정보 사회를 뒷받침하는 종합 정보 통신망의 핵심적인 요소로서 그 역할은 점점 증대되고 있다. 통신 서비스는 한층 다양화 되고 취급할 트래픽은 음성, 데이터, 정지 화상에다 초 광대역의 이동 화상에 이르기까지 광범위 하게 발전될 것이다. 적용 분야도 공중 통신망 뿐만이 아니고 FA(Factory Automation), OA(Office Automation) 나아가 HA(Home Automation)에 이르기까지 모든 영역을 포함하게 될 것이다. 뿐만 아니라 초대형 LSI, 광 electronics, 디지털 신호처리, 각종 정보처리, 위성 통신등 급속히 전개되고 있는 기술의 진보에도 깊은 연관성을 가지고 있으며, 이분야 연구 과제는 산적해 있으므로 앞으로의 발전이 기대된다고 하겠다.

參 考 文 獻

- [1] 서정욱, "정보시대의 Infrastructure", 전자공학 회잡지, 제11권, 제6호, pp. 24-29, Dec., 1984.

- [2] 양승택, "ISDN(중합 정보 통신망)의 전개", 전자공학회 잡지, 제11권, 제 6 호, pp. 47-47, Dec., 1984.
- [3] 유완영, "전자 교환기 및 통신망 기술 현황", 전자공학회 잡지, 제10권, 제 3 호, pp. 24-28, Jun., 1983.
- [4] 박항구, "우리나라 PCM 다중통신 기술 현황", 전자공학회잡지, 제10권, 제 3 호, pp. 29-38, Jun., 1983.
- [5] 秋山稔, "デジタル時分割 交換 技術[I]:總論 おまび 基本技術", 電子通信學會誌, vol.66, no. 7, pp. 736-743, Jun., 1983.
- [6] 유완영, "전자교환 기술의 현황과 전망", 전자공학회 잡지, 제12권, 제 1 호, pp. 18-24, Feb., 1985.
- [7] W. Yu, H.G. Bahk, S.Y. Kang, H. Lee, "TDX-1 Digital Switching System," ISS '84, Florence, Italy, May 7-11, 1984. *

1985 서울 國際電子工學 심포지움 開催

본 학회에서는 다음과 같이 1985 서울 국제전자공학 심포지움을 개최 하오니 이에 관심있으신 여러분의 많은 참여를 바랍니다.

행사명칭 : 1985 Seoul International Symposium on Electronics
Engineering

목 적 : 한국, 일본, 중화민국의 세나라로 부터의 컴퓨터와 통신에 관련된 학술논문을 서울에서 발표함으로써 아세아에서의 이 분야 정보의 교환을 통해 전자산업의 발전을 촉진하고 나아가서 이 지역 국가의 번영에 기여하고자 한다.

주 최 : 대한전자공학회 (KIEE)

공동주최 : 일본전자통신학회 (IECEJ)

중국전기공학회 (CIEE)

일 시 : 1985년 11월 15일(금)~16(토)

장 소 : 동방프라자 국제회의 실

협 찬 : IEEE 한국지부 대우전자(주)

삼성반도체통신(주) 국제전자(주)

금성반도체(주)