

# Random Noise가 2次 Analog Phase-Locked Loop에 미치는 影響 (Random Noise Effect Upon 2nd Order Analog Phase-Locked Loop)

姜 貞 洙\*, 李 晚 榮\*\*

(Jeoung Soo Kang and Man Young Rhee)

### 要 約

本 研究는 loop filter를 RC, Lead-lag, Perfect integrator로 各各 構成한 2次 Analog Phase-Locked Loop(APLL)에서 附加性 白免gauss雜音과 信號가 混合된 入力를 受信 하였을때 APLL의 動作上에 미치는 確率過程의 影響을 分析하고 實驗을 通하여 그 性能과 特性을 考察하였다.

雜音을 包含한 2次 APLL의 非線型特性에 의한 動作上에 미치는 確率 過程의 影響을 解析 하기위 하여 各 loop model에 따른 狀態方程式을 Fokker-Planck 方程式에 적용하여 位相誤差의 確率密度分布 및 分散을 求하였다. 그리고 hardware的으로 構成한 實驗裝置의 設計 및 實驗方法도 研究의 對象으로 하였으며 實驗結果에 對해서는 理論値와 比較하여 理論式의 妥當함을 確認할 수 있었다.

### Abstract

The phase-locked loop (PLL) is a communication receiver which operates as a coherent detector by continuously correcting the phase error. In this paper analysis for the phase-error behavior of analog phase-locked loop (APLL) in the presence of additive white gaussian noise has been done theoretically and experimentally. A close form solution of the first-order loop is obtained and approximate solutions are derived for the second-order loops with RC, lead-lag and perfect integrator filters. The performance of APLL's and their characteristics are also thoroughly investigated through experiments.

In order to analyze the effect of stochastic nature on nonlinear dynamics characteristics of the second order APLL, the phase error distribution and its variance have been obtained by using the Fokker-Planck equation. Theoretical results agree closely with those of experiment.

### I. 序 論

Phase-Locked Loop(PLL)는 位相을 自動的 으로 追跡하는 位相同期回路로서 가장 信賴性이 높고 敏感한 受信裝置로 널리 알려져 있기 때문에 그 應用範圍가 여러 分野에 걸쳐 점차 擴大 되어가고 있다. 이 PLL裝置는 雜音과 情報가 混合된 入力信號를 受信機

\*正會員, 大田機械廠

(Dae Jeon Machine Depot)

\*\*正會員, 漢陽大學校 電子通信工學科

(Dept. of Telecommunication Eng., Han Yang Univ.)

接受日字: 1986年 2月 21日

内の位相比較器에서 電壓制御發振器(VCO)의 位相과 周波數를 連續的으로 相互較正 함으로서 自動追跡을 가능케하는 重要한 機能을 가지고 있으므로 Missile의 誘導操縱, Radar-tracking, phase-coherent 通信裝置의 復調 및 同期, Telemetry, frequency synthesis 등 여러가지 機能에 多樣하게 적용 할 수가 있다.<sup>12</sup> 그러나 이와 같은 message의 傳達過程에 있어서 모든 通信 system은 恒常 문제가 되고 있는것은 雜音이며 이 雜音은 送受信 channel內에 恒常 進入 또는 發生하여 通信에 妨害가 되는 主要原因으로 나타나고 있다.

이와 같은 雜音은 無作爲한 確率을 나타내고 있기 때문에 雜音과 情報가 混入된 信號를 처리 하는데 있어서 通常 統計學的으로 分析 및 考察함이 要求된다.

本 研究에서는 이러한 附加性 白色 gauss雜音이 混入된 入力信號를 PLL로 受信하였을 때 2次 APLL의 動作上에 미치는 stochastic process(確率過程)의 影響을 理論的으로 考察하고 hardware的인 實驗을 통하여 APLL의 特性과 性能을 分析한다. 먼저 理論式의 導出에 있어서는 確率過程의 影響을 A. J. Viterbi의 Fokker-Planck 方程式<sup>13</sup>을 各種 loop filter(RC, Lead-lag, Perfect integrator)에 적용하여 그 解를 求하고 非線型理論에 立脚한 位相誤差의 確率密度分布의 算出과 雜音의 影響을 分析 및 考察하였다. 다음에 PLL system과 周邊裝置를 hardware的으로 設計 및 構成하고 雜音의 狀況下에 있는 入力條件을 具現 함으로서 理論値와 hardware實驗을 통하여 獲得한 結果를 比較, 檢討하였다.

II. APLL의 等價 Model

APLL의 入力端에 雜音이 存在한 狀態에서 2次 APLL의 基本構成圖은 그림 1과 같고 非線型特性에 따른 位相等價 model은 그림 2와 같이 表示된다. 여기서 VCO는 入力電壓  $e_v(t)$ 에 比例하는 周波數로 發振하며 出力位相은 周波數의 積分이 되므로 VCO의 傳達函數는  $K_0/S$ 가 된다. 따라서 入力信號位相  $\theta_1(t)$ 에 對하여 loop dynamics의 應答位相誤差  $\phi(t)$ 를 表

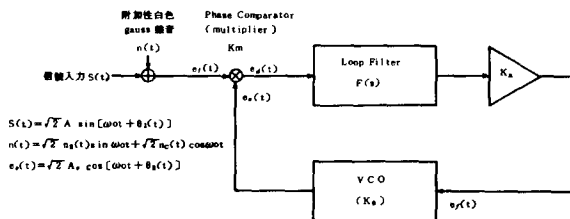


그림 1. PLL의 基本構成圖  
Fig. 1. Block diagram of a PLL.

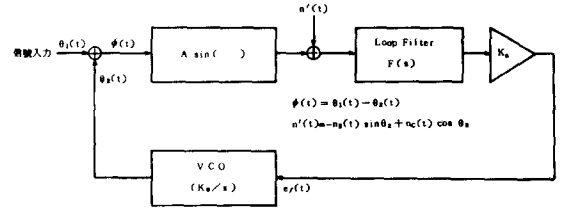


그림 2. PLL의 位相等價 model  
Fig. 2. Phase equivalent model of a PLL.

示한 PLL의 基本方程式은 다음과 같이 된다.<sup>14</sup>

$$\phi(t) = \theta_1(t) - \frac{K}{S} F(s) [A \sin \phi(t) + n'(t)] \quad (1)$$

$$\text{但 } \begin{cases} \phi(t) = \theta_1(t) - \theta_2(t) \\ n'(t) = -n_1(t) \sin \theta_2 + n_2(t) \cos \theta_2 \end{cases}$$

여기서  $K=K_m, K_0, K_a$ 이며  $K_m$ 은 位相比較器의 變換利得[V/rad],  $K_0$ 는 VCO의 周波數 變換利得[rad/sec/V]  $K_a$ 는 增幅器의 電壓利得이다. 式(1)에서 보면  $\sin \phi$ 인 非線型項과 確率過程의  $n'(t)$ 를 包含하고 있기 때문에 PLL의 動作은 複雜하게 되고 또 2次 loop filter 以上の PLL system에서는 RC filter를 除外하고는 完全解를 求할 수 없다.

다음에 loop model에 따른 loop filter의 狀態方程式은 本 研究에서 적용한 3種類의 loop filter는 그림 5에서 表示된 바와 같이 RC filter, Lead-lag filter, perfect integrator이며 이 loop filter의 傳達函數는 各各  $F(s) = 1/(1 + \tau s)$ ,  $F(s) = (1 + \tau_2 S)/(1 + \tau_1 s)$ ,  $F(s) = (1 + \tau_2 S)/\tau_1 s$ 와 같이 表示된다. 이것은 PLL의 基礎方程式에 各各 代入하여 다음과 같은 loop 應答을 表示한 關係式을 얻을 수 있다.

(RC filter)

$$\frac{d^2 \phi}{dt^2} = -\frac{AK}{\tau} \sin \phi - \frac{1}{\tau} \frac{d\phi}{dt} + \frac{d^2 \theta_1}{dt^2} + \frac{1}{\tau} \frac{d\theta_1}{dt} - \frac{K}{\tau} n'(t) \quad (2)$$

(Lead-lag filter)

$$\frac{d^3 \phi}{dt^3} = -\frac{1}{\tau_1} [AK \sin \phi + AK \tau_2 \frac{d\phi}{dt} \cos \phi + \frac{d\phi}{dt}] - \frac{K}{\tau_1} [n'(t) + \tau_2 \frac{dn'(t)}{dt}] + \frac{1}{\tau_1} [\frac{d\theta_1}{dt} + \tau_1 \frac{d^2 \theta_1}{dt^2}] \quad (3)$$

(Perfect integrator)

$$\frac{d^3 \phi}{dt^3} = \frac{d^2 \theta_1}{dt^2} - \frac{K}{\tau_1} [A \sin \phi + n'(t) + \tau_2 A \frac{d\phi}{dt} \cos \phi + \tau_2 \frac{dn'(t)}{dt}] \quad (4)$$

上式들은 2次 微分方程式의 形態이므로 이 PLL system을 完全히 表示하기 爲해서는 2個의 狀態變

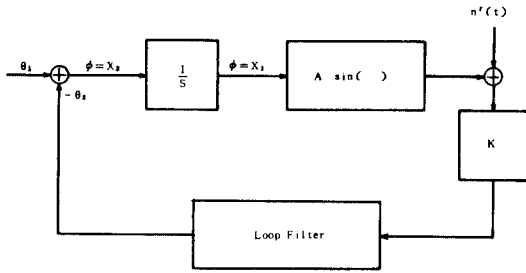


그림 3. 變形된 位相等價model  
Fig. 3. Modified phase equivalent model.

數가 必要하다. 따라서 그림 3과 같이 變形된 位相等價 model에서 이 狀態變數를  $X_1 = \phi, X_2 = d\phi/dt = \dot{\phi}$ 로 놓고 各各의 loop model에 적용하면 다음과 같은 結果式으로 表示되는 loop filter의 狀態方程式을 各各 求할수 있다.

(RC filter)

$$\dot{X}_1 = X_2$$

$$\dot{X}_2 = -\frac{AK}{\tau} \sin X_1 - \frac{X_2}{\tau} + \dot{\theta}_1 + \frac{1}{\tau} \dot{\theta}_1 - \frac{K}{\tau} n(t) \quad (5)$$

(Lead-lag filter)

$$\dot{X}_1 = X_2$$

$$\dot{X}_2 = -\frac{1}{\tau_1} [AK \sin X_1 + AK \tau_2 X_2 \cos X_1 + X_2] - \frac{K}{\tau_1} [n'(t) + \tau_2 n'(t)] + \frac{1}{\tau_1} [\dot{\theta}_1 + \tau_2 \dot{\theta}_1] \quad (6)$$

(Perfect integrator)

$$\dot{X}_1 = \dot{\theta}_1 - \frac{X_2}{\tau_1} - \frac{\tau_2}{\tau_1} K [A \sin X_1 + n'(t)]$$

$$\dot{X}_2 = K [A \sin X_1 + n'(t)] \quad (7)$$

### III. 2次 Fokker-Planck 方程式

#### 1. 定常狀態에서의 F-P方程式

Loop model에 따라서 求한 PLL의 狀態方程式은 非線型的이고 確率的이며 또 入力端에 印加되는 雜音 역시 random한 過程으로 나타나고 있기 때문에 PLL의 位相誤差 또한 stochastic하게 나타난다. 그러나 PLL system이 어떤 統計的인 規則性을 만족 시킬수가 있다고 하면 位相誤差는 時間적으로 예측 할 수 는 無어도 時間에 對하여 平均한 값이나 moment는 一定한 값으로 收斂할 것이다. 그러므로 PLL system에 合當한 解를 求하기 爲해서는 이러한 收斂하는 parameter를 찾고 또 이 parameter로서 位相誤差의 確率密度分布를 求하는 것이 必要하다.

지금 random한 過程인 位相誤差  $\phi(t)$ 는 確率密度 函數  $p(\phi, t)$ 에 의해서 알 수 있기 때문에  $P(\phi, t)$ 의

解는 定常狀態( $t \rightarrow \infty$ )인 경우에 A. J. Viterbi의 Fokker-Planck 技法<sup>3)</sup>을 적용 함으로서 可能하다. 따라서 white gaussian driving function을 갖는 joint-density function  $P(\bar{X}, t)$ 로 되는 Vector Markov process  $(\bar{X}, t) = (X_1, X_2, X_3, \dots, X_n, t)$ 는  $n$ 次 Fokker-Planck 方程式의 解로서 求할 수가 있다. 卽  $n$ 次 Fokker-Planck 方程式은 다음과 같은 偏微分 方程式으로 表示된다.

$$\frac{\partial P(\bar{X}, t)}{\partial t} = - \sum_{i=0}^{n-1} \frac{\partial}{\partial X_i} [A_i(\bar{X}) P(\bar{X}, t)] + \frac{1}{2} \sum_{i=0}^{n-1} \sum_{j=0}^{n-1} \frac{\partial^2}{\partial X_i \partial X_j} [B_{ij}(\bar{X}) P(\bar{X}, t)] \quad (8)$$

여기서  $A_i(\bar{X})$  및  $B_{ij}(\bar{X})$ 의 係數는 各各 1次 및 2次 moment이고 다음式에서 求해진다.

$$A_i(\bar{X}) = \lim_{\Delta t \rightarrow 0} \frac{1}{\Delta t} E\{\Delta X_i(t) | \bar{X}(t)\}$$

$$B_{ij}(\bar{X}) = \lim_{\Delta t \rightarrow 0} \frac{1}{\Delta t} E\{\Delta X_i(t) \cdot \Delta X_j(t) | \bar{X}(t)\} \quad (9)$$

式(9)에서  $\bar{X}(t)$ 는 Markov process이고,  $\Delta X(t)$ 는 任意時間  $t$ 에서  $t + \Delta t$ 만큼 變化되었을 때 값을 表示한다.

PLL system에서는 任意의 時間에 入力信號에 對한 狀態應答度는 짧은 時間內에 反應이 일어나야 하며 또 이 system이 定常狀態에 이른다고 한다면 보다 빨리 到達함이 바람직 하다. 따라서 이와 같은 PLL system의 確率特性을 論하고자 할 때에는 定常狀態에서 滿足스럽게 될수 있기 때문에 窮極的으로 時間에 獨立的인( $t \rightarrow \infty$ 로 됨에 따라) 一定한 값에 到達하는 時間函數를 定常狀態에 接近한다고 하면<sup>34)</sup>式(8)의 定常狀態의 假定值  $P(\bar{X}, t)$ 는  $P(\bar{X})$ 로 된다. 따라서 式(8)은 時間이 無限大로 接近할 때<sup>34)</sup> 그 極限값을 取하면 定常狀態에서의  $n$ 次 Fokker-Planck 方程式은 다음과 같이 變形된다.

$$\frac{\partial P(\bar{X}, t)}{\partial t} = - \sum_{i=0}^{n-1} \frac{\partial}{\partial X_i} [A_i(\bar{X}) \cdot P(\bar{X})] + \frac{1}{2} \sum_{i=0}^{n-1} \sum_{j=0}^{n-1} \frac{\partial^2}{\partial X_i \partial X_j} [B_{ij}(\bar{X}) \cdot P(\bar{X})] = 0 \quad (10)$$

#### 2. Loop model에 對한 F-P方程式

RC, Lead-lag, Perfect integrator의 loop filter를 使用한 各system에 適當한 Fokker-Planck 方程式을 樹立하기 爲하여 式(5), (6), (7)의 loop filter의 狀態方程式을 式(9)에 適用하여 1次 및 2次 moment가 우선 求해져야 한다. 그리고 各 loop filter별로 求한 1次 및 2次 system moment를 式(10)에 代入하면 다음과 같은 結果式으로 表示되는 Fokker-Planck 方程式을 各各 求할 수 있다.

(RC loop model)

$$\left(\frac{KN_0}{4\tau_1^2}\right)\frac{\partial^2 P(\bar{X})}{\partial X_2^2} - (X_2)\frac{\partial P(\bar{X})}{\partial X_1} + \left(\frac{AK}{\tau_1}\sin X_1 + \frac{X_2}{\tau_1}\right)\frac{\partial P(\bar{X})}{\partial X_2} + \left(\frac{1}{\tau_1}\right)P(\bar{X}) = 0 \quad (11)$$

(Lead-lag loop model)

$$\left(\frac{KN_0}{4\tau_1^2}\right)\frac{\partial^2 P(\bar{X})}{\partial X_2^2} - (X_2)\frac{\partial P(\bar{X})}{\partial X_1} + \left(\frac{AK}{\tau_1}\sin X_1 + \frac{AK\tau_2 X_2}{\tau_1} \cos X_1 + \frac{X_2}{\tau_1}\right)\frac{\partial P(\bar{X})}{\partial X_2} + \left(\frac{AK\tau_2}{\tau_1} \cos X_1 + \frac{1}{\tau_1}\right)P(\bar{X}) = 0 \quad (12)$$

(Perfect integrator model)

$$\left(\frac{\tau_2^2 KN_0}{4\tau_1^2}\right)\frac{\partial^2 P(\bar{X})}{\partial X_1^2} - \left(\frac{KN_0}{4}\right)\frac{\partial^2 P(\bar{X})}{\partial X_2^2} - \left(\frac{K^2\tau_2 N_0}{2\tau_1}\right)\frac{\partial^2 P(\bar{X})}{\partial X_1 \partial X_2} + \left(\frac{X_2}{\tau_1} + \frac{\tau_2}{\tau_1} AK \sin X_1\right)\frac{\partial P(\bar{X})}{\partial X_1} - (AK \sin X_1)\frac{\partial P(\bar{X})}{\partial X_2} + \left(\frac{\tau_2}{\tau_1} AK \cos X_1\right)P(\bar{X}) = 0 \quad (13)$$

#### IV. 位相誤差 分布와 分散

PLL의 各 loop model에 對하여 誘導한 Fokker-Planck 方程式은 式(11), (12), (13)과 같다. 따라서 本節에서는 이 Fokker-Planck 方程式의 解를 求하고 이 解를 位相誤差 ( $\phi$ )로 置換하여 位相誤差 確率密度分布  $P(\phi)$  및 分散 ( $\sigma_\phi^2$ )을 導出 하였다.

RC loop filter를 使用한 loop model인 경우는 式(11)의 Fokker-Planck 方程式을 變數分離法을 利用하여 比較的 쉽게 完全解<sup>15)</sup>를 求할 수 있었으며, Lead-lag loop filter에서는 式(12)가 非線型的인 2次 偏微分 方程式의 形態이므로 完全解를 求하기가 거의不可能하다. 따라서 이 解를 無限級數의 形態로 보고 再歸算 出法<sup>17)</sup>(recurrent generation technique)을 利用하여 近似解를 求하였다.

Perfect integrator인 경우는 loop filter의 非線型的인 特性으로 因하여 收斂하는 解를 求하기가 어렵기 때문에 PLL이 線型에 類似하다는 假定下에서 期待값을 여러번 反復하여 算出함으로써 近似解를 求하였다.<sup>18)</sup>

이상과 같은 Fokker-Planck 方程式의 解를 求하는 過程에 있어서 3種類의 loop model에 따른 近似解의 展開가 簡單하지 않고 또 順序가 複雜하기때문에 여기서 簡單히 結果式만을 表示 하기로 한다.

(RC loop model)

位相誤差分布式(結果式)

$$P(\phi) = \frac{1}{2\pi I_0\left(\frac{4A}{KN_0}\right)} \exp\left(\frac{4A}{KN_0} \cos \phi\right) \quad (14)$$

여기서  $I_0$ 는 0 order 1st kind modified Bessel function이고,  $N_0$ 는 雜音電力密度分布,  $A$ 는 入力信號電力,  $K$ 는 閉回路利得을 表示한다. 그런데 loop의 信號對雜音比는  $SNR \triangleq A^2/N_0 B_L = \alpha$ 로 表現되고 loop의 雜音 帶域幅  $B_L = AK/4$ 이므로, 따라서  $\alpha = 4A/KN_0$ 와 같이 定義됨으로 位相誤差分布式은 簡單히

$$P(\phi) = \frac{\exp(\alpha \cos \phi)}{2\pi I_0(\alpha)} \quad (15)$$

와 같이 志示할 수 있다. 그리고 式(15)의 位相誤差分布  $P(\phi)$ 는 時間函數  $\tau$ 에 無關하며 filter가 없는 1次 PLL과 一致한다.

位相誤差分散式(結果式)

$$\sigma_\phi^2 \triangleq \int_{-\pi}^{\pi} \phi^2 P(\phi) d\phi = \frac{\pi^2}{3} + 4 \sum_{n=1}^{\infty} \frac{(-1)^n I_n(\alpha)}{n^2 I_0(\alpha)} \quad (16)$$

여기서  $I_n(\alpha)$ 는 次數가  $n$ 이고 獨立變數가  $\alpha$ 인 1st kind modified Bessel function이다.

(Lead-lag loop model)

位相誤差 分布式(結果式)

$$P(\phi) = \frac{(1 + AK\tau_2 \cos \phi)^{-\frac{1}{2}}}{2\pi Q(M, N)} \exp(M \cos \phi + N \cos 2\phi) \quad (17)$$

여기서

$$Q(M, N) = \left(1 + \frac{N^2}{4} + \frac{3N^2}{M^2}\right) I_0(M) - \left(\frac{2N}{M} + \frac{N^2}{M}\right) I_1(M) + \left(\frac{3N^2}{M^2} + N\right) I_2(M) - \left(\frac{N}{M}\right)^2 I_3(M) + \left(\frac{N^2}{4}\right) I_4(M)$$

$$M = \frac{4A}{KN_0}$$

$$N = \frac{A^2\tau_2}{N_0}$$

와 같이 表示된다. 그런데 式(17)에서  $\tau_2 = 0$ 이면 (RC filter와 同一함) 이때  $N = 0$ 이 되어

$$Q(M, N) = I_0(M) = I_0\left(\frac{4A}{KN_0}\right) \quad (18)$$

가 된다. 따라서 式(17)은 式(14)와 같게 되기때문에 앞에서 求한 RC filter의 境過와 一致됨을 알 수 있다. 다음에 loop의 SNR는 다음과 같이 表現된다.

$$SNR \triangleq \frac{A^2}{N_0 B_L} = \alpha$$

$$B_L = \frac{AK}{4} \cdot \frac{(\tau_1 + AK\tau_2)}{\tau_2(1 + AK\tau_2)}$$

$$\alpha = \frac{A^2}{N_0} \cdot \frac{4}{AK} \cdot \frac{\tau_1(1 + AK\tau_2)}{(\tau_1 + AK\tau_2)}$$

位相誤差 分散式(結果式)

$$\begin{aligned} \sigma_{\phi}^2 &\triangleq \int_{-\pi}^{\pi} \phi^2 P(\phi) d\phi \\ &= \frac{1}{2\pi Q(M, N)} \left\{ I_0(M) \left[ \frac{2}{3} \pi^2 + \frac{N^2}{M^2} (2\pi^2 + 3) + \frac{40N^2}{9M} \right. \right. \\ &\quad \left. \left. + \frac{8N}{M} + N + N^2 \left( \frac{\pi^2}{6} + 1 \right) \right] \right. \\ &\quad + I_1(M) \left[ -8 - \frac{32N^2}{8M^2} - \frac{N^2}{M} \left( \frac{2}{3} \pi^2 + \frac{9}{4} \right) \right. \\ &\quad \left. - \frac{2N}{M} \left( \frac{2}{3} \pi^2 + 1 \right) + \frac{40}{9} N - \frac{484N^3}{225} \right] \\ &\quad + I_2(M) \left[ 2 - \frac{N^2}{M^2} \left( 2\pi^2 - \frac{21}{4} \right) + \frac{1936N^2}{225M} + \frac{80N^2}{9M} \right. \\ &\quad \left. - N \left( \frac{2}{3} \pi^2 + \frac{1}{4} \right) + \frac{7}{9} N^2 \right] \\ &\quad + I_3(M) \left[ -\frac{8}{9} + \frac{736N^2}{75M^2} - \frac{N^2}{M} \left( \frac{2}{3} \pi^2 + \frac{49}{36} \right) \right. \\ &\quad \left. - \frac{5N}{2M} + \frac{104}{25} N - \frac{548N^3}{441} \right] \\ &\quad + I_4(M) \left[ \frac{1}{2} - \frac{11N^2}{6M^2} + \frac{51664N^2}{11025M} + \frac{272N}{225M} \right. \\ &\quad \left. - \frac{10}{9} N + N^2 \left( \frac{1}{6} \pi^2 + \frac{9}{64} \right) \right] \\ &\quad + \sum_{n=5}^{\infty} I_n(M) \left\{ 8 \left( 1 \frac{N^2}{4} + \frac{3N^2}{M^2} \right) \frac{(-1)^n}{n} \right\} \\ &\quad - 4 \left( \frac{2N}{M} + \frac{N^2}{M} \right) \left[ \frac{(-1)^{n-1}}{(n-1)^2} + \frac{(-1)^{n+1}}{(n+1)^2} \right] \end{aligned} \quad (19)$$

(Perfect integrator model)

位相誤差分布式 (結果式)

$$P(\phi) = \frac{\exp \left[ \frac{4A^2 \tau_1 \tau_2}{N_0 (\tau_1^2 AK + \tau_1)} \cos \phi \right]}{2\pi I_0 \left[ \frac{4A^2 \tau_1 \tau_2}{N_0 (\tau_1^2 AK + \tau_1)} \right]} \quad (20)$$

Loop filter의 SNR는

$$SNR \triangleq \frac{A^2}{N_0 B_L} = \alpha$$

$$B_L = \frac{\tau_1^2 AK + \tau_1}{4 \tau_1 \tau_2}$$

와 같이 되므로 信號對雜音比는

$$\alpha = \frac{4A^2 \tau_1 \tau_2}{N_0 (\tau_1^2 AK + \tau_1)}$$

가 된다. 따라서 位相誤差分布를 SNR로 다음과 같이 簡單히 表示할 수 있다.

$$P(\phi) = \frac{\exp(\alpha \cos \phi)}{2\pi I_0(\alpha)} \quad (21)$$

位相誤差 分散式 (結果式)

$$\begin{aligned} \sigma_{\phi}^2 &\triangleq \int_{-\pi}^{\pi} \phi^2 P(\phi) d\phi \\ &= \frac{\pi^2}{3} + 4 \sum_{n=1}^{\infty} \frac{(-1)^n J_n(\alpha)}{n^2 I_0(\alpha)} \end{aligned} \quad (22)$$

V. 實驗의 考察

1. PLL의 回路設計

本研究의 hardware 實驗을 위한 PLL system은 位相比較器, loop filter, 電壓制御發振器의 세個 重要部分으로 構成하였으며 loop利得에 따른 全體 概略構成圖는 그림 4와 같다. PLL의 設計에 있어서 先行되어야 할 事項은 loop利得의 算出과 filter의 傳達特性이며 이것은 system parameter를 選定하는데 있어서 重要한 factor로 되고 또 PLL의 特性과 SNR에 密接한 關係가 있기 때문에 正確한 設計가 要求된다.<sup>10)</sup> 다음에 位相比較器와 電壓制御發振回路는 變換利得과 直線性 그리고 周波數安定度 등을 充分히 考慮한 能動素子의 選擇과 周邊回路의 設計 및 調整이 必要하다.<sup>110)</sup>

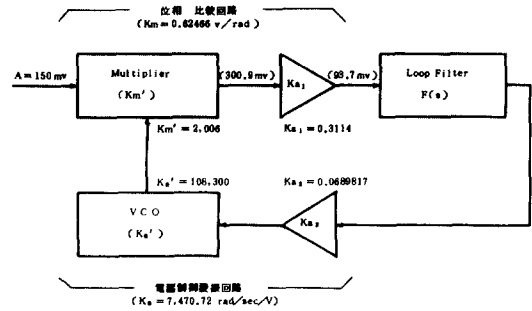


그림 4. PLL의 loop利得  
Fig. 4. Loop gain of a PLL.

가) 位相比較回路

位相比較器는 2重平衡型의 product檢波器로된  $\mu A-796$  IC를 使用하여 그림 5와 같이 構成하였다. 이回路에서 ①⑧ 두 入力端에 sin波 및 矩形波를 各各 印加하면 入力信號는 VCO의 出力信號에 의하여 動作되는 switching回路를 形成 함으로서 入力端의 두 信號의 位相差에 比例한 두 入力信號의 積으로된 出力이 ⑥⑩端子에 나타난다. 位相比較器의 入力對 出力波形은 그림 6과 같다.

이 回路에서 變換利得의 設定은  $\mu A-796$ 의 入力端 ①에 150mV[rms]의 sin波를 印加 하였을 때 出力端 ⑩에서 測定한 出力電壓은 300.9mV이므로  $K_m=2.006$  [V/rad]이다. 그런데 位相比較回路의 變換利得은  $K_m=0.62466$  [V/rad]으로 設定 하였으므로 TP-2의 出力電壓 93.7mV을 얻기 위하여  $K_{m1}$  增幅器 (OP-15)의 利得은  $K_{m1}=0.3114$ 로 調整하였다.

나) 電壓制御發振回路

VCO는 PLL의 構成에 있어서 가장 重要한 部分에 하나이며 VCO의 自走發振周波數의 安定도가 制御電



표 1. Loop filter의 RC素子  
Table 1. RC value of loop filter.

Filter	RC素子	時定數(sec)	Resistor	Capacitor
RC filter		$\tau = 7.1395 \times 10^{-4}$	$R = 22.2K\Omega$	$C = 0.03216\mu F$
Lead-lag filter		$\tau_1 = 7.6501 \times 10^{-4}$	$R_1 = 22.19K\Omega$	$C = 0.0322\mu F$
		$\tau_2 = 5.0050 \times 10^{-5}$	$R_2 = 1.5534K\Omega$	
Perfect integrator		$\tau_1 = 6.4281 \times 10^{-3}$	$R_1 = 20.603K\Omega$	$C = 0.312\mu F$
		$\tau_2 = 4.2837 \times 10^{-1}$	$R_2 = 13.73K\Omega$	

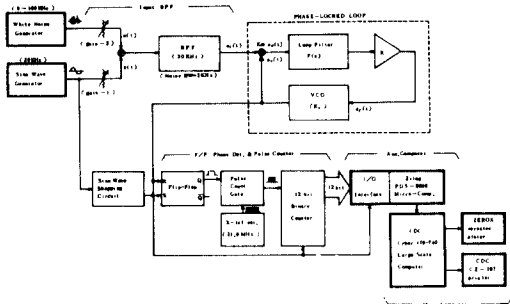


그림 9. 位相誤差分布의 測定 構成圖  
Fig. 9. Block diagram of phase-error measurement.

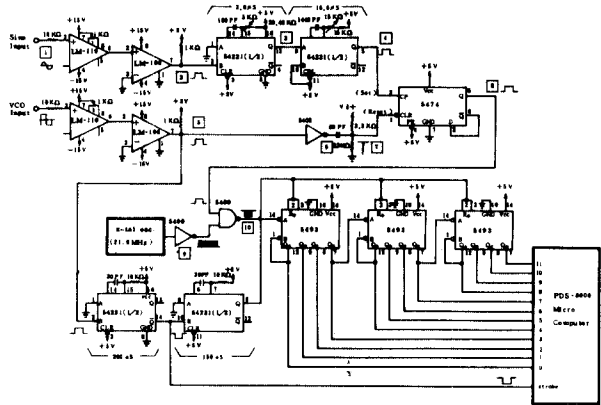


그림 11. 位相誤差 檢出器 및 pulse制御回路  
Fig. 11. Phase-error detector and pulse control circuit.

用하여 補償한다. 基本 pulse發生回路는 21.6MHz의 水晶發振器를 使用하였으며, NAND gate (SN-5400)는 R-S Flip-Flop의 出力으로 gate를 制御함으로써 位相誤差에 比例된 情報를 얻게된다. 이 pulse는 12bit binary counter (SN-5493)에서 parallel output로 變換되고 補助computer (PDS-8000)에 入力시켜 位相誤差 確率密度分布를 算出한다.

位相誤差檢出 및 pulse計數回路의 主要部分에 對한 timing diagram은 그림12와 같다.

나) 入力雜音比의 算出

PLL의 入力信號와 loop利得은 system設計에 있어서  $AK=700$ 으로 設定하였기 때문에 信號對雜音比(SNR = 1, 2, 4, 8, 16)에서 信號入力を 一定하게 놓고 ( $A=0.15V$ ) noise level을 變化시켜 入力에 印加 하였다.

本 實驗에서 雜音比( $E_n$ )의 算出을 爲한 概略構成圖는 그림13과 같고 PLL 入力端에 印加되는 雜音電壓은

$$E_n = A \sqrt{\frac{B_{LF}}{B_L} \cdot \frac{1}{SNR}} \quad (23)$$

와 같이 表示된다. 그리고 PLL의 入力 BPF의 帶域幅  $B_{LF}$ 를 2KHz, 雜音帶域幅  $B_L$ 을 175Hz로 하였을 때 SNR에 따른 雜音比의 값은 表 2와 같다.

다) Data sampling

測定data의 sampling 時間間隔은 0.5ms마다 25,000個의 data를 12.5秒동안 遂行 하였으며 이것은 PLL이 375,000회의 位相誤差發生에 對하여 25,000의 data를 抜取하여 確率密度分布를 求하였다.

3. 實驗結果 및 檢討

APLL를 hardware의으로 構成하고 各loop filter

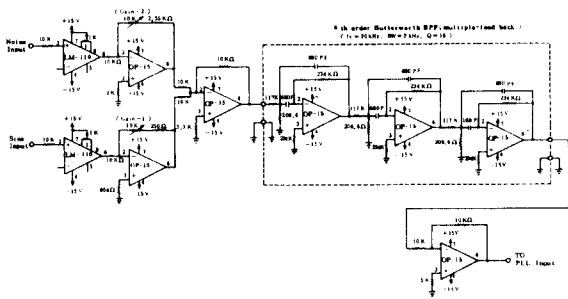


그림 10. 入力BPF回路  
Fig. 10. Input BPF circuit.

feedback回路)으로 構成하였으며 雜音制限 帶域幅은 30KHz를 中心으로 2KHz로 制限 하였고 Q는 15이다. 그리고 이 回路의 信號傳達 時間遲延은 約3μs로 測定 되었다.

位相誤差檢出 및 pulse計數回路의 全體 構成回路圖는 그림11과 같다. 位相誤差의 檢出은 SN-5474를 使用하였으며, set 端子③에는 sine波 入力信號를 voltage comparator (LM-106)를 通하여 矩形波로 整形 하고 入力 BPF回路에서 slew rate에 의한 時間遲延(約 3μs)을 monostable multivibrator (SN-54221)를 使

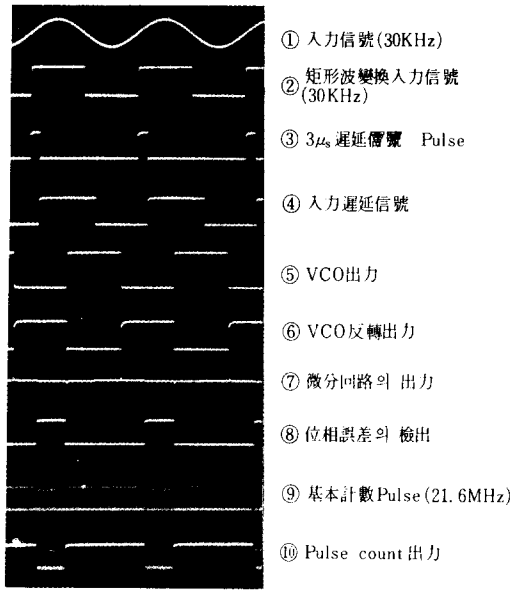


그림12. 位相誤差檢出 및 pulse制御回路的 timing diagram  
 Fig. 12. Timing diagram of pulse control circuit and phase-error detector.

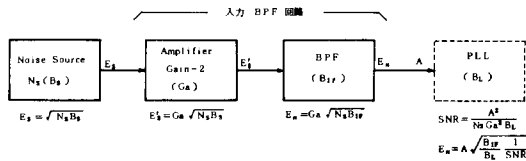
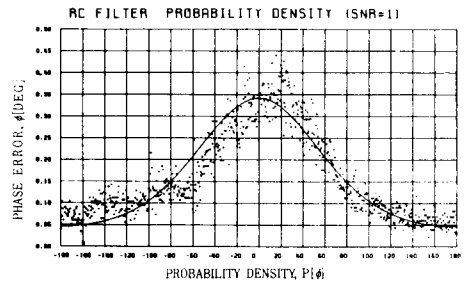


그림13. 雜音比의 算出  
 Fig. 13. Calculated noise level.

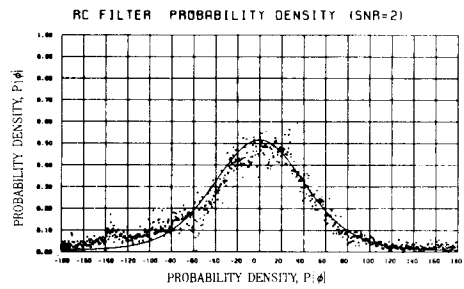
표 2. 雜音比의 算出  
 Table 2. Calculated noise level.

SNR	PLL	RC Filter	Lead-lag Filter	Perfect integrator
1		507.1 (mV)	513.3 (mV)	507.1 (mV)
2		358.3	364.3	358.3
4		253.5	257.6	253.5
8		179.3	182.2	179.3
16		126.8	128.8	126.3

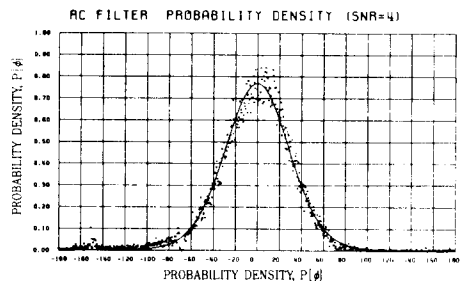
(RC, Lead-lag, Perfect integrator)를 使用하였을 때 SNR이 1, 2, 4, 8, 16인 境過에 對하여 實驗에 의한 位相誤差分布를 測定한 結果를 그림14, 15, 16에 各 圖示 하였다. 여기서 理論値와 實驗値를 比較하기 爲하여 各 重疊시켜 圖示 하였으며 位相誤差는



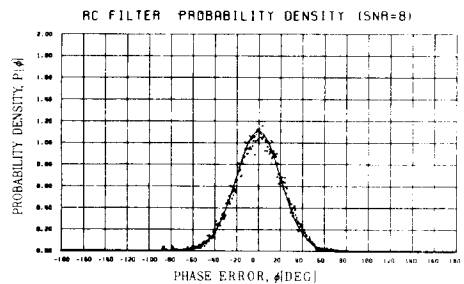
(a) SNR=1



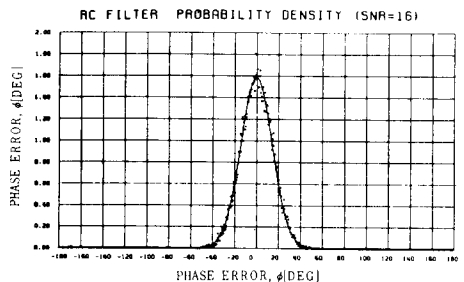
(b) SNR=2



(c) SNR=4



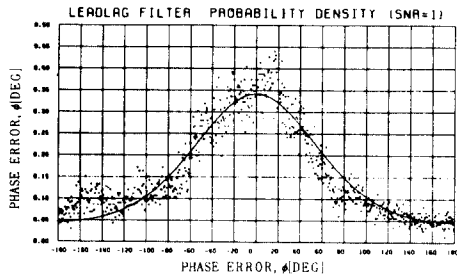
(d) SNR=8



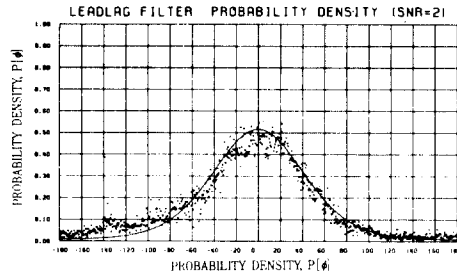
(e) SNR=16

그림14. RC PLL의 位相誤差 確率密度分布

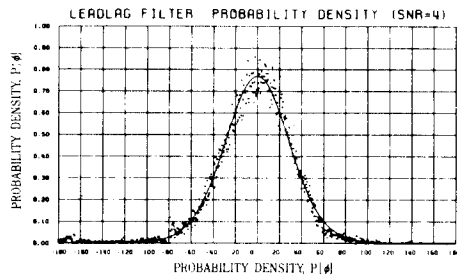




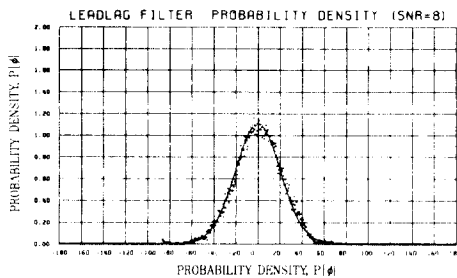
(a) SNR = 1



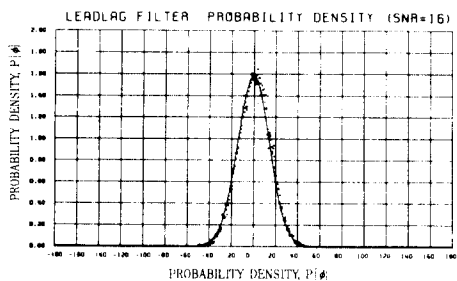
(b) SNR = 2



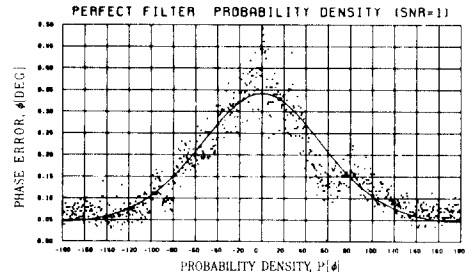
(c) SNR = 4



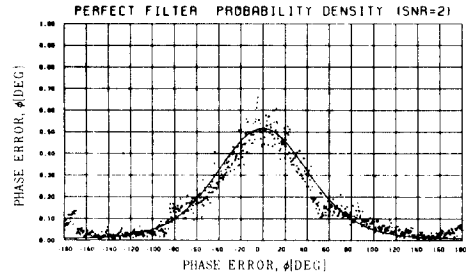
(d) SNR = 8



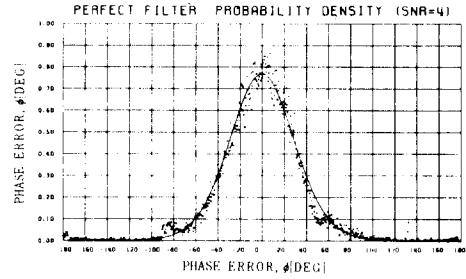
(e) SNR = 16



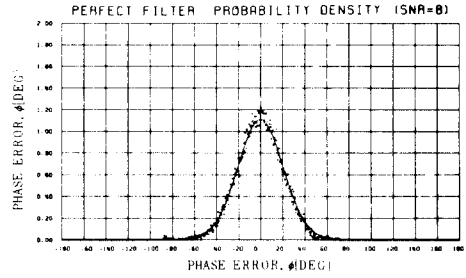
(a) SNR = 1



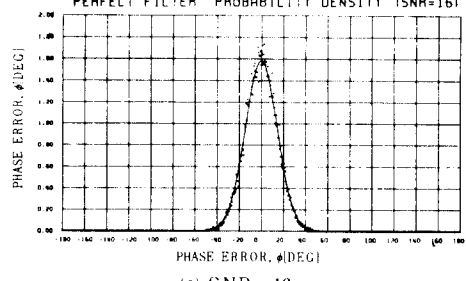
(b) SNR = 2



(c) SNR = 4



(d) SNR = 8



(e) SNR = 16

그림15. Lead-lag PLL의 位相誤差 確率密度分布

그림16. Perfect integrator PLL의 位相誤差 確率密度分布

25,000個를 檢出하였고 이것을  $-\pi$ 에서  $+\pi$ 까지  $0.5^\circ$ 의 間隔으로 720個의 確率密度分布를 求하였다.

먼저, 實驗結果를 全般的으로 比較, 檢討하면 各 loop filter를 使用하였을 때 理論値와 實驗値가 大端히 滿足스러운 分布의 傾向을 보이고 있음을 알 수가 있다. 그러나 SNR이 2以下인 境遇에는 理論値에 比하여 實驗値가 若干 非對稱인 分布를 보이고 있는데 이것은 SNR이 낮은 境遇에 雜音成分이 크게 되므로(表2 參照) PLL에서 cycle slipping이 일어나면서 位相誤差를 測定하기 爲한 周邊回路인 Flip-Flop phase detector의 檢出週期가 1cycle 늦어짐에 따라서 일어나는 現象으로 春做된다. 그리고 SNR이 4以上에서는 人體로 定常인 分布를 보이고 있다.

#### 가) RC PLL

RC filter를 使用한 PLL에서 SNR에 對한 位相誤差 分布를 理論値와 實驗値를 各各 比較하기 爲하여 그림 14(a)~(e)에 圖示 하였다. 그림14에서 보면 모든 SNR에 對하여 理論値와 實驗値가 比較의 類似한 傾向을 보이고 있으나 SNR이 2以下에서는 實驗値가 理論値에 比하여 分散度가 조금씩 크게 나타났으며, SNR이 4, 8, 16에서는 大體로 滿足스럽게 一致하고 있음을 볼 수 있다.

#### 나) Lead-lag PLL

Lead-lag filter를 使用한 境遇에 SNR에 따른 位相誤差의 分布를 理論値와 實驗値를 그림15(a)~(e)에 比較 하였다. 그림15에서 보면 SNR에 對하여 理論値가 大體로 잘 一致하고 있으나 SNR이 2以下에서는 RC filter에서와 같이 實驗値가 理論値에 比하여 分散度가 若干 크게 나타나고 있으며, SNR이 4以上에서는 滿足한 分布의 傾向을 보이고 있다. 더욱이 Lead-lag filter에서는  $AK\tau_2 < 1$ ,  $\tau_2 \ll \tau_1$ ,  $\tau_2 \ll 1$ 인 條件을 滿足시키는 範圍內에서 設計 하였으며 따라서 IV章에서 言及한 再歸算出法<sup>17)</sup>을 利用한 位相誤差 分布式의 妥當함도 立證 할 수가 있었다.

#### 다) Perfect integrator PLL

Perfect integrator를 使用한 PLL에서 SNR에 따른 位相誤差의 分布를 그림16(a)~(e)에 各各 圖示 하였다. 그림16에서 보면 RC, Lead-lag와 同一한 分布의 傾向을 보이고 있으나 SNR이 4以上에서는 實驗値의 分散度가 若干 작아져서 理論値보다 銳利한 分布를 보이고 있다. 이것은 loop filter의 固有周波數  $\omega_n$ 이 他filter에 比하여 帶域이 좁기때문에 起因한 것으로 着做된다.

## VII. 結 論

本 研究는 雜音을 包含한 境遇에 2次 APLL의 確

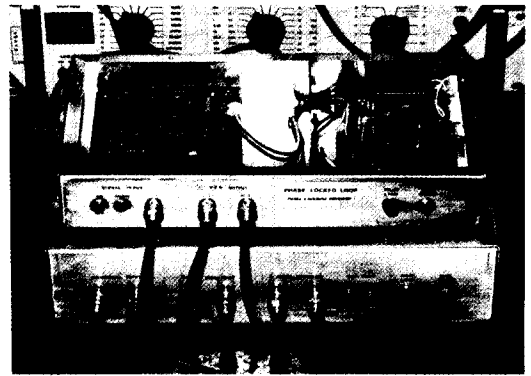


사진 1. PLL 및 位相誤差 測定裝置

Photo 1. PLL and phase-error measuring test set.

率過程에 依한 特性的 影響을 分析 및 考察하기 爲하여 位相誤差確率密度分布와 分散式을 V. I. Tikhonov,<sup>14)</sup> A. I. Viterbi,<sup>15)</sup> 李晚榮<sup>17)</sup>博士의 一般化 된 方法을 擴張하여 近似解를 求하였다. 即 RC loop model에 對해서는 變數分離法으로 Fokker-planck方程式의 解를 求할 수 있었으나, Lead-lag loop model인 境遇는 完全解를 求하기가 不可能 하므로 再歸算出法<sup>17)</sup>을 利用 하였다. 그리고 Perfect integrator인 境遇는 理論 값을 算出하는 過程에서 線型에 類似하다는 假定에서 期待값을 連續的으로 算出하여 近似解를 求하였다. 따라서 이 近似解의 結果에 對한 理論式의 合理的 與否를 確證하기 爲하여 實驗을 通하여 獲得한 結果를 比較, 檢討 함으로서 近似式의 妥當함을 立證할 수가 있었다.

## 參 考 文 獻

- [1] 李晚榮, "統計通信工學" 京文社, 1981.
- [2] W.C. Lindsey and M.K. Simon, "Phase-Locked Loops & their Application," *IEEE Press*, New York, 1977.
- [3] A.J. Viterbi, "Phase-Locked Loop Dynamics in the presence of Noise by Fokker-Planck Techniques," *Proceeding of the IEEE*, vol. 51, pp. 1737-1753, Dec. 1963.
- [4] V.I. Tikhonov, "The Effect of Noise on Phase-Lock Oscillator Operation," *Automation and Remote Control*, vol. 22, no. 9, pp. 1160-1168, Sept. 1959.
- [5] V.I. Tikhonov, "Phase-Locked Automatic Frequency Control Operation in the Presence of Noise," *Automation and Remote*

- Control*, 21, no. 3, pp. 299-309, 1960.
- [6] M.Y. Rhee and C.M. Lindauer, *The RC Phase-Locked Loop with Random Modulation*. Proceeding of the International symposium on Information Theory, Noordweek, Netherlands, June 16, 1970.
- [7] M.Y. Rhee and F.H. Hussein, "Second order Tracking Loop Statistics and Optimum Receiver Design," Proc. of National Telemetry Conf. 69-CP, 226-COM, pp. 321-325, 1969.
- [8] M.Y. Rhee, *Modulation Tracking by Second-order PLL with Perfect Integrator*. Proceeding of the National Telemetry Conference, Los Angeles, CA, April, 1970.
- [9] A. Blanchard, *Phase-Locked Loops Application to Coherent Receiver Design*. John Wiley, New York, 1976.
- [10] P.M. Gardner, *Phase-Lock Techniques*. 2nd ed., John Wiley, New York, 1979.
-