

분자선 Epitaxy

姜 泰 遠

(正 會 員)

東國大學校 理科大學 物理學科

I. 서 론

분자선 epitaxy란 분자선을 이용한 고체표면의 연구에서부터 유래되었다. 이런 분자선에 관한 연구는 1930년대 de Broglie파의 회절현상을 관측하기 위한 알칼리계 결정계에서의 He과 H₂ 분자선의 산란으로부터 시작되었다. 이와 같은 표면연구의 과정에서 고체표면에서의 흡착, 퇴적 혹은 표면과의 화학반응 등의 현상에 대해서도 연구가 진행되어 분자선 epitaxy라는 결정성장법이 개발되었다.

한편 금속 혹은 반도체 시료를 진공중에서 증발시켜 박막을 형성시키는 진공증착법은 오래전부터 있어 왔으나, 화합물 반도체에 있어서 증기압이 극단적으로 다른 두개의 원소(Ga과 As등)를 각기 다른 용기에서 증발시켜 원자의 도달속도 비를 적당한 값으로 제어하여 stoichiometric한 박막을 얻어낸 것은 1958년 K. G. Günther 등의 3온도 증착법이 효시이다.⁽¹⁾ 그러나 그 당시에는 진공도가 10⁻⁵~10⁻⁶Torr이었기 때문에 증착실내에 잔유가스가 많아 깨끗한 표면을 얻을 수 없었고, 증착막에 불순물이 많이 존재하였으므로 완전한 결정이라 말할 수 없는 상태였다. 그러나 진공증착법의 막두께 제어성과 표면의 평탄성이 좋다는 이점으로 인하여 단순히 물리적인 입장에서 표면연구를 하기 위한 수단으로서만 분자선을 이용하였다. 그러나 1970년대에 들어와서 진공기술의 발달과 더불어 증발원으로부터 분자를 beam 상태로 하여 불필요한 분자를 될 수 있는 한 감소시킴과 동시에 항상 새로운 원료 분자만이 기판에 입사하게끔 하기 위해 증발원의 주변등 요소 요소에 액체 질소로 냉각하는 shroud를 설치함으로써 성장층에 혼입하는 불순물을 무시할 수 있을 정도로 감소시킬 수 있었다.⁽²⁻³⁾ 이와 같이 함으로써 결정의 성장속도를 내려 낮은 기판온도에서도 충분히 좋은 결정성을 갖는 박막을 얻을 수 있었다. 그 외에 성장

층 표면을 관찰하기 위하여 전자선 회절장치(RHEED, LEED 등), Auger electron spectroscopy(AES), secondary ion mass spectroscopy(SIMS) 장치 등을 설치하여 분자선 epitaxy의 장점을 충분히 활용할 수 있게끔 되었다.

분자선 epitaxy라는 이름이 붙은 논문이 최초로 발표된 것은 1968년 J. R. Arthur가 GaAs 표면에서의 Ga 및 As₂의 성장 mechanism을 동역학적으로 해석한 논문이다.⁽⁴⁾ 그로부터 수년간은 주로 결정성장의 연구에 몰두하여 전자 device 제작기술의 연구는 행하여지지 않았다. 그후 기존의 전자 device 제작을 시도하여 분자선 epitaxy가 전자 device 제작 기술로서도 이용될 수 있음이 실증되었다. 이런 이유로 1970년대 후반기부터 분자선 epitaxy 방법에 의해서 전자 device 제작이 여러 종류로 시도되어 분자선 epitaxy의 잠재능력이 인정받게 되었다.⁽¹⁷⁻¹⁷⁾ 이런 추세는 그림 1에 나타난 분자선 epitaxy 발표 논문수로 보아도 알 수 있다.

분자선 epitaxy는 1980년대에 들어서면서 실용화 단계가 되어 새로운 전자 device 제작이 급격히 발전하

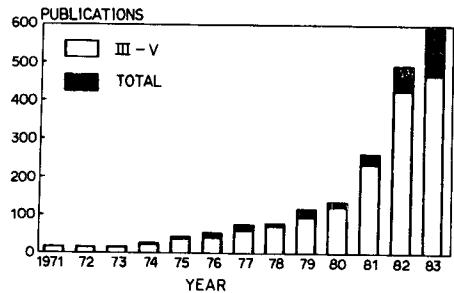


그림 1. Number of technical papers published on technology and physics of MBE and on fundamental properties of MBE-grown materials

여 quantum well laser,^[18-20] HEMT^[21-24] 등의 device 제작이 가능하게 되었으며, 특히 RHEED intensity oscillation을 이용하여 급준한 interface 및 mirror like surface를 갖는 단원자층 정도의 극박막 super-lattice 제작이 가능하게 되었다. 또한 근년에 들어와서는 hetero epitaxy의 발전으로 인하여 3-dimensional IC, monolithic opto-electronic IC의 제작까지 가능하게 되었다.

이에 여기서는 먼저 MBE의 장치와 성장기구에 대하여 설명하고 이것의 응용에 대하여 간단히 언급하고자 한다.

II. MBE 장치

MBE 성장의 기본적인 모형도는 그림 2와 같다. 진공도가 10⁻¹⁰Torr의 초고진공하에서 기판과 분자선이 나오는 분출 cell로 나누어져 있으며 장치에 따라서 분출 cell과 기판이 수직으로 놓인 것과 수평으로 놓여 있는 것, 그리고 경사지게 놓여있는 것 등이 있으나 동작원리는 똑같다. (a)의 수직형은 제일 초기에 사용된 것이고, (b)의 수평형은 수직형에서 증착누적물이 분자선원으로 혼입되어 불순물 level이 높아지게 될 것을 우려하여 사용된 방법이나 증착물질은 승화에 의한 것보다 액상에서의 증발에 의한 것이 대부분이므로 그러한 것은 중력에 의해 떨어져서 분자선원 내에 들어가지 못한다. 그러나 수평형 도가니는 넓은 면적에서 증발하기 때문에 증발이 진행됨에 따라 액면의 수준이 수직에 가까운 경우에 비하여 상당히 완만하게 변화하므로 액면 수준의 변화에 의한 분자선의 공간밀도 분포가 균일하다는 이점이 있다. (c)의 경사형은 수평형을 조금 기울인 각도로 도가니를 배치해서 수평형의 장점을 이용함과 동시에 실용성을 높인 것이다.

실제 MBE 장치는 그림 3에서 보는 바와 같다. (a)는 3세대 MBE라 불리는 system으로 성장실에는 기판표면의 상태를 조사할 수 있는 RHEED가 있어서 박

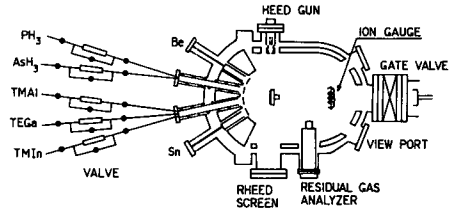
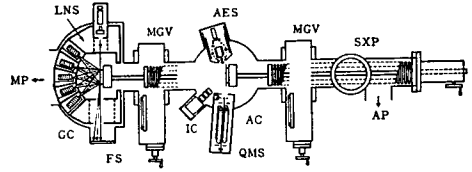
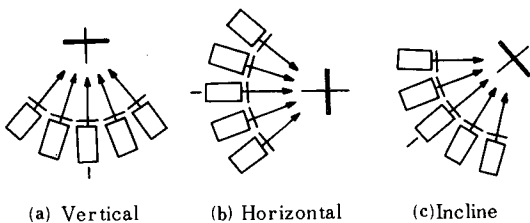


그림 3. Variation of MBE apparatus

막의 성장전이나 성장중 또는 성장후에 결정성을 확인할 수 있게 되어 있고 분석실에는 AES와 미량의 불순물을 측정할 수 있도록 SIMS 등이 함께 부착되어 있다. (b)는 4세대 MBE라 할 수 있는 chemical beam epitaxy (CBE)이다.^[25] 이것은 3세대 MBE와 MOCVD의 장점을 살린 system으로 source로서 모두 gas를 사용하고 있다.

III. 진공과 분자선 발생

MBE 장치에서 분자선 생성시에는 10⁻⁸Torr, 생성되지 않을 때는 10⁻¹⁰Torr 이하의 초진공이 요구된다. 이것은 분자선의 평균자유행로와 표면오염에 관련되어 결정성장막의 성질에 커다란 영향을 미치기 때문이다.

여기서 먼저 평균자유행로를 고려하면 압력을 P (Torr), 분자밀도를 n (#/cm³) 그리고 온도를 T(K)라 하면^[26]

$$P = 1,035 \times 10^{-19} n T \tag{1}$$

의 관계가 있어 분자밀도가 진공도 P와 관계되며 더우기 평균자유행로 λ는 분자의 지름을 σ(cm)라 하면

$$\lambda = \frac{1}{\sqrt{2} n \sigma^2} \tag{2}$$

로서 실온(300K)에서는

$$\lambda = 6.37 \times 10^{-18} \sigma^{-2} P^{-1}$$

이 된다. 이들의 관계가 그림 4와 같다.

한편 표면오염의 경우 기판에 입사하는 기체분자수

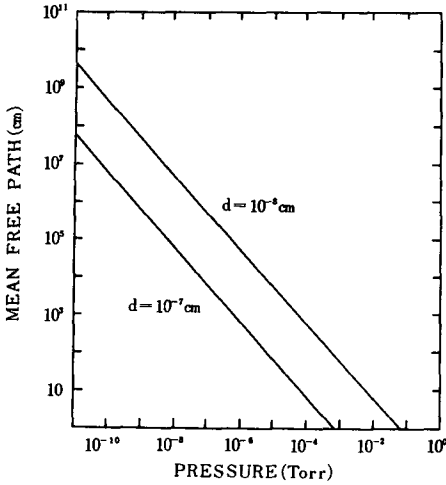


그림 4. Mean free path as a function of pressure

를 $\Gamma(\#/cm^2 \cdot sec)$ 라 하면

$$\Gamma = 1/4 n \bar{v} \quad (3)$$

이며 이때 기체분자의 열운동의 평균속도 \bar{v} 는

$$\bar{v} = \sqrt{\frac{8RT}{\pi M}} \quad (4)$$

이다.

Maxwell-Boltzmann 통계에 의하면 임의의 체공간에서 온도 T로 가열한 기체분자의 속도분포 $f(v)$ 는 다음과 같은 형태로 주어진다.

$$f(v)dv = \frac{4}{\sqrt{\pi}} \left(\frac{m}{2kT}\right)^{3/2} v^2 \exp\left(-\frac{mv^2}{2kT}\right) dv \quad (5)$$

이때 (5)식을 산출할 때는 강체구로서 완전탄성충돌을 한다고 가정하였다. (5)식은 분자속도가 v 와 $v+dv$ 사이에 있을 확률을 나타내며, 온도 T가 높을수록, 분자의 질량 m 이 가벼울수록 속도가 큰 분자가 많이 존재한다는 것을 표시한다. 분포함수 $f(v)$ 의 단위는 sec/cm 이며, 여기에 속도폭 dv 를 곱하여 단위가 없는 양인 확률로 이해된다.

다음 effusion cell로부터 기관에 도달하는 분자선의 공간분포가 그대로 성장층의 두께에 반영되므로 공간분포를 조사하여 균일한 공간분포를 얻는 방안을 강구하는 것이 중요하다.

Effusion cell의 벽의 두께를 무시한 경우와 두께를 고려한 경우 분자선의 공간분포를 Monte Carlo Simulation에 의해 그려 놓은 것이 그림 5와 그림 6이다.

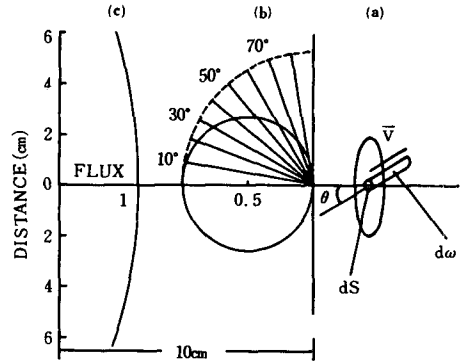


그림 5. The space distribution of molecular beams at the orifice with the thin wall as negligible

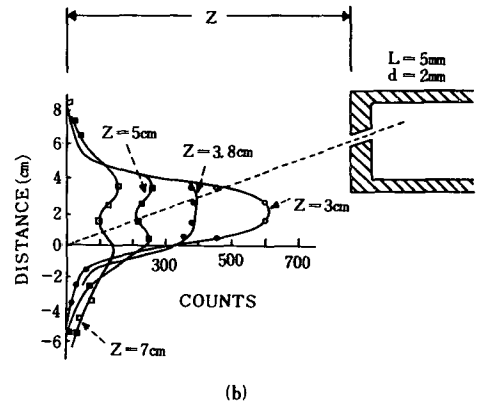
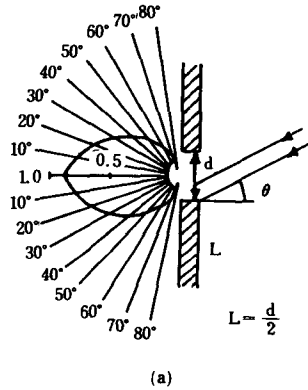


그림 6. The space distribution of molecular beams at the orifice with the thickness wall

이들 그림에서 중요한 것은 분출 cell과 기관의 거리가 적당히 떨어져 있으면 어떤 길이에 대해서도 분자선의 공간분포가 일정하게 된다는 것이다.

IV. GaAs Epi Layer 형성

1. 온도에 따른 GaAs 기판의 성질

As-rich인 GaAs 표면이 600K가 되면 As이 As_2 로 0.5 monolayer 이상 desorption되어 Ga-rich 표면이 되고, 850K 이상의 온도에서는 GaAs의 dissociative Langmuir 증발이 일어난다. 이때 표면에서의 flux J_s 는 $J_{Ga} = 2J_{As_2}$ 인 관계가 있다. 이 온도 범위에서 화합물의 증발율은 Ga의 이탈율에 의해 결정되고 그 어떤 표면 일지라도 GaAs에서 As은 As_2 형태로 증발된다. 이것은 Ga층과 비슷하고 850K와 930K 사이에 대응되는 증발율은 0.01에서 0.1 monolayer에 해당된다. 930K 이상에서는 As_2 는 선택적으로 증발되고 Ga만 남아 표면에 액체 방울을 형성한다. Ga은 언제나 dissociation 될때 monomer이나 As는 As_2 의 dimer 혹은 As_4 와 같은 tetramer를 형성한다. Tetramer는 element As source로부터 dimer는 III - V compound나 two-zone Knudsen cell (=cracker cell)의 As_4 로부터 얻는다. GaAs로부터 As_2 를 얻는 경우 무게의 15% 정도 밖에 얻을 수 없으며 정확한 kinetics를 측정할 수 없으므로 two zone Knudsen cell로부터 얻는 것이 좋다.

2. As_2 -Ga-GaAs의 상호작용

Arthur는⁽⁶⁾ Ga adatom이 있을 때 As_2 의 부착계수 (S_{As_2})는 1이라는 것을 밝혔다. 또 Foxon⁽²⁷⁾ 등은 Ga의 흡착율이 증가할 수록 S_{As_2} 도 선형적으로 증가한다는 것을 밝혔다. 실제로 $J_{Ga} = 2J_{As_2}$ 일때 S_{As_2} 는 1이 된다. 즉 stoichiometric GaAs는 $J_{Ga} < 2J_{As_2}$ 일때 형성된다. 이때 반응에 참여하지 못한 excess As_2 는 desorption된다. 그러나 600°C 이상에서는 그 과정이 달라지게 된다.

그림 7은 As_2 의 flux를 $J_{As_2} = 10^{13} \text{cm}^{-2} \text{sec}^{-1}$ 로 고정시키고 기판온도를 변화시켰을 때 이탈되는 flux의 변화를 관찰한 것이다. 이 신호는 표면에서 이탈되는 As_2 의 전양에 비례하며, 이것은 600~900K 범위에서는 무관하다. 입사 flux의 변조는 화학흡착되지 않은 As_2 의 양에 비례하는 신호로 나온다. 이 신호는 온도를 증가시키면 감소한다. 즉 기판의 온도가 증가할 수록 As_2 의 부착계수는 증가한다. 표면으로부터 이탈되는 As_2 분자의 모든 flux는 첫째 GaAs 표면을 Ga 표면으로 만드는 GaAs에서의 이탈로부터 오는 것과 둘째 화학흡착되지 못한 입사분자로부터 오는 것 등의 2가지가 있다. 이들의 합은 일정하나 그 비는 온도의 함수이며 성장하는 동안 존재하는 Ga과 As의 surface population은 기판온도와 상대적인 flux 세기에 의존한다는

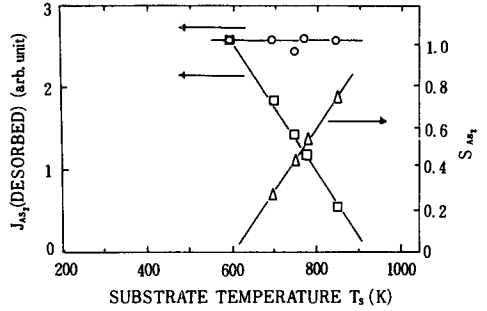


그림 7. Desorption flux and sticking coefficient of As_2 on GaAs(100) as a function of substrate temperature. No separate Ga flux, $J_{As_2} = 10^{13} \text{molecules} \cdot \text{cm}^{-2} \cdot \text{sec}^{-1}$; \circ ; desorbed flux, \square ; modulated, incident flux modulated, \triangle ; S_{As_2}

것이 명백하다.

성장중 600°C 이하에서 GaAs로부터 As_2 분자의 이탈은 측정되지 않지만 입사하는 As_2 분자중 일부는 그림 8에 나타난 바와 같이 이탈 전에 As_4 의 형태로 표면에 관여한다. 이탈하는 As_2 flux는 온도가 감소함에 따라 단조화적으로 감소하나 As_4 의 이탈율은 약 450K에서 최대값을 갖는다. 더 낮은 온도에서의 감소는 As_2 를 생성하기 위한 GaAs source를 사용할 때도 일어난다. 이것은 도말한 Ga 원자 위에서 As_2 flux가 약간의 As_4 형태로 이탈된다는 것을 뜻한다.

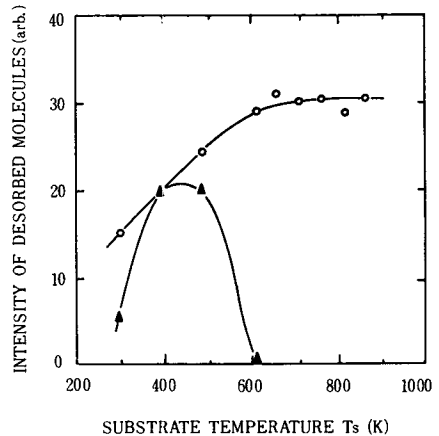


그림 8. Relative desorption rates of $As_2(0)$ and $As_4(\blacktriangle)$ for an incident As_2 flux as a function of substrate temperature on GaAs(001). $J_{As_2} = 10^{13} \text{molecules} \cdot \text{cm}^{-2} \cdot \text{sec}^{-1}$

Ga-As₂가 GaAs 표면위에서 작용하는 것을 그림 9에 성장 모델로 보였다. 기본적인 과정은 표면 Ga 원자 위의 As₂의 간단한 1차 dissociative 화학흡착이다. 이때 600K 이하의 낮은 온도에서는 입사 As₂가 As₄로 association reaction이 일어날 확률이 있고, 600K 이상에서 약간의 GaAs dissociation을 갖는다.

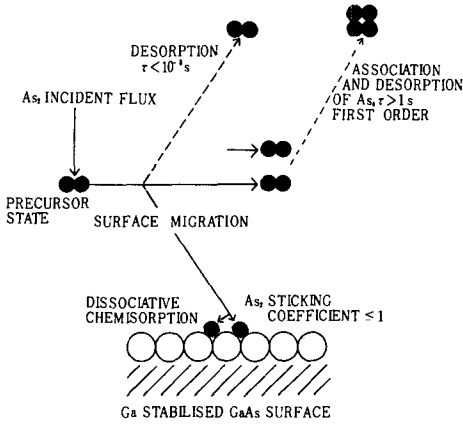


그림 9. Model of the growth chemistry of GaAs from molecular beams of Ga and As₂

3. As₄-Ga-GaAs의 상호작용

As₂에 비하여 As₄ flux가 입사하는 과정은 조금 더 복잡하다.¹²⁷⁾ 그림10, 11에 보인 바와 같이 Ga과 As₄ flux beam 사이의 GaAs 표면의 작용에서 상대적 flux 비는 As₄의 부착계수에 강하게 영향을 받는다. $J_{Ga} < J_{As4}$ 에 대해, S_{As4} 는 $J_{Ga} = (S_{As4} = J_{As4} / 4J_{Ga})$ 에 비례하며 stoichiometric한 GaAs이 생긴다. $J_{Ga} > J_{As4}$ 일때 S_{As4} 는 J_{Ga} 에 관계없이 0.5를 초과하지 못하며 이같은 조건에서 As₂는 1에 가깝다. 기판에 공급되는 As₄의 반 이상이 기판에 관계없이 소모됨에도 불구하고 이 영역에서 excess Ga은 성장되는 GaAs film에 혼입된다. Ga flux를 고정하고 입사 As₄ flux의 함수로서 As₄의 이탈율을 측정하면 그림11과 같다. 낮은 flux, 즉 낮은 표면농도에서는 이탈율은 2차 order에 대응되나 입사 flux가 증가되면 1차 order로 된다. 이것은 mechanism의 변화를 암시하는 것이 아니라 As₄의 surface population 증가로 인한 변화로 반응의 step을 조정하는 비이다.

450K 이하에서 S_{As4} 는 Ga의 surface population이 없으면 0이다. 그러나 As₄는 표면 life time τ 를 갖는다. 여기서 $\tau = \tau_0 \exp(E_d/kT)$ 로부터 $\tau_0 \approx 10^{-10}$ sec,

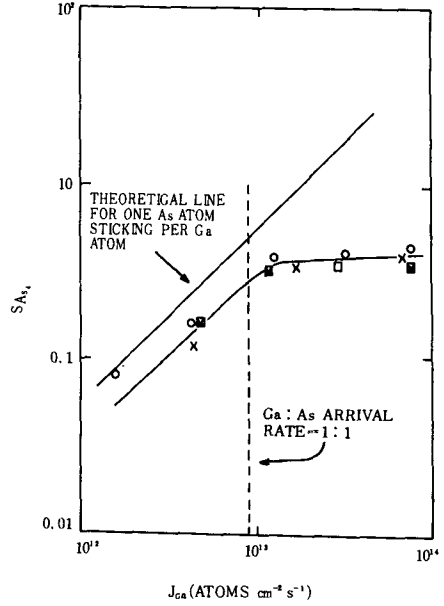


그림10. Sticking coefficient of As₄ as a function of Ga beam flux. $J_{As4} = 4.5 \times 10^{12}$ molecules cm⁻² sec⁻¹, varying T, at fixed Ga flux; □, varying Ga flux at 455K; ×, varying Ga flux at 575K

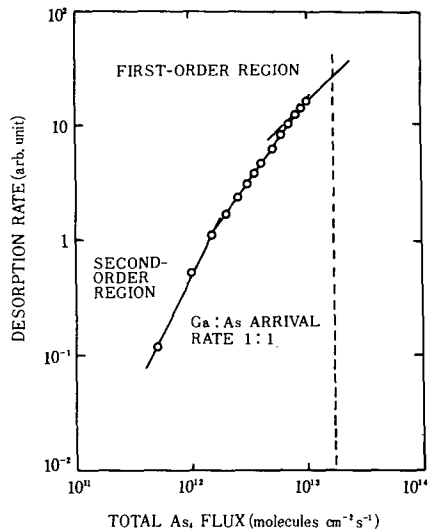


그림11. Reaction order for As₄ desorption with respect to the As₄ flux to the surface of GaAs(001) in the presence of a constant Ga flux. $J_{Ga} = 6.6 \times 10^{13}$ atoms cm⁻² sec⁻¹; $T_s = 550K$

Ed=0.4 eV의 값을 갖는다. τ 는 As₄의 coverage에도 의존한다. 그러나 아직 자세한 효과는 잘 알려지지 않았다. Ga와 As₄의 beam에 의한 GaAs 표면에서의 성장 mechanism 모델을 그림12에 보였다. 그림에 나타난 바와 같이 As₄는 As원자 4개가 흡착되고 또 As 4개가 이탈된다. 이것은 $J_{Ga} \ll J_{As_4}$, 즉 Ga의 표면분포가 적을 때 관측된 관계, 즉 $S_{As_4} = J_{As_4} / 4J_{Ga}$ 와 부합된다. 또한 Ga 표면분포가 클때 S_{As_4} 는 0.5이다. 이 모델은 상대적으로 입사율이 낮은 곳에서의 2차 order As₄ 이탈을 설명한다. 즉 As₄ 분자의 표면농도가 낮다. 왜냐하면 이 조건하에서 이탈율은 인접한 자리에 흡착되어 있는 As₄의 pair를 짓는 확률에 의해 결정되기 때문이다. 이것은 흡착율이 제품에 비례한다.

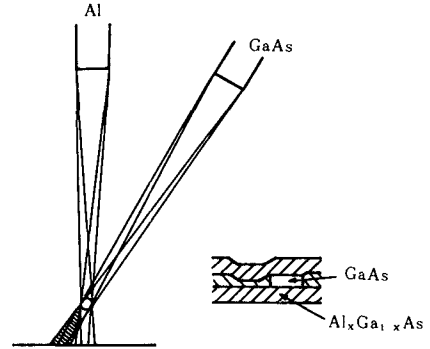


그림13. Growth mechanism of 3D opto-guide by MBE

과하지 않고 1회의 성장으로 간단히 해결된다.

2. 불순물 및 조성분포의 임의성을 이용한 Device
GaAs-Al_xGa_{1-x}As double hetero 접합 laser는 활성층으로 0.5 μ m 이하의 매우 얇은 층을 필요로 한다. 분자선 epitaxy는 매우 얇고 균일한 박막을 성장할 수 있으므로 double-hetero 접합 laser의 제작에 이용된다. 그림14는 double-hetero 접합 laser diode 성장시

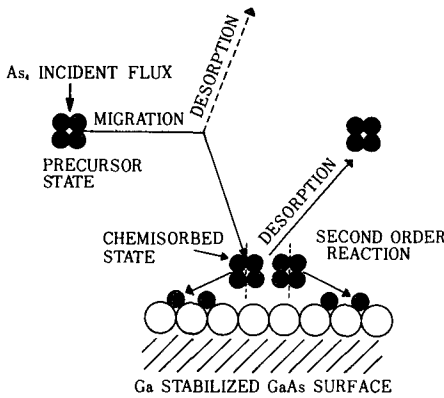


그림12. Model of the growth chemistry of GaAs from molecular beams of Ga and As₄

V. 분자선 Epitaxy에 의한 전자 Device

분자선 epitaxy 기술에 의해 여러가지의 전자 device가 만들어지고 있다. 기존의 device는 모두 분자선 epitaxy법으로 만들 수가 있고, 또한 분자선 epitaxy법에 의해 처음으로 실현 가능한 device도 여러가지 만들 수 있다. 여기서는 분자선 epitaxy의 성질을 이용한 device의 예를 간단히 언급하기로 하겠다.

1. 분자선의 적진성을 이용한 Device

그림13에 나타낸 것 같이 Al_xGa_{1-x}As 단결정을 성장시키는데 있어서 Al 분자선만을 직경 50 μ m의 텅스텐선 mask로 cut하는 것으로서 mask의 아래부분만 GaAs를 성장시켜 Al_xGa_{1-x}As 단결정 중에 GaAs의 core를 매장시킨 형의 3차원 광 guide를 만들 수가 있다. 이것은 증발분자선의 적진성을 이용한 것으로 진공을 파

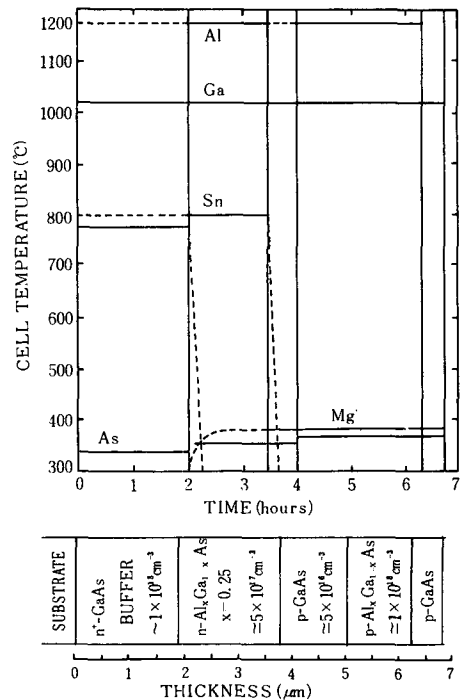


그림14. Relation of cell temperature and epitaxial layer for DH-laser diode growth

의 증발원 온도 program과 epitaxial층의 구조를 나타낸 것이다. 활성층으로는 Mg doped p-GaAs을 사용하고 있다. 본 그림의 온도 program만으로 복잡한 접합 device를 만들 수 있다.

3. 혼정 화합물 Device

혼정 반도체로서는 $Al_xGa_{1-x}As$, $GaAs_{1-x}P_x$ 등의 분자선 epitaxial 성장이 행하여지고 있으나 분자선 epitaxy의 우수한 막두께 제어성과 조성비 제어의 용이성을 이용하여 임의의 조성비 profile을 갖는 혼정박막을 얻을 수 있다. 이것에 의한 graded band gap 층을 이용한 소자로서는 drift transistor, 광검출기 등이 있다.

4. 주기성 다층막 Device

대단히 얇은 막을, 그것도 균일하게 제작할 수 있는 것은 분자선 epitaxy법 이외의 성장법으로는 곤란하며, 분자선 epitaxy로 처음으로 재현성 좋은 성장막을 실현하게 되었다고 해도 과언은 아니다. 다층막의 양자 효과를 응용한 대표적인 예가 초격자 소자로 1970년 Esaki 등에 의해 발표되었다. 그림15는 다층구조 박막 형성의 기본적인 설명도이다.^[28] 그림에서와 같이 Al 분자선을 chopper로 개폐하는 computer로 제어되는 분자선 epitaxy 장치에 달아 GaAs층 60Å, $Al_xGa_{1-x}As$ 층 10Å을 되풀이해 100층 정도의 다층구조가 얻어지고 있다. 이것을 다시 정밀화시켜 Gossard^[29] 등은 GaAs

기판위에 수원자층의 GaAs과 AlAs을 6000주기로 쌓은 다층막 $(GaAs)_n(AlAs)_m$ 을 얻었다.

VI. 결 론

이와 같이 볼 때 MBE는 고속 device 제작 및 표면, interface의 연구에 가장 중요한 방법중의 하나이다. 근년에는 단원자층 정도로 박막의 두께를 control 할 수 있는 phase locked RHEED intensity oscillation 방법이 개발되어 abrupt한 interface를 갖는 수원자층 정도의 multi quantum well device 제작이 가능해졌으며, 또한 HEMT와 같은 초고속 device가 가능하게 되었다.

한편 hetero epitaxy의 발전으로 인하여 electric device 물질인 Si substrate 위에 optical device 물질인 GaAs 및 $Al_xGa_{1-x}As$ 을 성장시켜 monolithic optoelectric 소자의 개발이 가능하게 되었으며,^[30-33] 이들 hetero epitaxy layer 사이에 buffer layer로 CaF_2 , SrF_2 등을^[34-37] 사용하여 3-dimensional IC의 제작이 시도되고 있다.

參 考 文 獻

- [1] K.G. Günther, Z. Naturforsch. A, 13a, 1081, 1958.
- [2] A.Y. Cho and J.R. Arthur, Prog. Solid State Chem., 10, 157, 1975.
- [3] L.L.Chang and R. Ludeke, Epitaxial Growth (Ed. by J.W. Matthews, Acad. Press, 1975) Part A. p. 37
- [4] 高橋清, 應用物理, 43, 547, 1974.
- [5] 權田俊一, 電子材料, 15, 3號, 54, 1976.
- [6] J.R. Arthur, J. Appl. Phys., 39, 4032, 1968.
- [7] A.Y. Cho and D.R. Chen, Appl. Phys. Lett., 28, 30, 1976.
- [8] M.V. Schneider, R.A. Linke and A.Y. Cho, Appl. Phys. Lett., 31, 219, 1977.
- [9] H.C. Casey, Jr., A.Y. Cho, D.V. Lan and E.H. Nicollian, J. Vac. Sci. Technol., 15, 1408, 1978.
- [10] B.I. Miller, H.H. McFee, R.J. Martin and P.K. Tien, Appl. Phys. Lett., 33, 44, 1978.
- [11] W.T. Tsang, Appl. Phys. Lett., 34, 473, 1979.
- [12] W.T. Tsang and R.A. Logan, IEEE J. Quantum Electron., QE-15, 451, 1979.
- [13] W.C. Ballamy and A.Y. Cho, IEEE Trans.

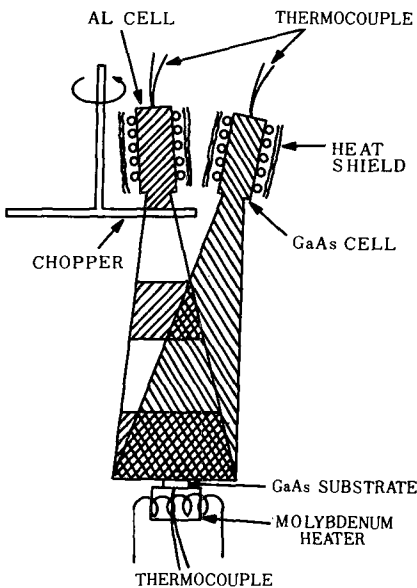


그림15. Schematic of the experimental arrangement

- Electron. Dev., ED-23, 481, 1976.
- [14] T.L. Hierl and D.M. Collins, Proceedings of the 7th Bi-annual Cornell Electrical Engineering conference on active Microwave and Semiconductor devices and Circuits p. 369. 1979.
- [15] S.G. Bandy, D.M. Collins and C.K. Nishimoto, Electron. Lett., 15, 218, 1979..
- [16] A. Christou, J.E. Davey and Y. Anand, Electron. Lett., 15, 324, 1979.
- [17] Y. Katayama, Y. Shiraki, K.L.E. Kobayashi, K.F. Komatsubara and N. Hashimoto, Appl. Phys. Lett., 34, 740, 1979.
- [18] J.P. Van der Ziel, R. Dingle, R.C. Miller, W. Weigmann and W.A. Nordland, Jr., Appl. Phys. Lett., 26, 463, 1975.
- [19] W.T. Tsang, C. Weisbush and R.C. Miller, Appl. Phys. Lett., 35, 673, 1979.
- [20] W.T. Tsang, Appl. Phys. Lett., 39, 786, 1981.
- [21] A.Y. Cho and K.Y. Cheng, Appl. Phys. Lett., 38, 360, 1981.
- [22] T. Mimura, S. Hiyamizu, K. Joshin, K. Hikosaka, Jpn. J. Appl. Phys., 20, L 317, 1981.
- [23] W. Kopp, R. Fischer, R.E. Morne, S.L. Su, T.J. Drummond, H. Morkoc and A.Y. Cho, IEEE. Electron. Dev. Lett., EDL-3, 109, 1982.
- [24] R.A. Milano, M.J. Cohen and D.L. Miller, IEEE Electron. Dev. Lett. EDL-3, 194, 1982.
- [25] W.T. Tsang, Internat. Conf. MBE, Paper K2, San Francisco, 1984.
- [26] A.Y. Cho, M.B. Panish and L. Hayash, Proc. Symp. GaAs and Related Compounds, (Academic Press, Inst. Phys., London, pp. 18, 1971.
- [27] C.T. Foxon and B.A. Joyce, Surf. Sci., 64, 293, 1977.
- [28] A.Y. Cho, Appl. Phys. Lett., 19, 467, 1971.
- [29] A.C. Gossard, P.M. Petroff, W. Weigmann, R. Dingle and A. Sawage, Appl. Phys. Lett., 29, 323, 1976.
- [30] W.I. Wang, Appl. Phys. Lett., 44, 1149, 1984.
- [31] W.T. Masselink, T. Henderson, et al., Appl. Phys. Lett., 45, 1309, 1984.
- [32] B.Y. Tsaun and G.M. Metzger, Appl. Phys. Lett., 45, 535, 1984.
- [33] S. Nishi, H. Inomata, M. Akiyama and K. Kaminishi, Jpn. J. Appl. Phys., 24, L 391, 1984.
- [34] Tanemasa Asano, Hiroshi Ishiwara and Noriyuki Kaifu, J.J. Appl. Phys., 22, 1474, 1983.
- [35] T. Asano, H. Ishiwara, H.C. Lee, J.J. Appl. Phys., 25, L 139, 1986.
- [36] T. Asano, H. Ishiwara, J.J. Appl. Phys., 21, L 630, 1982.
- [37] H.C. Lee, T. Asano, H. Ishiwara, S. Furukawa, J.J. Appl. Phys., 25, L 595, 1986.*

◆ 用語解説 ◆

光 리도그래피(Photo Lithography)

集積회로의 제조공정에서 가장 널리 쓰이는 것이 광 리도그래피이다. 직경 5~6인치의 반도체를 얇게 잘라낸 wafer에 레지스터를 바르고, 여기에 회로 패턴이 새겨진 mask를 올려놓는다.

Mask를 통해 광선(자외선)을 투명한 후 광선이 닿는 부분(또는 닿지 않는 부분)을 현상하고, 노출한 부분을 etching하며, 끝으로 남은 레지스터를 제거한다.

이 공정이 photo lithography이며 이 사이에 트랜지스터 회로형성을 위해 불순물을 투입하고, 전극형성을 위해 컨택트의 구멍 뚫기나 배선 등의 가공을 하는데, 그때마다 다른 마스크를 써서 lithography를 하는 것.

Photo lithography로 집적도가 높은 VLSI를 만드는 데는 여러가지 방법들을 쓰게 되는데 마스크를 통해 회로 패턴을 전사(alignment; 転寫)하는 과정에서 기관상에 형성되는 패턴의 폭을 축소하는 것이 가장 중요하며, 이 전사(alignment)에는 ① 밀착법(contact printing), ② 프록시미티(proximity), ③ 반사투영법(reflective projection), ④ 축소투영법(reduced projection) 등의 방법이 있다.