

마이크로파 2 비트 이상기의 집적회로 설계

(The Design of Microwave Integrated Circuit for 2-bit Phase Shifter)

孫 泰 鎬*, 李 相 高*

(Tae Ho Son and Sang Seol Lee)

要 約

반사형 및 장하선로형 이상기의 설계변수를 적절히 조절 하므로써 원하는 이상각을 얻을 수 있는 이상기의 설계방법을 제시한다.

본 연구에서는 10°와 90°의 이상각을 각 비트로한 2 비트 이상기를 설계하여 비트별 각 특성을 계산한다. 실험결과 주파수 2.9~3.1GHz에서 최대 삽입손실 2dB, 최대 입력정재파비 2.0 및 위상오차 6°의 특성을 보이므로써 이론적 계산의 타당성이 밝혀졌다.

Abstract

The designing method of the reflection and the loaded-line phase shifter is presented. Its phase shift is variable with changing of the stub parameters.

In this paper, we design the 2-bit phase shifter which have 10° and 90° bit phase shift and analysis its characteristics. The experiments show 2 dB max. insertion loss, 2.0 max. input VSWR and 6° phase error on 2.9-3.1 GHz frequency range. They agree well with the theoretical results.

I. 서 론

마이크로파대에 사용하는 이상기의 종류로는 웨라이트(ferrite) 소자를 이용한 웨라이트 이상기와 비랙티(varactor) 혹은 PIN 다이오드를 이용하는 다이오드 이상기가 있다. 웨라이트 이상기는 부피가 큰 반면 대 전력을 취급할 수 있기 때문에 위상배열 안테나에 주로 적용되고 있으며, 레이다 및 마이크로파통신기의 수신부 등에는 부피가 작은 다이오드 이상기를 많이 사용하고 있다. 다이오드 이상기의 연구는 1960년대 R. V. Garver^[1]에 의해 연구되어 현재까지 꾸준히 진행되어 오고 있으며 그 종류로는 스위칭선로형, 반사

형, 장하선로형 및 여파기형으로 나누어지고 있다.^[2]

본 연구는 PIN 다이오드를 이용한 다이오드 이상기에 관한 연구로서 이상기회로에 스텝(stub)을 삽입시키고 그 끝부분에 다이오드를 장착시켜 바이어스상태에 따른 다이오드의 어드미턴스 외에 스텝의 변수를 적절한 값으로 결정하므로써 원하는 이상각을 실현시킬 수 있는 방법을 제시한다. 이 방법은 스텝의 리액턴스를 가변하기 때문에 넓은 이상각의 범위를 실현시킬 수 있을 뿐만아니라 반사형 이상기의 경우 R. V. Garver^[1]가 제시한 π 형 리액티브 회로를 이용한 이상기보다 크기를 줄일 수 있는 장점을 갖고 있다. 이 연구에서는 브랜취라인(branch-line) 3dB 90° 하이브리드를 이용한 10° 이상각을 갖는 반사형 이상기와 90°의 이상각을 갖는 장하선로형 이상기를 설계하고 그의 주파수별 각 특성을 계산한다. 설계된 이상기는 epsilon

*正會員, 漢陽大學校 電子通信工學科
(Dept. of Electro-communications Hanyang Univ.)
接受日字: 1986年 11月 5日

-10 기판으로 제작하여 이론적으로 계산된 결과의 타당성을 실험결과로 확인한다.

II. 10°비트 반사형 이상기

그림 1 은 마이크로스트립 회로에 사용되는 패키징형 PIN다이오드의 등가회로이다. 그림 1 에서 C_p 는 패키지(package) 커패시턴스, L_s 는 리드(lead) 인덕턴스, C_1 는 정션(junction) 커패시턴스, C_e 는 외부커패시턴스이며 순바이어스에서 스위치 S는 닫혀지고 역바이어스에 대하여는 개방된다. 외부커패시턴스는 그림 2 와 같은 스텝과 접지면 사이의 커패시턴스이다. PIN 다이오드에 역바이어스가 가해질 때 그 어드미턴스를 Y_r 이라 하면 S가 개방상태 이므로

$$Y_r = j\omega(C_p + C_e) + \frac{j\omega C_1}{1 - \omega^2 L_s C_1} \quad (1)$$

이 되고 또한 순바이어스가 가해질 때 어드미턴스 Y_s 는 S가 단락상태이므로

$$Y_s = j\omega(C_p + C_e) + \frac{1}{j\omega L_s} \quad (2)$$

가 된다.

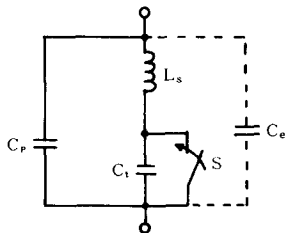
1. 반사형 이상기

반사형 이상기는 전송선로의 길이 혹은 부하의 변동에 따라 달라지는 반사파의 위상변화를 이용하는 것으로서 구성소자로는 서큘레이터(circulator) 혹은 결합기를 사용, 구성하고 있다. 본 연구에서는 브랜취라인 3dB 90° 하이브리드를 이용한다.

하이브리드 포트(port) 3과 4에 각각 특성어드미턴스가 Y_L , 길이가 L인 스텝을 세우고 스텝과 접지 사이에 다이오드를 장착할 때 포트 3과 4에서 본 총어드미턴스 $Y_{i,r}$ 는

$$Y_{i,r} = Y_L \frac{Y_{r,r} + jY_L \tan\beta L}{Y_L + jY_{r,r} \tan\beta L} \quad (3)$$

가 된다. (3)식에서 $Y_{r,r}$ 은 바이어스 상태별 다이오드의



$L_s = 0.4nH$
 $C_p = 0.2PF$
 $C_1 = 0.05PF$

그림 1. PIN다이오드의 간략화한 등가회로
 Fig. 1. Equivalent Circuit of Simplified PIN Diode.

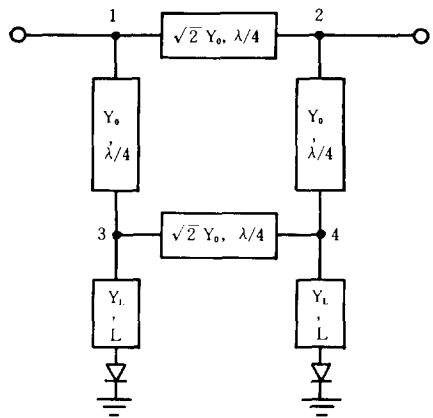


그림 2. 브랜취라인 3dB 90° 하이브리드를 이용한 반사형 이상기

Fig. 2. Reflection Phase Shifter using Branch-line 3dB 90° Hybrid.

어드미턴스로 (1), (2)식에 의해 주어진다. $Y_{i,r}$ 는 순바이어스에 대한 어드미턴스, $Y_{i,r}$ 은 역바이어스에 대한 어드미턴스이다. 포트 3과 4에서의 반사계수 $\rho_{r,s}$ 는 다음과 같이 된다.

$$\rho_r = (Y_0 - Y_{i,r}) / (Y_0 + Y_{i,r}), \text{ 역바이어스} \quad (4)$$

$$\rho_s = (Y_0 - Y_{i,s}) / (Y_0 + Y_{i,s}), \text{ 순바이어스} \quad (5)$$

그러므로 그림 2 회로의 S파라미터는

$$b_1 = S_{12} a_2 + S_{14} a_4$$

$$b_2 = S_{21} a_1 + S_{23} a_3$$

$$b_3 = S_{32} a_2 + S_{34} a_4$$

$$b_4 = S_{41} a_1 + S_{43} a_3$$

$$a_3/b_3 = \rho_{r,s}$$

$$a_4/b_4 = \rho_{r,s} \quad (6)$$

와 같고 (6)식을 연립방정식으로 풀어서 행렬로 나타내면

$$[S] = \begin{bmatrix} \frac{-0.5\rho}{1 - 0.5\rho_{r,s}^2} & \frac{j(1 - \rho_{r,s}^2)}{\sqrt{2}(1 - 0.5\rho_{r,s}^2)} \\ \frac{j(1 - \rho_{r,s}^2)}{\sqrt{2}(1 - 0.5\rho_{r,s}^2)} & \frac{-0.5\rho}{1 - 0.5\rho_{r,s}^2} \end{bmatrix} \quad (7)$$

로 된다. 위식에서 S_{21} 의 $\rho_{r,s}$ 에 (4)식의 ρ_r 을 취하면 역바이어스 상태때의 전달계수가 되며 이값을 S_{21r} 이라 하면

$$S_{21r} = \frac{j(1 - \rho_r^2)}{\sqrt{2}(1 - 0.5\rho_r^2)} = |S_{21r}| \angle \theta_r \quad (8)$$

가 되고 순바이어스 상태때의 전달계수 S_{21s} 를 구하기 위하여 (5)식을 취하면

$$S_{21s} = \frac{j(1 - \rho_s^2)}{\sqrt{2}(1 - 0.5\rho_s^2)} = |S_{21s}| \angle \theta_s \quad (9)$$

가 된다. 그러므로 (8)식과 (9)식에 의해 이상각 $\Delta\phi$ 를 얻을 수 있다.

$$\Delta\phi = \theta_r - \theta_f \quad (10)$$

이상각의 가변은 (3)식에서 Y_L 및 L 값을 변화 시킴으로써 가능해지기 때문에 원하는 이상각을 실현할 수 있으며 또한 (7)식의 S_{11} 을 이용하면 다음과 같이 입력정재파비를 구할 수 있다.

$$VSWR_{r,f} = (1 + |S_{11,r,f}|) / (1 - |S_{11,r,f}|) \quad (11)$$

그림 3 a는 스텝의 길이를 0.117λ 로 했을 때 특성임피던스에 따른 이상각의 변화를 표시하고 그림 3b는 스텝의 특성임피던스를 37옴으로 했을 때 스텝의 길이와 이상각의 관계를 나타낸다. 이상각 10° 에 대하여 스텝의 길이와 특성임피던스는 0.117λ , 37ohm으로 된다.

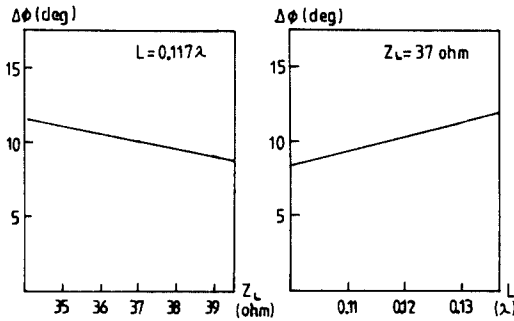


그림 3. 10° 이상각을 위한 스텝의 값
Fig. 3. Values of the Stub for 10° Phase Shift.

III. 90° 비트 장하선로형 이상기

장하선로 이상기는 전송선로 양단에 서셉턴스 B값을 갖는 회로를 선트로 연결하여 그 변화에 따라 위상차를 얻는 방식의 이상기이다.¹⁴⁾ 다이오드를 이용한 장하선로 이상기는 바이어스별 다이오드의 어드미턴스 변화에 의해 이상각을 변화시킬 수 있으나 원하는 이상각을 얻기 위해서는 목적에 부합되는 다이오드를 선택해야 하는 설계상의 제한이 있다. 이러한 문제를 해결하기 위하여 그림 4와 같이 전송선로와 다이오드 사이에 특정한 값을 갖는 스텝을 이용하고 또한 전송선로의 길이를 변화시키면 어떤 다이오드를 사용하든 원하는 이상각을 실현시킬 수 있다.

그림 4의 정규화한 ABCD 매트릭스는

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ Y_{r,f} & 1 \end{bmatrix} \begin{bmatrix} \cos\beta L_1 & j\sin\beta L_1 \\ j\sin\beta L_1 & \cos\beta L_1 \end{bmatrix} \begin{bmatrix} 1 & 0 \\ Y_{r,f} & 1 \end{bmatrix} \quad (12)$$

와 같고 여기서 $Y_{r,f}$ 는 (3)식과 같은 방법으로 구한다.

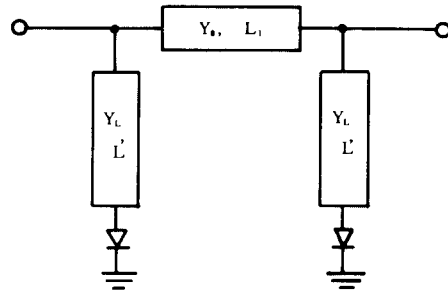


그림 4. 스텝을 포함한 장하선로형 이상기
Fig. 4. Loaded-line Phase Shifter including Stubs.

(12)식을 S파라미터로 전환시켜 전송계수를 계산하면 다음과 같다.

$$S_{21,r,f} = \frac{1}{\cos\beta L_1 (1 + Y_{r,f}) + j\sin\beta L_1 (1 + Y_{r,f} + 0.5Y_{r,f}^2)} \quad (13)$$

$S_{21,r,f}$ 의 위상은

$$\theta_{r,f} = \tan^{-1} \{ \tan\beta L_1 (1 + Y_{r,f} + 0.5Y_{r,f}^2) / (1 + Y_{r,f}) \} \quad (14)$$

가 되므로 이상각 $\Delta\phi$ 는 다음식으로 구할 수 있다.

$$\Delta\phi = \theta_r - \theta_f$$

본 연구에서 사용한 PIN다이오드는 순바이어스일때 그의 저항이 0.8옴으로서 그에 대한 손실은 무시할 수 있으므로 입력정재파비는 (16)식과 같이 나타낼 수 있다.

$$S_{11,r,f} = (1 - |S_{21,r,f}|^2)^{1/2} \quad (16)$$

표 1은 90° 의 이상각을 위한 전송선로길이 L_1 과 스텝의 특성치이다.

표 1. 90° 이상각을 위한 전송선로의 길이와 스텝의 특성치
Table 1. Transmission-line's Lengths and Stub's Values for 90° Phase Shift.

L_1 (λ)	Z_L (ohm)	L (λ)	$\Delta\phi$ (deg.)
0.111	71.4	0.158	90.9
0.114	62.5	0.158	90.6
0.117	71.4	0.156	93.3
0.119	71.4	0.156	88.5
0.125	71.4	0.153	90.6
0.131	71.4	0.150	92.3
0.136	71.4	0.147	93.5
0.139	71.4	0.147	89.6
0.144	71.4	0.144	90.8
0.150	71.4	0.142	91.6

V. 2 비트 이상기의 시뮬레이션 및 실험

II, III 장에서 설계된 2 비트 (10° 및 90°) 이상기의 각 비트와 임출력측의 DC 블록을 위하여 10PF의 커패시터를 이용한다. DC블록 커패시터는 마이크로파 대에서 회로손실에 영향을 주지않는 것을 사용해야 하므로 이 연구에서는 NPO-COG 타입 칩(chip) 커패시터를 사용하였다. 2 비트 이상기 시뮬레이션을 위한 커패시터의 ABCD 파라미터는

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix}_c = \begin{bmatrix} 1 & Z_s \\ 0 & 1 \end{bmatrix}, \quad Z_s = 1/j\omega C \quad (17)$$

로 되며 이상기 전체에 대하여는

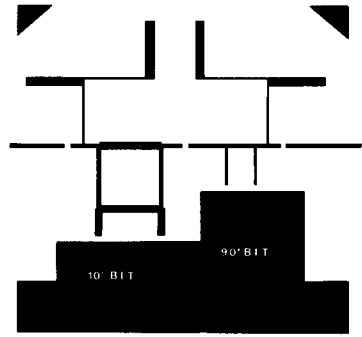
$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 1 & Z_s \\ 0 & 1 \end{bmatrix} \begin{bmatrix} \frac{3\sqrt{2}}{4} & \frac{\sqrt{2}(1-\rho_{r,r})}{4(1+\rho_{r,r})} \\ \frac{\sqrt{2}(1+\rho_{r,r})}{4(1-\rho_{r,r})} & \frac{3\sqrt{2}}{4} \end{bmatrix} \begin{bmatrix} 1 & Z_s \\ 0 & 1 \end{bmatrix} \\ \times \begin{bmatrix} \cos\beta L_1 + jY_{i,r,r}\sin\beta L_1 & j\sin\beta L_1 \\ 2Y_{i,r,r}\cos\beta L_1 + j\sin\beta L_1(1+Y_{i,r,r}) & \cos\beta L_1 + Y_{i,r,r}\sin\beta L_1 \end{bmatrix} \\ \times \begin{bmatrix} 1 & Z_s \\ 0 & 1 \end{bmatrix} \quad (18)$$

로 되어 주파수에 따른 비트별 각 특성을 시뮬레이션 할 수 있다.

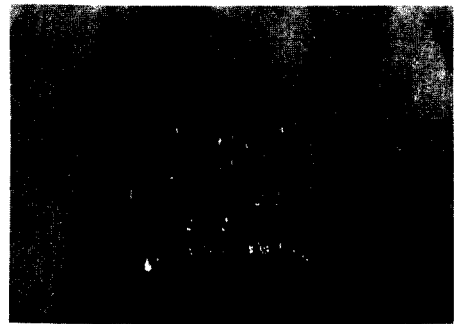
이상기는 epsilam=10가판(유전율 10.2, 두께 25mil, clad두께 1 온스)을 사용하여 집적회로화 하며, 마이크로스트립 특성임피던스는 wheeler의 계산식을 이용한다.⁵ 또한 PIN다이오드 바이어스를 위한 회로는 이상기 회로에 영향을 주지않고 바이어스를 공급시키기 위하여 2단의 구형스텝 여파기를 사용하였다.¹⁶⁾ 바이어스는 다이오드(도시바제품, S3066) 특성에 따라 순바이어스일 때 +15V, 200mA 역바이어스 일때 -15V가 가해지도록 외부회로를 구성하였다. 다이오드 장착을 위한 스텝과 접지면 사이의 갭은 충분히 짧게 (0.8 mm) 하였으며 그갭에 의해 발생하는 커패시턴스는 우, 기수모드에 대하여 각각 계산하고¹³⁾ 그림 1과 같이 C_e 값으로 보상하였다. 이상과 같이 설계한 2비트 이상기의 마이크로스트립회로는 사진 1과 같으며 다이오드를 장착하고 실험을 위해 제작한 이상기의 실물은 사진 2와 같다.

실험은 그림 5와 같은 장치도로 구성하여 제작된 집적회로를 사진 2와 같이 지그(jig) 위에 고정시켜 주파수에 따른 비트별 위상, S₁₁ 및 S₂₁을 측정하였다. 실험결과는 그림 6, 7과 같으며 이론적 계산치를 점선으로, 실험치를 실선으로 나타내었다. 그림 6, 7의 각 비트를 쉽게 표시하기 위하여 다음과 같이 정의한다.

- (0, 0) : 10°비트 역, 90°비트 역바이어스(이상각 0°)
- (1, 0) : 10°비트 순, 90°비트 역바이어스(이상각 10°)
- (0, 1) : 10°비트 역, 90°비트 순바이어스(이상각 90°)



사 진 1. 2 비트 이상기의 마이크로스트립회로
Photo1. Microstrip Circuit for 2-bit Phase Shifter.



사 진 2. 제작된 이상기
Photo 2. Fabricated Phase Shifter.

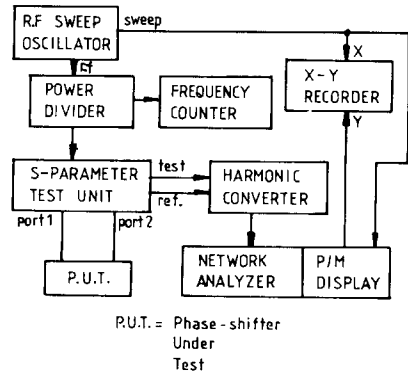


그림 5. 실험 장치도
Fig. 5. Measuring Schematic Diagram.

(1, 1) : 10°비트 순, 90°비트 순바이어스(이상각100°)

그림 6에서 이상기의 이상특성은 모든 비트에 대하여 설계치와 실험치가 잘 부합되고 있음을 보여준다. 그림 7에서 이상기의 삽입손실특성은 2.9GHz로 부터 3.1GHz 범위에서는 설계치에 근접하고 있다. 반사특

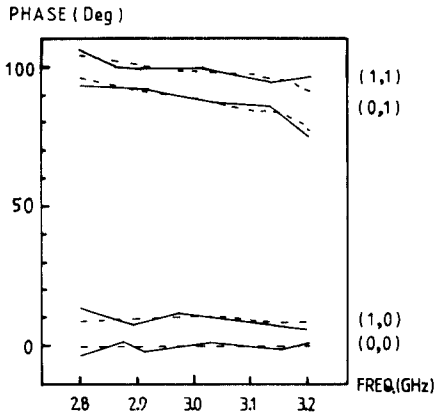


그림 6. 비트별 이상각특성
Fig. 6. Characteristics of Phase Shift for Each Bit.

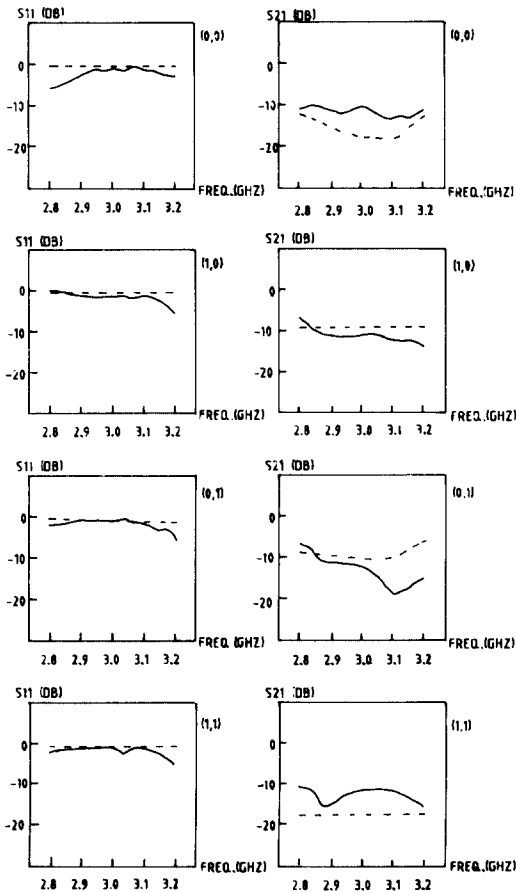


그림 7. 비트별 전송 및 입력반사특성
Fig. 7. Characteristics of Transmission and Input Reflection for Each Bit.

성은 설계치와 다소 큰 차이를 보이고 있으나 실용상 큰 지장을 주지 않을 것으로 생각된다. 실험결과 대체적으로는 설계치와 거의 일치하고 있으나 주파수에 따라 다소 설계치와 상이한 것은 사용된 다이오드의 특성이 정확히 같지 않고 또한 설계할 때 무시한 다이오드 및 커패시터의 손실에 의한 영향이라 생각된다.

VI. 결 론

이상기회로에 선트스텝을 부착하고 그 종단에 PIN 다이오드를 장착시켜 스텝의 값을 적절히 취하면 원하는 이상각을 갖는 이상기를 설계할 수 있다.

이상기의 회로중 전송선로의 길이 및 스텝의 어드미턴스를 변화시켜 10°의 이상각을 갖는 반사형 이상기와 90°의 이상각을 갖는 장하선로형 이상기를 설계, 제작하였다. 이상기의 특성에 관한 실험결과를 설계치에 근접하고 있으며 본 연구결과를 임의의 이상각을 갖는 마이크로파 이상기 설계에 이용될 수 있다.

參 考 文 獻

- [1] R.V. Garver, "Theory of TEM diode switching", *IEEE Trans. on Microwave Theory and Techniques*, vol. MTT-9, pp.224-238, May 1961.
- [2] R.V. Garver, "Broad-band diode phase shifter", *IEEE Trans. on Microwave Theory and Techniques*, vol. MTT-20, no.5, pp. 314-323, May 1972.
- [3] K.C. Gupta, Ramesh Garg and I.J. Bahl, "Microstripline and slotlines", *Artech House Inc.*, pp.132-136, 1979.
- [4] Francis L. Opp and W.F. Hoffman, "Design of digital loaded-line phase shift networks for microwave thin film application", *IEEE Trans. on Microwave Theory and Techniques*, vol. MTT-16, no.7, pp.462-468, July 1968.
- [5] M.A. Guston, "Microwave transmission line impedance data", *Van Nostrand Reinhold Co.*, pp.39-44, 1972.
- [6] 염경환, "GaAs FET 증폭기의 마이크로파 집적회로 설계" 한국과학기술원 전기 및 전자공학과, 석사학위논문, 1982. *