

VTR 음성신호 처리용 집적회로의 설계 및 제작

(Design and Fabrication of VTR Audio Signal Processor IC)

申明澈*

(Myung Chul Shin)

要 約

본 논문은 VTR의 기록과 재생에 필요한 음성신호 처리용 집적회로의 설계 및 제작에 대하여 기술한다. $8\mu\text{m}$ 설계 법칙을 적용하여 설계하였으며 칩의 크기는 $2.5 \times 2.5\text{mm}^2$ 이다. SST 바이폴라 표준공정을 이용하여 집적회로를 제작하였다. 그 결과 D.C 특성 및 음성신호 처리 기능이 만족스러운 집적회로의 제작에 성공하였다.

Abstract

This paper describes the design and fabrication of a signal processing integrated circuit required for the recording and playback of VTR audio signal.

The integrated circuit was designed using $8\mu\text{m}$ design rule and its chip size is $2.5 \times 2.5\text{mm}^2$. It was fabricated using SST bipolar standard process technology.

The measurement analysis of the fabricated circuit proves the satisfactory DC characteristics and its proper audio signal processing function.

I. 序 論

일반적으로 VTR의 주요 부분은 크게 휘도신호 처리계, 색신호 처리계, 서-보계 및 음성신호 처리계 등으로 나눌 수 있다. 이 중에서 본 연구에서 설계, 제작한 집적회로는 음성신호 처리용으로서, 시장 추세에 따른 소형·경량화에 대한 요구 증대와 복합 기능의 필요성으로 인해 음성신호 처리부도 매우 중요한 상태로 부각되고 있다. 종래에는 테이프의 속도 변화없이 단순히 기록·재생을 할 수 있는 모델에서 근래에는 속도 변화에 따른 기록·재생과 장시간용 VTR 및 Hi-Fi VTR 등 스테레오 기능까지 추가되어 음성신호 처

리계의 각 모드에 따른 주파수 특성 및 THD (total harmonic distortion) 특성이 매우 중요시 되고 있다.

이에 본 연구에서 설계, 제작된 집적회로는 모드 선택시 발생하는 pop noise와 sensitivity 및 reliability 특성을 고려한 음성신호 처리용으로써 전원전압 9V/12V 겸용 VTR audio system 및 logic-controlled tape recorder에 응용될 수 있으며, 내부 회로 구성은 recording·playback preamplifier, line amplifier, recording amplifier, ALC (automatic level control) circuit 및 recording·playback·muting logic control circuit 등으로 되어 있다.

*正會員, 三星半導體通信(株) 半導體研究所
(Samsung Semiconductor and Telecommunication Co., Ltd. R & D)

接受日字: 1986年 7月 16日

II. IC 설계

설계된 IC의 전체적인 block diagram은 그림1과 같다.

굵은 선은 기록모드와 재생모드의 신호 흐름을

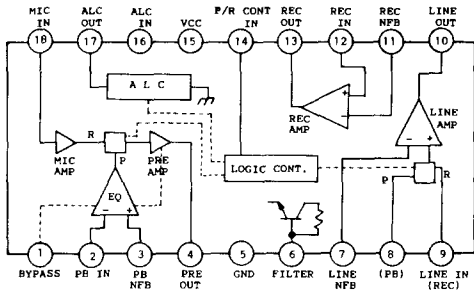


그림 1. 전체 블록 다이어그램
Fig. 1. Whole Block Diagram.

나타내며, 점선은 기록 및 재생의 조절전압에 따라 각각의 모우드를 선택해 주기 위한 콘트롤 신호 흐름을 나타낸 것이다.

각각의 경우를 간단히 설명한다.

1. Record Mode

기록 및 재생 조절핀인 pin 14를 ground로 함으로써, 기록모우드로 동작하게 된다. 기록모우드의 블록 다이어그램은 그림 2 와 같다.

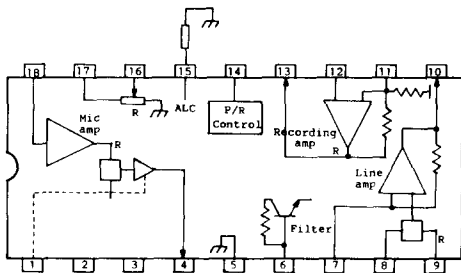


그림 2. 기록시 블록 다이어그램
Fig. 2. Block Diagram in Record Mode.

음성신호가 MIC amplifier 입력단자인 pin 18로 입력된다. MIC amp.에서 37.5dB 증폭되고 preamp를 거쳐 line amplifier 입력단자인 pin 9에 입력되어 30dB 증폭된 신호가 line amp. 출력단자인 pin 10으로 출력되어 마침내 음성 출력이 나오게 된다. 음성신호 출력중 일부는 ALC 입력단자인 pin 16에 입력되어 ALC 회로를 동작시키게 된다.

ALC 회로는 초기에 ground로 reference가 잡혀 있어 동작하지 않다가 음성신호 레벨이 너무 크거나 작으면 ALC가 동작하여 입력 음성신호에 제한되어 안정된 레벨을 유지하게 함으로써 녹화시 안정된 음성신

호를 내게 해주는 역할을 한다. 또한 pin 10에서 나온 음성신호 출력은 기록앰프 입력단자인 pin 12에 입력되어 13dB 증폭된 신호가 기록앰프 출력단자인 pin 13에 출력된다. 여기서 pin 11은 기록앰프 제한단자로 외부회로 R, L, C를 이용하여 고역 주파수를 보상하는 역할을 한다. 이 신호는 기록헤드를 드라이브시켜 bias trap을 거쳐 REC. bias 신호와 혼합되어 기록 및 재생 헤드에 기록된다.

2. Playback Mode

기록 및 재생 조절핀인 pin 14를 high (=Vcc)로 함으로써, 재생모우드로 동작하게 된다. 재생모우드의 블록 다이어그램은 그림 3 과 같다.

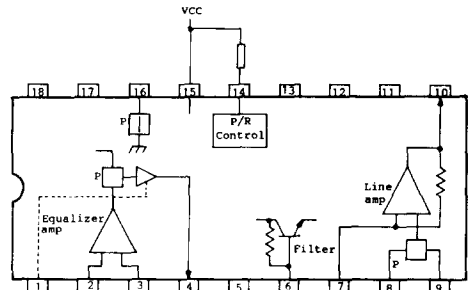


그림 3. 재생시 블록 다이어그램
Fig. 3. Block Diagram in PB Mode.

재생시에 tape에서 pick up된 음성신호는 EQ amp. (equalizer amplifier) 입력단자인 pin 2에 입력되어 44dB 증폭된 다음 preamplifier 출력단자인 pin 4로 출력된다. 이 신호는 다시 pin 3, pin 4의 외부회로 R, C (그림 10의 테스트 회로 참조)에 의해 저역 주파수 및 고역 주파수를 보상하여 pin 8에 입력된 후 line amp.에서 35dB 증폭된 다음 pin 10으로 음성신호가 출력되게 된다.

3. Mute Mode

조절전압 핀인 pin 14를 1/2Vcc로 하면 mute mode로 동작되는데, 이때에는 내부회로상으로 line amplifier block이 cut off되어 pin 10에 출력이 나오지 않게 되어 음성신호가 출력되지 않는다.

그림 4는 PB/REC/Mute control block 회로를 나타낸다.

재생시는 모우드 조절핀을 high로 함으로써 재생 모우드가 선택된다. 이때에는 트랜지스터 Q₁, Q₃, Q₂₃에 모두 high가 걸리게 되어, PNP 트랜지스터 Q₅는 off 상태가 되고 Q₁이 on상태가 되어 Q₆의 베이스에는 Q₄

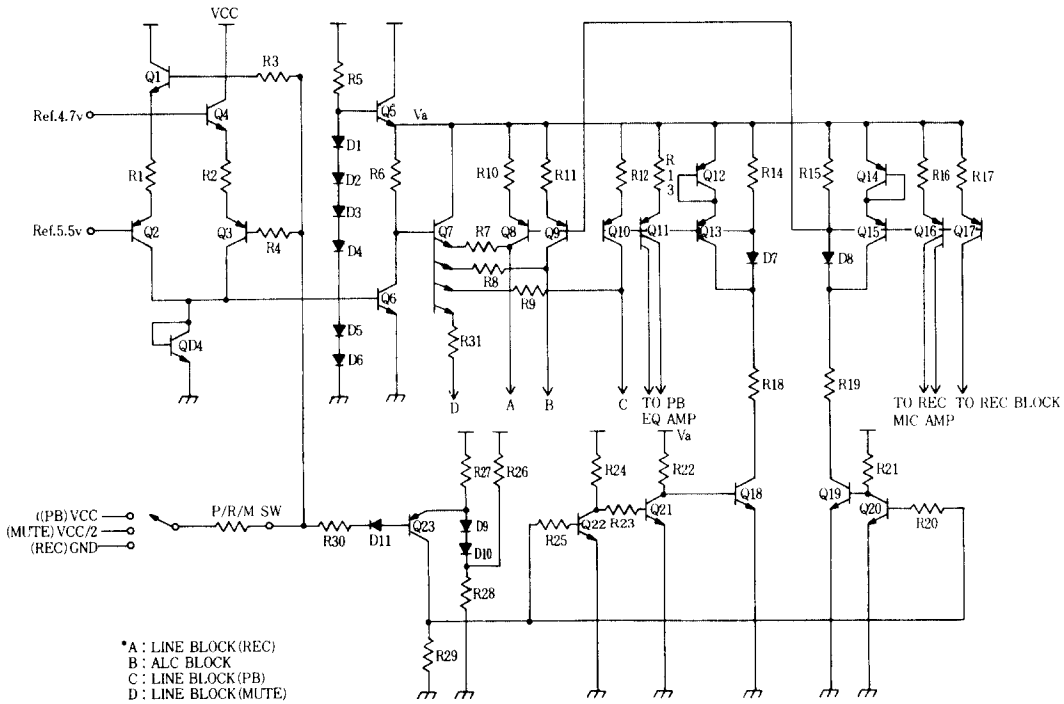


그림 4. 재생·기록·뮤트 조절회로
Fig. 4. PB·REC·Mute Control Circuit.

에 의해 기준전압이 걸려 on상태에 도달한다. 이때 Q_5 의 에미터 전압 V_a 는 기준전압 회로에 의해 전압이 걸리게 되고, Q_7 은 off 상태가 되어 각 블록 콘트롤을 할 수 없으며, 모우드 조절은 main 모우드 스위칭 회로 $Q_{18} \sim Q_{22}$ 에 의해 동작된다.

Main 스위칭 회로동작은 pnp 트랜지스터 Q_{23} 베이스에 high가 걸릴 경우가 재생시 모우드이므로, Q_{23} collector에는 low 상태가 걸리게 되어 $Q_{20} \cdot Q_{22}$ 모두 off 상태가 된다. 따라서 $Q_{19} \cdot Q_{21}$ 은 on상태, Q_{18} 은 off 상태가 되어 Q_{18} collector에는 high 상태, Q_{19} collector는 low 상태가 된다. 그러므로 $Q_{15} \cdot Q_{16} \cdot Q_{17}$ 은 off 상태가 되어 기록시 블록을 동작하지 못하게 하며, 반면에 $Q_{10} \cdot Q_{11} \cdot Q_{13}$ 이 on상태가 되어 재생시 EQ amp. 및 line amp. 블록을 조절하게 된다.

기록시는 재생시와 반대의 동작상태를 나타낸다, 즉, pnp 트랜지스터 $Q_{10} \cdot Q_{11} \cdot Q_{13}$ 이 off 상태가 되고, $Q_{15} \cdot Q_{16} \cdot Q_{17}$ 이 on상태가 되어 기록시 MIC amp., REC block 및 line block을 조절하게 된다.

뮤트시는 PB/REC/Mute SW가 $1/2V_{cc}$ 일때 이므로 Q_1 베이스에 $1/2V_{cc}$ 가 인가될 때 Q_1 에미터 전압은 $1/2V_{cc} - V_{Q_{BE1}}$ 이 되고, pnp TR Q_2 의 에미터 전압은 reference 전압(=5.5V) + $V_{Q_{BE2}}$ 가 걸리므로 Q_2 가 off 상

태가 되고, 또한 Q_3 의 베이스에 인가된 전압 역시 기준 전압보다 크기 때문에 ($V_{Q_{4E}} < V_{Q_{3E}}$) off 상태가 되어 전류원 Q_{D4} 가 포화상태가 되어 Q_6 의 베이스단에는 0.3V가 걸린다. 따라서 Q_7 이 on되어 뮤트시 line block을 콘트롤하게 되어 오디오 신호가 나오지 못하게 한다.

그림 5는 record block 회로를 나타낸다.

Main control block으로부터 각 모우드에 따라 Q_{24} 의 베이스에 high 혹은 low 전압이 걸려 Q_{24} 를 on, off 시킨다. 재생시는 Q_{24} 의 베이스에 high가 걸려 트랜지

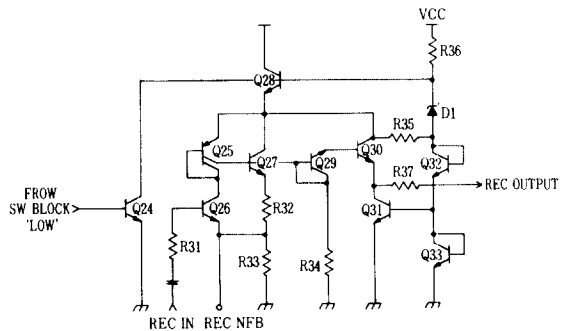


그림 5. 기록 앰프 회로
Fig. 5. Record Amplifier Circuit.

스터 Q₂₄가 on 상태가 되고, Q₂₅이 off 상태가 되어 REC block이 동작하지 못한다. 기록시는 Q₂₄의 베이스에 low 상태가 걸려 Q₂₈을 on 시킴으로써 REC block이 동작한다.

Q₂₆ 베이스로 입력된 정현파 신호는 전류원 Q₂₅·Q₂₇·Q₂₉을 거쳐 Q₃₀의 emitter follower로 13dB 증폭된 정현파 신호가 출력된다. 또한 Q₂₅를 통한 신호는 Q₂₇의 에미터에서 저항 R₃₂, R₃₃에 의해 feedback이 걸려 있다. 그림 6은 EQ amp. 및 MIC amp. 회로를 나타낸다.

재생시는 트랜지스터 Q₄₀의 베이스 및 Q₄₈ 베이스에 main sw block으로부터 low 상태가 걸리게 되어 off 상태가 되고, Q₄₆ 및 Q₄₃ 베이스에는 high가 되어 on 상태가 된다. 또한 Q₄₆ 베이스에 high 상태가 걸리므로써 Q₄₆이 거의 포화상태에 돌입하게 되어 pnp TR Q₄₄가 off 상태가 되고, Q₄₉가 off 되어 기록시 동작하게 되는 MIC amp.를 동작하지 못하게 한다. 또한 Q₄₀의 베이스가 low 상태이므로 off 되어 저항 R₄₂를 통해 Q₄₂ 베이스에 신호가 입력되면 Q₃₉가 on되고 Q₅₀, Q₅₁, Q₅₂를 거쳐 PRE out이 출력되게 된다. 또한 Q₄₃ 에미터와 preamp. 출력단에는 외부회로에 의해 AC coupling 되어 출력에 negative feedback이 걸리게 된다.

기록시는 재생시와는 반대로 Q₄₀이 포화상태가 되고 Q₃₅, Q₄₆이 off 상태, Q₄₄가 on 상태가 된다. 따라서 Q₄₇ 베이스에 입력된 신호는 Q₄₉, Q₅₁, Q₅₂를 거쳐 출력된다. 기록시는 외부회로를 open 시킴으로써 주파수 변화에 따른 amp. gain이 일정하다.

그림 7은 line amplifier block diagram을 나타낸 것이다.

기록 및 재생시 각각 line amp. 입력단자에 신호가 입력되면 line amp. 단에서 37.5dB 증폭되어 신호출력이 나오게 된다. 또한 입·출력간에 내부저항에 의해 feedback이 걸려있고, 위상보상 캐패시터가 내장되어 있어 주파수 변화에 따른 위상보상의 역할을 하여 안정된 회로동작이 이루어질 수 있게 한다. 내부회로 구성은 active load로 되어 있어, 주요 증폭이득은 제한 저항과 캐패시터 소자에 의해 결정된다. 여기서 개략적인 gain을 구하면,

$$\text{Gain} ; 20\log \left(\frac{1/2 \pi f c_1 + R_1 + R_2 // 1/2 \pi f c_2}{1/2 \pi f c_1 + R_1} \right) \quad (1)$$

이 된다.

그림 8은 ALC 회로를 나타낸다.

재생시 혹은 기록시 음성신호 출력단인 line amp. 출력신호는 외부회로로 구성된 미분회로, 정류회로 및 적분회로를 거쳐 ALC단에 입력되어 진다.

Q₅₄의 베이스에는 main sw block으로부터 녹화시는 low, 재생시는 high가 걸려 on, off 동작을 하게 된다. 재생시는 Q₅₄가 on 상태가 되고, Q₅₅, Q₅₆, Q₅₇은 off 상태가 되어 ALC block이 동작을 못한다. 반면에 녹화시에는 Q₅₅가 on 상태, 전류원 Q₅₆, Q₅₇이 동작하여 입력신호의 레벨에 따라 Q₅₅가 on, off되어 ALC block을 조절하게 된다.

이상의 각각 amplifier block을 discrete TR로 이루

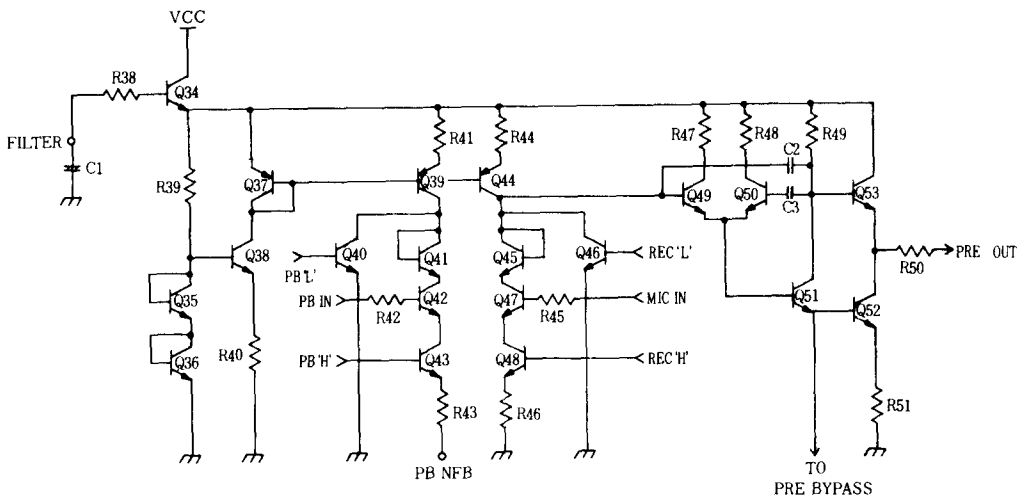


그림 6. 이퀄라이저 및 마이크앰프 회로
Fig. 6. EQ Amp. & MIC Amp. Circuit.

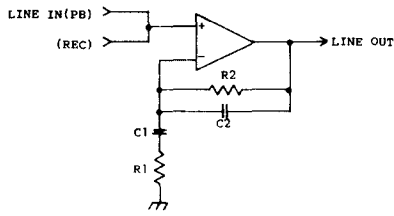


그림 7. 라인앰프 블록 다이어그램
Fig. 7. Line Amp. Block Diagram.

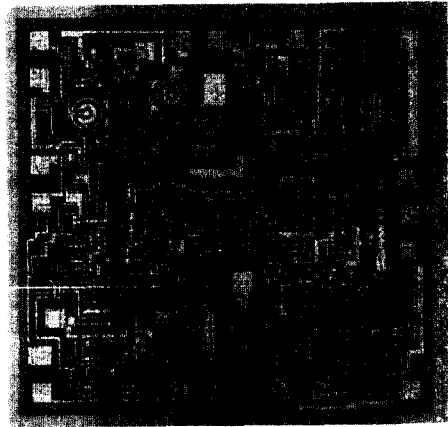


그림 9. 제작된 IC.
Fig. 9. Fabricated IC.

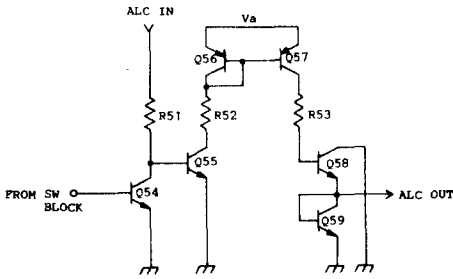


그림 8. 자동레벨 조절회로
Fig. 8. Automatic Level Control Circuit.

어진 breadboard를 구성하여 각각의 전기적 특성 및 동작을 확인하였으며, VAX-780을 이용한 spice simulation를 통해 입증하여 보았다. 이 과정에서 spice simulation시 time(주기)에 따른 THD 변화가 심했으며, 각 parameter 오차에 따른 data 값에 약간의 차이를 보였다. 향후 spice parameter의 표준화 및 정확한 data 추출이 이루어지면 좀 더 정확한 simulation 결과를 얻을 수 있을 것으로 기대한다.

III. 측정 및 결과

설계, 제작된 IC는 그림 9와 같다.

바이폴라 표준공정을 이용한 full-custom IC로 제작하였으며, IC의 동작상태를 측정하기 위해서 그림10과 같은 테스트 회로를 구성하고, 각각의 gain 및 THD를 측정한 결과를 표 1 및 그림11에 나타내었다. 여기서 그림11의 (a)는 EQ amp.의 출력 파형을 나타낸 것이고, (b)는 line amp.출력 파형을 나타내고 (c)는 MIC amp.출력 파형을, (d)는 REC amp.의 출력 파형을 각각 나타낸다.

또한 그림12는 preamp.의 주파수 변화에 따른 전압 이득 곡선을 나타내며 그림13은 line amp.의 전압이득 곡선을, 그림14는 REC amp.의 전압이득 곡선을 각각 나타낸다.

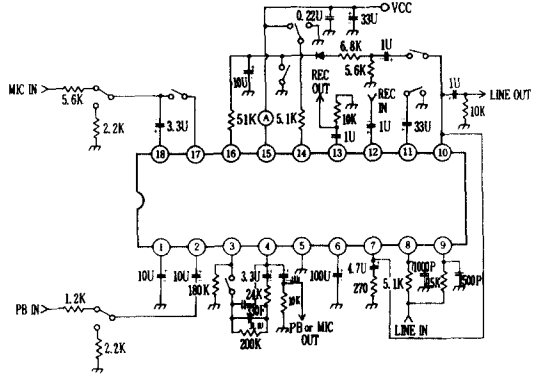


그림10. 테스트 회로
Fig.10. Test Circuit.

표 1. 전기적 특성

Table 1. Electrical Characteristics.

	GAIN	THD
EQ AMP	44dB	0.13%
LINE AMP (PB)	35.4dB	0.25%
(REC)	30.5dB	0.25%
MIC AMP	38dB	0.1 %
REC AMP	13.1dB	0.15%

IV. 結 論

VTR 음성신호 처리용 집적회로를 설계, 제작하였다. 테스트 회로를 구성하고 설계, 제작된 IC를 측정된 결과 양호한 회로특성으로 원하는 기능을 잘 수행함을

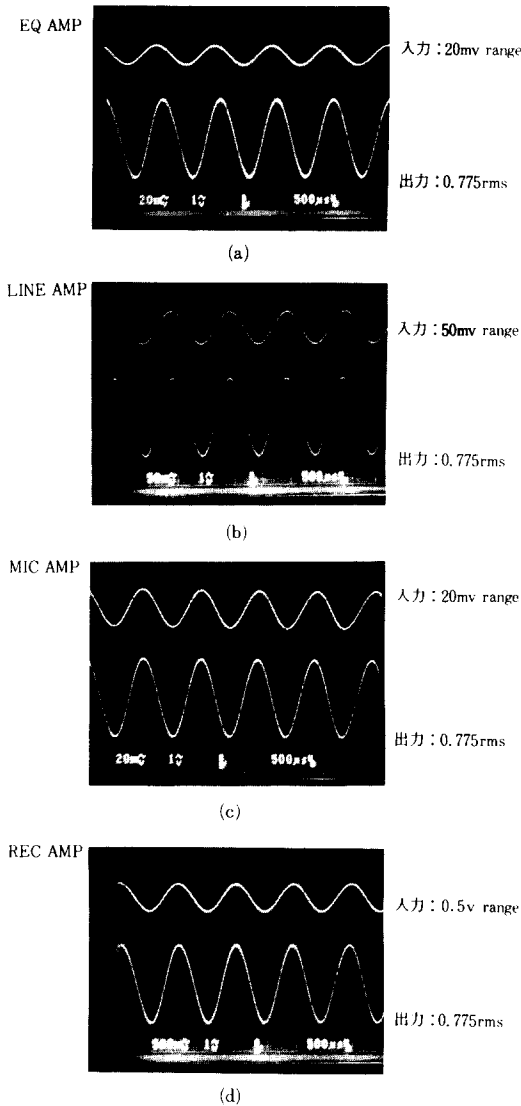


그림11. 출력 파형
Fig. 11. Output Waveform.

알 수 있으며 packaging하여 실제 시스템에 응용해 본 결과 시스템이 잘 동작함을 알 수 있었다.

본 연구를 성공적으로 수행함으로써 VTR 음성신호 처리용 IC의 국산화와 아울러 수입대체 효과를 가져올 수 있게 되었으며, 향후 축적된 기술을 이용하여 high-technology가 요구되는 새로운 경쟁력 있는 IC의 개발에 응용할 수 있을 것으로 기대한다.

향후 과제로 spice simulation시의 각 파라미터에 대한 표준화 및 정확한 data 추출이 요구되며, 이 과제가 해결되면 좀 더 정확한 simulation 결과를 얻을 수 있을 것이다.

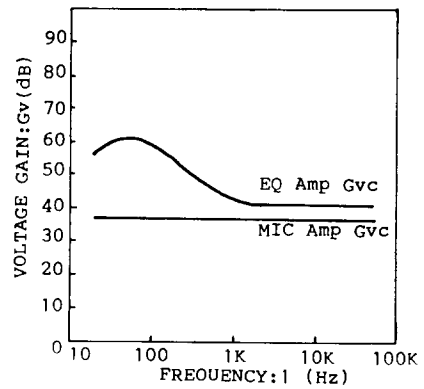


그림12. 주파수에 대한 프리앰프의 전압이득
Fig. 12. Preamp. Voltage Gain vs. Frequency.

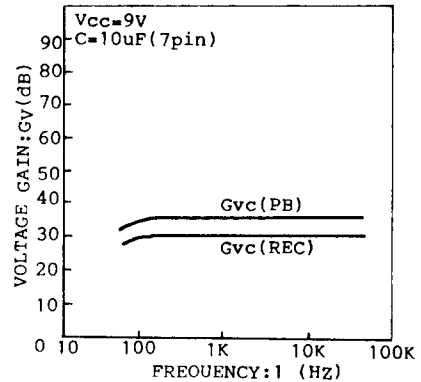


그림13. 주파수에 대한 라인앰프의 전압이득
Fig. 13. Line Amp. Voltage Gain vs. Frequency.

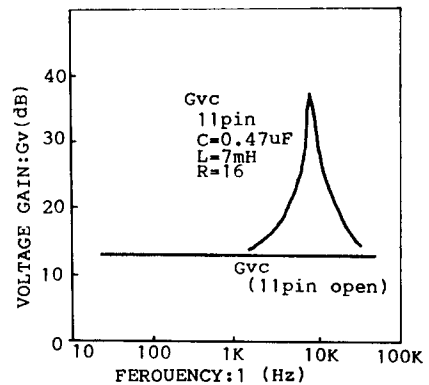


그림14. 주파수에 대한 기록앰프의 전압이득
Fig. 14. Record Amp. Voltage Gain vs. Frequency.

參 考 文 獻

- [1] 韓永信, “基礎 VTR技術入門”, 電子技術社.
- [2] Donald L. Schilling, Charles Belove
“Electronic circuits”, *McGraw-Hill, Inc.*,
1979.
- [3] Alan B. Grebene, “Bipolar and Mos analog
integrated circuit design”, *A Wiley-Inter-
science Publication*, 1984.
- [4] Akira Shibata, Oshi Itoh, Isao Nakagawa,
“Advanced and simplified signal processing
system for VTR and Its high performance
LSI's”. *IEEE Trans. Cons. Elect.* vol.CE-
24, no.3, 1978.
- [5] A.C. Adams, “Solid state technology”,
vol. 24, April.1981.
- [6] Karl-heinz Rehfeldt Product Development
Group VTR ICS. “A multistandard chip
set for VHS VCRS”, *IEEE Trans on Cons.
Elect.* vol. CE-30, no.3, August 1984.
- [7] 삼성전자, “Service manual 프론트 로딩방식
VTR”.
- [8] VI 84-040, “SST technical report.”
- [9] VI 85-009, “SST technical report”.
- [10] VI 85-086, “SST technical report”.
-