特別寄稿 · 日本支部

# DLTS의 원리 및 측정 방법

權 英 規
(正 會 員)
慶應義塾大學

## Ⅰ. 서 론

반도체에 포함된 금속 불순물이나 열처리에 의해서 유기되는 미소 결함은 deep trap을 형성하기 때문에, 소자 개발의 저해 요소로만 생각되어 왔다. 그러나, 최근 deep trap을 적극적으로 이용한 새로운 소자가 개발되고 있다.[1,2,3] 그 좋은 예로 반도체 레이저, 발광 다이오드 및 전력용 스위칭 소자등이 있다. 그리고, 반도체 결정을 열 처리 했을때 유기되는 미소 결함이 deep trap을 형성함이 최근 밝혀짐으로써 이들 deep trap을 상세히 조사 연구함으로써 미소 결함의 정체를 밝히고자는 움직임이 일고 있다. 이러한 움직임은 Lang[4] 이 DLTS (deep level transient spectroscopy) 법을 제안 함으로써 더욱 활발히 진행되고 있다. 종래의 deep trap 평가기술(Hall효과, 광전도 효과등)에 비해 검출 감도가 높고, 측정 시간이 짧으며, data 해석이 간단한 이 방법은 2 이상의 trap이 분리 가능하며, 소수 캐리어 trap과 다수 캐리어 trap을 구별할 수 있으므로 그 유용성이 높이 평가되고 있다. 그리고, MOS의 계면준위 분포를 평가함에 있어서도 이 방법이 적용되고 있는데,[6,10] 현시점에서는 이 방법이 deep trap 평가의 표준이라고 말해도 과언이 아니다.

본고에서는 deep trap을 평가하는 여러가지 방법 중에서 DLTS법의 원리와 측정법에 관해서 기술하고자 한다.

## Ⅱ. Deep Trap에서의 캐리어 방출 및 포획

반도체의 금지대 중에 존재하는 deep trap은 열 및 빛 에너지를 받아서 캐리어를 전도대 및 가전자대에 방출하거나 포획한다. Deep trap과 전도대 및 가전자대와의 사이에서 일어나는 캐리어의 천이 과정은 그림 1과 같이 4가지의 과정이 있을 수 있다. 그림의 화살표는 전자의 천이 방향을 나타내며, (a)는 trap에서 전도대에 전자의 방출, (b)는 전도대로부터 전자의 포획, (c)는 가전자대로부터 정공의 포획, (d)는 deep trap에서 가전자대에 정공을 방출하는 과정이다. 그림 1의 각 과정에 대해서 속도 방정식을 구하면,

$$-dn/dt = C_n p_T n - e_n n_T \qquad (1)$$

$$-dp/dt = C_P n_T p - e_P p_T \qquad (2)$$

$$dn_T/dt = -dn/dt + dp/dt = C_n p_T n - e_n n_T - C_P n_T p + e_P p_T \qquad (3)$$

$$dp_T/dt = dn/dt - dp/dt = -C_n p_T n + e_n n_T + C_P n_T p - e_P p_T \qquad (4)$$

여기서, n, p는 자유전자, 자유정공의 밀도, $n_T$, $p_T$는 전자를 포획한 trap, 전공을 포획한 trap의 밀도, $C_n$, $C_P$는 전자, 전공의 포획 계수, $e_n$, $e_P$는 전자,

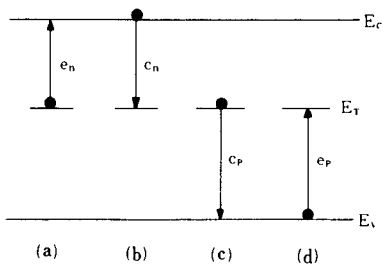



그림 1. Deep trap에서의 캐리어의 방출 및 포획
(a) 전도대의 전자 방출
(b) 전도대로부터 전자 포획
(c) 가전자대에 정공 방출
(d) 가전자대로부터 정공 포획

전공의 방출율이다. 그리고, 전체의 trap농도를 $N_T$라고 하면,

$$N_T = n_T + p_T \quad (5)$$

가 된다.

열평형 상태에서는 $dn/dt=0$, $dp/dt=0$이므로 (1) (2) 식으로부터

$$C_n p_T n = e_n n_T \quad (6)$$

$$C_p n_T p = e_p p_T \quad (7)$$

가 얻어진다. 그리고, 열평형 상태에서의 n, p, $n_T$, $p_T$는 다음과 같이 주어진다.

$$n = N_c \exp\{-(E_c - E_F)/kT\} \quad (8)$$

$$p = N_v \exp\{-(E_F - E_v)/kT\} \quad (9)$$

$$n_T = N_T[1+\exp\{(E_T - E_F)/kT\}]^{-1} \quad (10)$$

$$p_T = N_T[1+\exp\{(E_F - E_T)/kT\}]^{-1} \quad (11)$$

단, $N_c$, $N_v$는 전도대, 가전자대의 유효상태 밀도, $E_F$는 페르미 준위이다. (5)~(11) 식으로부터 방출율 ($e_n$, $e_p$)을 구하면 다음과 같다.

$$e_n = C_n N_c \exp\{(E_T - E_c)/kT\} \quad (12)$$

$$e_p = C_p N_v \exp\{(E_v - E_T)/kT\} \quad (13)$$

식(12), (13)를 보면 $e_n$, $e_p$가 온도에 의존함을 알 수 있는데, 이들의 온도 의존성을 조사함으로 trap의 위치 $E_T$가 얻어진다.

## Ⅲ. 접합 용량의 과도 응답

Bais 전압의 급격한 변화에 따른 접합 용량의 과도 응답은 공핍층 내의 trap의 하전 상태의 변화에 의해서 일어난다. 그림 2는 n형 Schottky 접합의 에너지 대를 표시한 것이며, (a)가 $V_R=0$, (b)가 $V_R=V$에 대응한다. 이때 접합용량 C는 다음과 같다.

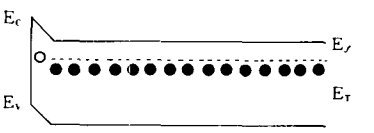
$$C = \{(qe_sA^2N_I)/2(V_R+V_0)\}^{1/2} \quad (14)$$

단, q는 단위 전하, $e_s$는 Si의 유전율, A는 접합 면적, $N_I$는 공핍층 내의 이온화된 불순물 농도이다.

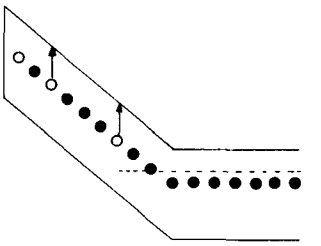
그림 2와 같은 단일 전자 trap에서의 속도 방정식은 (3)식과 같고, 공핍층에서는 n=0, p=0 이므로 (3)식은 다음과 같이 바꾸어 쓸 수 있다.

$$dn_T/dt = -e_n n_T + e_p p_T \quad (15)$$

초기, 조건을 $n(t=0)=N_T$라고 두고 (15)식을 풀면,




(a) $V_R=0$ 일 경우



(b) $V_R=V$일 경우

그림 2. n형 실리콘 Schottky 접합의 밴드 그림

$$n_T(t) = N_T[e_p/(e_n+e_p) + e_n/(e_n+e_p)\exp\{-t/(e_n+e_p)\}] \quad (16)$$

이 된다. 특히, trap이 금지대 중앙 보다 위에 있을 경우, $e_n \gg e_p$이므로, (16)식은 다음과 같이 간단히 고쳐 쓸 수 있다.

$$n_T(t) = N_T \exp(-t/e_n) \quad (17)$$

그림 2(b)의 상태에서 공핍층에서의 실효 전하밀도 $N_I$는 trap에 포획된 전자에 의해서 보상되므로 다음과 같이 쓸 수 있다.

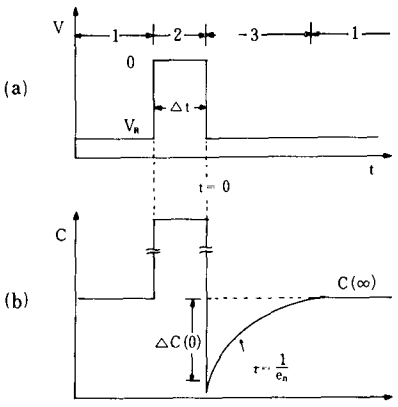
$$N_I = N_D - n_T(t) \quad (18)$$

여기서 $N_D$는 donor 불순물의 농도이다. (14), (18)식으로부터 접합용량의 과도 응답은 다음과 같다.

$$C(t) = [\{qe_sA^2(N_D - n_T(t)\}/2(V_R+V_0)]^{1/2} \quad (19)$$

## Ⅳ. DLTS법의 원리

n형 Schottky 접합에 그림 3(a)와 같은 파형을 갖는 bias 전압을 인가했을때, 정상 역 bias 기간인 1의 상태에서는 $n_T=0$이고, 접합용량은 $C(\infty)$이다. 이 상태에서 bias 전압을 $\Delta t$간 $V_R=0$로한 2의 상태에서는 공핍층이 그림 2(a)와 같이 축소된다. 이때 포획율이 충분히 크면 $n_T=N_T$이다. 이어서 역 bias를 3의 상태인 $V_R=V$로 급격히 변화시키면 공핍층은 그림 2(b)와 같이 또다시 확장된다. 이때 trap에는 전자




(a) 인가 bias 전압, (b) 과도응답 파형

**그림 3.** 접합용량의 과도응답

가 그대로 포획된 상태임으로 공핍층은 1의 상태 보다 약간 넓게 확장되며, 전자가 trap에서 방출됨으로 인해 점차로 1의 상태로 돌아간다. 2의 상태에서 3의 상태로 바뀌는 순간을 t=0라고 했을때 공핍용량의 과도응답은 (19)식과 같다.

그리고, C(∞)는 $n_T(\infty)=0$이므로 다음과 같이 쓸 수 있다.

$$C(\infty)=\{qe_sA^2N_D/2(V_R+V_0)\}^{1/2} \quad (20)$$

(19), (20)식으로부터

$$\Delta C(t)=C(t)-C(\infty)$$
$$=C(\infty)[\{1-n_T(t)/N_T\}^{1/2}-1] \quad (21)$$

이고, $n_T(t) \ll N_I$이면 (21)식은 다음과 같이 간단히 쓸 수 있다.

$$\Delta C(t)=-C(\infty)\ n_T(t)/2N_I=\Delta C(0)\exp(-t/\tau) \quad (22)$$

여기서,

$$\Delta C(0)=-C(\infty)\ N_T/2N_I \quad (23)$$

이다. DLTS법은 그림 4와 같이 임의의 정해진 시간 $t_1, t_2$에서의 용량차를 온도의 함수로해서 측정한다. 이때 DLTS의 신호는 다음 식으로 표시된다.

$$S(t_1, t_2, \tau)=C(t_1)-C(t_2)=dC(t_1)-C(t_2)$$
$$=\Delta C(0)\{\exp(-t_1/\tau)-\exp(-t_2/\tau)\} \quad (24)$$

여기서, $\tau$는 $V_{th}=(3kT/m_n)^{1/2}$, $N_c=2(2m_nkT/h^2)^{3/2}$

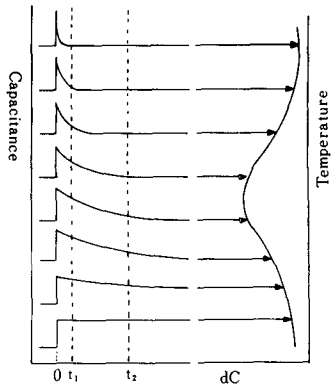



**그림 4.** DLTS의 원리

과 (12)식으로부터 다음과 같은 온도의 함수로 표시된다.

$$\tau(T)=\{JT^2\exp(-\Delta E/kT)\}^{-1} \quad (25)$$

단, J는 비례 계수이고, $\Delta E=E_c-E_T$이다. 그리고, $dS/dT=0$ 일때 DLTS 신호는 peak를 가지며,

$$dS/dT=\Delta C(0)\{-t_1\exp(-t_1/\tau)+t_2\exp(-t_2/\tau)\}\cdot$$
$$dS/d\tau=0 \quad (26)$$

$db/dT=0$이므로 (25)식으로부터,

$$1/\tau=e_n=(t_1-t_2)\ \ln(t_2/t_1) \quad (27)$$

이며, 이것은 일반적으로 rate window라고 부른다. 그리고, (24)식을 다음과 같이 고쳐 쓰면,

$$\ln(e_nT^{-2})=-\Delta E/k(T^{-1})+\ln(J) \quad (28)$$

이 되고 rate window를 여러가지로 변화시켜 복수의 $(T_P, e_n)$를 구하면 $\ln(e_n/T_P^2)$와 $1/T_P$의 그래프로부터 $\Delta E$를 구할 수 있다.

실제 백금을 확산한 n형 실리콘 Schottky 접합에서 얻어진 DLTS 신호가 그림 5이다.[5] 이것은 $t_1/t_2=0.5$일때, rate window를 $693sec^{-1}$로 설정해서 77~300K까지 온도를 소인시켜 얻은 것이며, A, B 두개의 준위가 존재함을 한 눈에 알아볼 수 있다. 그리고, 서로 다른 몇개의 rate window를 동시에 설정해서, 그것들에 대응하는 신호의 peak온도를 측정함으로써 얻어진 rate window의 온도 의존성을 그림 6에 표시한다. 이 두 직선의 기울기부터 A, B trap은 각각 $E_c-0.23eV$, $E_c-0.52eV$에 위치하는 trap임을 알수 있다. 이들 신호의 최대치로부터 구한

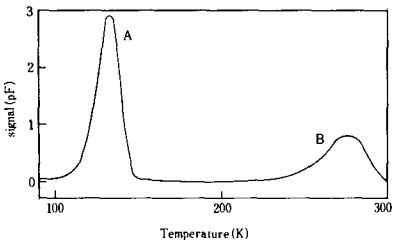



그림 5. $P_T$ 확산 n형 실리콘 Schottky 접합의 DLTS 신호

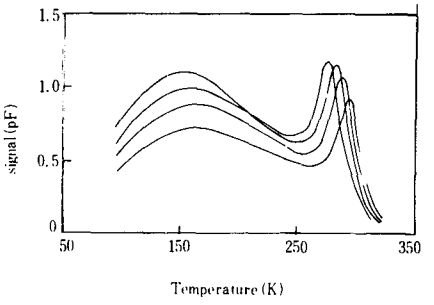



그림 7. 실리콘 MOS 다이오드의 DLTS 신호

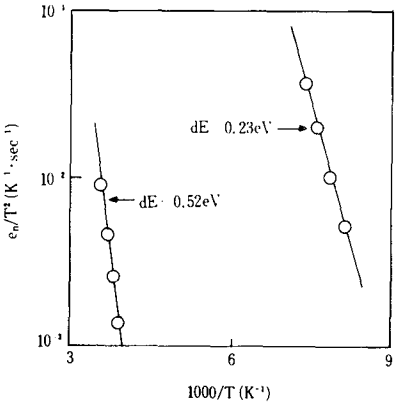
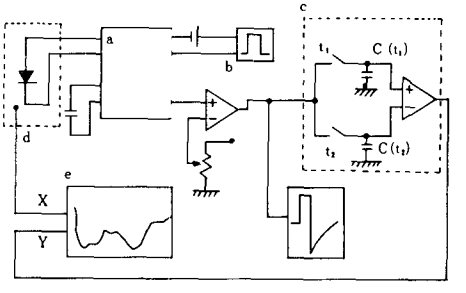



그림 6. 열방출율의 온도 의존성




(a) 용량 측정부, (b) bias용 전원,
(c) 신호 처리부, (d) 온도 제어부,
(e) X-Y plotter.

그림 8. DLTS 구성도

trap 농도는, A trap $3.4\times10^{13}$ B trap $2.8\times10^{13}$ $cm^{-3}$으로 평가 되었다. 일반적으로 trap 농도는 (23)식을 이용해서 평가되며, 이때의 trap 농도의 검출 한계는 공간전하를 형성하는 얕은 불순물(donor 및 acceptor) 과의 비에 의해서 결정됨에 주의할 필요가 있다. 즉 측정 감도가 $dC/C=10^{-4}$인 용량계를 사용하면 그 때 검출 한계는 $N_T=10^{-4}N_D$이다.

그림 7은 실리콘 MOS 다이오드로부터 얻어진 DLTS 신호이다. 이것을 그림 5와 비교 했을때 peak 가 훨씬 완만하다. 이것은 MOS의 계면 준위가 에너지적으로 분포하고 있기 때문이다.

## V. 측정장치

DLTS 측정계의 구성도는 그림 8과 같다. 이 장치의 구성 요소는 크게 (a) 용량 측정부, (b) Bias 용 전원, (c) 신호 처리부, (d) 온도 제어부, (e) X-Y plotter 등으로 분리된다. 용량계는 동작 주파수가 높고, 응답 속도가 빠르면 그것만으로도 충분히 큰 방출율까지 측정할 수 있으며, 차동 기능을 내장한 용량계이면 $C(\infty)$를 제거한 $\Delta C(t)$ 만을 높은 감도로 측정할 수 있다. Bias용 전원은 폭이 좁은 펄스가 필요할 경우 펄스 트랜스를 사용할 수 있으며, 경우에 따라서 광 펄스를 사용해도 무방하다. 신호 처리부는 보통 BOXCAR 적분기가 사용되지만 lock-in 증폭기도 많이 사용된다. 온도 제어부는 특별히 온도 소인 속도를 일정하게 유지할 필요는 없다. 이상의 구성 요소를 콤퓨터와 결합해서 다수의 $\Delta C(t)$를 동시에 검출하여 연산 처리하면 한번의 온도 소인에 의해서 복수의 신호가 동시에 간단히 얻어진다.

## VI. 끝맺음

DLTS의 검출 감도는 bulk trap에 대해서는 dopant 농도의 $10^{-4}\sim10^{-5}$ 계면 준위는 $10^{8}\sim10^{9}$ $cm^{-2}eV^{-1}$ 정도면 가능하다. 측정 시간은 trap 농도의 다소에

조금은 관계하지만, 액체 질소 온도에서 실온까지일 경우 약 30분에서 1시간이면 충분하다. 에너지 준위를 구할 경우, 서로 다른 rate window를 설정해서 DLTS측정을 반복하는 것보다, 가능하면 다수의 rate window를 설정해서 동시에 측정함이 바람직하다.

일반적으로 DLTS는 저농도 trap을 검출하기 위하여 사용되지만, 이온 주입층과 같이 trap농도가 상당히 높아서 접합 용량의 과도 응답이 지수 함수를 벗어날 경우에도 적용할 필요가 있다. 이런 경우에는, Schulz[7,8]에 의해서 제안된 CC-DLTS (constant capacitance DLTS)가 적당하다. 이것은 역bias를 인가한 상태에서의 용량을 일정하게 유지하기 위하여 bias전압을 변화시켜, 그것을 DLTS 신호로서 관측한다.

또 한 가지 중요한 측정 대상인 trap농도 분포는 Lefere[9]가 제안한 DDLTS (double correlation DLTS)를 이용해서 측정할 수 있다. 이것은 공핍층 내의 한 좁은 영역에서의 캐리어 방출 과정만을 측정하도록 만들어졌다. 그리고, DDLTS는 MOS 계면 준위의 포획 단면적을 평가하는데 유용하다.[10]

한편, DLTS는 연속적으로 변화하는 시료 온도를 정확하게 측정하기는 매우 힘들며, 수소화 아몰퍼스와 같이 캐리어의 수송 기구가 온도에 따라서 변화하는 경우, DLTS의 적용은 어렵다. 이런 경우에는 Okushi[11,12]가 제안한 ICTS (isothermal capacitance transient spectroscopy)가 유용하다. 이 방법은 온도를 일정하게 유지하고, 과도응답의 시정수를 측정함으로서 trap의 성질을 결정하는 파라메터를 얻는 방법이며, 앞으로 발전이 기대되는 deep trap의 평가법 중의 하나이다.

## 參 考 文 獻


[1] C.T. Sah, Proc. IEEE, 52, 795 (1964).
[2] L.C. Kimerling, P. Petroff and H.J. Leamy, Appl. Phys. Lett., 28, 297 (1976).
[3] M.D. Miller, H. Schade and C.J. Nuese, J. Appl. Phys., 47, 2567 (1976).
[4] D.V. Lang, J.Appl. Phys., 45, 3023 (1974).
[5] Y.K. Kwon, T. Ishikawa and H. Kuwano, J. Appl. Phys., 61, 1055 (1987).
[6] K. Yamasaki, M. Yoshida and T. Sugano, Jpn. J. Appl. Phys., 18, 133 (1979).
[7] M. Schule and E. Klausmann, Appl. Phys., 18, 169 (1979).
[8] N.M. Johnson, D.J. Bartelink, R.B. Gold and J.F. Gibbons, J. Appl. Phys. 50, 4828 (1979).
[9] H. Lefevre and M. Schule, Appl. Phys., 12, 45 (1977).
[10] N.M. Johnson, Appl. Phys. Lett., 34, 802 (1979).
[11] H. Okushi and Y. Tokumaru; Jpn. J. Appl. Phys., 19, L355 (1980).
[12] H. Okushi and Y. Tokumaru, Japn. J. Appl. Phys., 20, L549 (1981).*


## ♣ 用 語 解 說 ♣

**Antenna effciency (안테나 효율)**

안테나에서 복사되는 전력 $P_r$과 안테나에 공급되는 전력 P와의 비. 이때 $P_r = Z^2 P_r$, $P = I^2 R_o$로 나타내고 Z는 소자의 길이가 $\lambda/2$일 때의 안테나 전류의 최대값, $R_r$은 복사저항, $R_o$는 안테나 자신의 손실 저항이다. 복사 효율이라고도 한다.

**ARPA (automatic rader plotting aid) : 자동 레이다 도형 작성 장치**

관측자가 단일 물체 표적을 손으로 그리는 경우와 마찬가지로 많은 물체 표적에 관하여 관측 정보를 자동적으로 믿음으로써 관측자의 작업 부담을 경감시켜 줌과 동시에 신속 정확한 정보상황을 판단할 수 있도록 한 레이다 연동 항행 구조장치. 최근 IMO에서 1만톤 이상의 선박에 장비의 설치를 규정하고 있다.