

GaAs/Ge/Si 構造를 위하여 PAE법을 이용한 Si 基板 위에 Ge 結晶成長

(Ge Crystal Growth on Si Substrate for GaAs/Ge/Si Structure by Plasma-Assisted Epitaxy)

朴 相 俊*, 朴 明 基*, 崔 時 永*

(Sang Jun Park, Meong Ki Park, and Si Young Choi)

要 約

Si 위에 GaAs를 성장시키면 약4%의 結晶格子常數 差와 약2.6배의 熱膨脹計數差로 인해 많은 문제점이 생긴다. 이것은 GaAs와 結晶격자상수와 열팽창계수가 비슷한 Ge을 緩衝層(buffer layer)로 사용하여 해결할 수 있다. GaAs/Ge/Si 異種構造를 자체제작한 PAE(plasma-assisted epitaxy) 장치를 이용하여 제조하기 위한 첫번째 단계로 p형 Si(100)기판위에 수소 플라즈마 분위기속에서 固體 Ge 소오스를 증발시켜 성장시켰다. 성장된 Si기판위의 Ge막의 특성은 X선 회절분석, 주사선 전자현미경 그리고 Auger 분석기등으로 조사하였다. Ge성장시 플라즈마를 이용하면, 기판표면의 자연산화막 제거로 인하여 良質의 結晶을 얻을 수 있으며, 특히, 500°C 이하의 비교적 낮은 온도에서도 epi층 성장이 가능함을 보였다. 수소분위기 10mTorr, 기판온도 450°C에서 성장된 Ge막은 GaAs/Ge/Si 이종구조를 형성시키기 위한 좋은 완충층물질이 됨을 알 수 있다.

Abstract

Major problems preventing the device-quality GaAs/Si heterostructure are the lattice mismatch of about 4% and difference in thermal expansion coefficient by a factor of 2.64 between Si and GaAs. Ge is a good candidate for the buffer layer because its lattice parameter and thermal expansion coefficient are almost the same as those of GaAs. As a first step toward developing heterostructure such as GaAs/Ge/Si entirely by a home-built PAE (plasma-assisted epitaxy), Ge films have been deposited on p-type Si (100) substrate by the plasma assisted evaporation of solid Ge source. The characteristics of these Ge/Si heterostructure were determined by X-ray diffraction, SEM and Auger electron spectroscopy. PAE system has been successfully applied to quality-good Ge layer on Si substrate at relatively low temperature. Furthermore, this system can remove the native oxide (SiO₂) on Si substrate with in-situ cleaning procedure. Ge layer grown on Si substrate by PAE at substrate temperature of 450°C in hydrogen partial pressure of 10 mTorr was expected with a good buffer layer for GaAs/Ge/Si heterostructure.

*正會員, 慶北大學校 電子工學科
(Dept. of Elec. Eng., Kyungpook Nat'l Univ.)
接受日字: 1989年 7月 5日

I. 서 론

過去 數年間 Si 基板 위에 GaAs, InP 등과 같은 化合物半導體를 成長시키는 hetero-

pitaxy)가 크게 關心을 集中시키고 있다. 特히 Si의 큰 직경의 기관, 높은 機械의強度, 높은 熱傳道度, 싼 價格 그리고 잘 발달된 工程 技術등의 長點과 GaAs의 높은 電子 移動度, 光素子の 應用, 超高周波素子の 응용 그리고 높은 에너지 밴드 갭 등의 特性을 結合할 수 있기때문에 現在 많이 研究되고 있다.¹⁾

그러나 實際적으로 Si기판위에 GaAs를 성장시키면 結晶格子常數의 差, 熱膨脹係數의 差, 그리고 inter-diffusion등의 問題點들이 發生한다. 이러한 문제점들을 解決하기 위한 方法으로 (011)方向으로 2-4경사진 Si(100)을 사용하는 것과 완충층(buffer layer)으로 Ge 또는 變型된 超格子(strained superlattice)를 사용한다. 본 論文에서는 완충층물질로 Ge을 사용하였다.^{2,4)}

表1은 Si, Ge 및 GaAs의 主要物理常數를 比較한 것이다. Si(100)기판위에 直接 GaAs을 成長시키면 약 4%의 結晶格子常數 差와 약2.6배의 熱膨脹係數 차로 인해 良質의 GaAs막을 얻을 수 없게된다. 만약 Ge을 緩衝層物質로 사용하면 GaAs막과 Ge사이에서 0.12%정도의 결정격자상수 差異와 1°C당 5×10^{-7} 정도의 열팽창계수 차이가 발생한다. 이 정도의 계수차이는 充分히 克服될수 있는 값이므로 양질의 GaAs 막을 성장시킬 수 있다.

표 1. Si, Ge 및 GaAs의 주요 물리상수의 비교
Table 1. Comparison of physical property for Si, Ge and GaAs at room temperature.

| | Thermal expansion (x10 ⁻⁶ /°C) | Thermal conductivity (W/cm.°C) | Lattice constant (nm) |
|------|-------------------------------------------|--------------------------------|-----------------------|
| Si | 2.6 | 1.5 | 0.5431 |
| Ge | 5.8 | 0.6 | 0.5646 |
| GaAs | 6.86 | 0.46 | 0.5653 |

1989년 Kataoka등⁵⁾은 Si(100)표면에 Ge막의 初期成長舉動을 基板溫度變化에 따라 설명했으며, 그 成長機構에 대해서도 學論하였다. Si기판으로 Ge막을 성장시키는 방법은 眞空蒸着方法⁶⁾, 分子線 에피탁시(molecular beam epitaxy),⁷⁾ MOCVD(metalorganic chemical vapor deposition),⁸⁾ LPE(liquid phase epitaxy), PECVD(plasma enhanced chemical vapor deposition)⁹⁾, 그리고 PAE(plasma assisted epitaxy)¹⁰⁾ 등이 이용되고 있다. 이 중에서 PAE방법은 일반적인 진공증착장치나 CVD장치에 플라즈마를 이용하는 것

이다. 薄膜形成시 플라즈마를 이용하면 基板表面에서의 原子나 分子의 移動을 活性化시켜 低温에서도 結晶成長이 가능하고, 기관표면의 清潔效果를 얻을 수 있으므로 결정성장시 문제가 되는 自然酸化膜(SiO₂)除去를 容易하게 할 수 있다.¹¹⁾

플라즈마내의 이온이나 中性粒子的 運動 에너지는 電子의 운동에너지보다 相對적으로 낮으며 열적으로 非平衡狀態에 있다. 중성입자들은 전자와 衝突에 의해 여기되며, 여기된 상태는 高温과 같은 에너지를 가지고 있으므로 플라즈마상태에서는 低温에서도 效果의인 反應이 일어날 수 있다. 또한 기관상에서 입자가 準安定狀態에서 안정상태로 에너지 障壁을 克服할 確率은 온도가 減少함에 따라 指數函數적으로 감소한다. 실제적으로 臨界온도 이하에서는 에피층 성장이 不可能하다. 그러나 플라즈마상태에서는 原子나 分子가 기관 表面을 移動하는데 必要한 에너지를 플라즈마로부터 운동에너지 형태로, 기관표면에서의 이온과 전자의 再結合에너지의 형태등으로 얻게된다. 따라서 저온에서 양질의 결정을 성장시킬 수 있으며, 이온의 운동에너지에 의해 基板清潔效果도 얻을 수 있다. MBE의 경우 Si의 自然酸化膜을 除去하기 위하여 기관온도를 800°C 이상의 고온으로 처리하여야 하나, PAE의 경우 플라즈마를 이용하므로써 낮은 온도에서도 산화막의 제거가 가능하다. 또한 化合物半導體結晶성장시 반응을 促進시키며 化學量論的 組成을 갖게한다.

PAE방법은 1974년 Muruyama¹⁰⁾ 등에 의해 考案되었으며, 1983년 Matsushita¹¹⁾ 등에 의해 Si기판위에 GaAs, InP등의 化合物반도체 성장에 응용되었다. 특히 이 방법은 化合物반도체 형성시 플라즈마에 의해 반응이 촉진되고 高濃度의 도핑이 가능하므로 抵抗性接觸을 만드는데도 이용할 수 있다.¹²⁾ 최근 Harui등¹²⁾이 방법으로 p형 Si기판을 저온에서 청결시켜 그위에 良質의 GaAs와 InAs를 성장시켰다.

본 실험에서는 實驗室에서 직접 製作한 PAE 장치를 이용하여, p형 Si(100)기판위에 Ge 막을 성장시켜 제조조건에 따른 특성을 比較 調査하였다. 플라즈마 作動氣體(working gas)는 水素였고, 高周波 電力과 水素氣體壓力에 대한 Ge막의 성장율을 구하여 이들 요소들이 결정 성장에 미치는 影響을 調査하였다. 이와같이 製造된 Ge막의 결정상태를 X-線 회절분해(XRD)과 비저항 측정등으로 조사하였다. 또한 이들 막의 표면상태를 SEM(scanning electron microscopy)으로 觀察하였고 AES(Auger electron spectroscopy) 분석을 통하여 플라즈마에 의한 기관의 청결효과를 확인하였다.

II. 실험 및 측정

1. PAE방법에 의한 결정 성장

4인치 p형 Si(100) 웨이퍼를 4×1cm² 크기로 切斷한 후 표2와 같은 과정으로 洗滌하였다. 세척된 기판을 히터에 裝着하여 이를 反應室에 넣고 1.5×10⁻⁵ torr 이하로 배기후 6N의 高純度 水素氣體를 300mtorr 정도에서 3분정도 反應室에 注入시킨후, 다시 1.0×10⁻⁵ torr 이하로 배기 시켰다.

표 2. Si기판의 洗滌 과정
Table 2. Si substrate cleaning procedure.

| Sequence | Chemicals | Time:(min) | Remark |
|----------|-----------------------------------------------------------------|------------|---------------------|
| 1 | Acetone | 10 | Ultrasonic cleaning |
| 2 | D.I.water rinse | 10 | |
| 3 | 3H ₂ SO ₄ :1H ₂ O ₂ | 9 | Boiling |
| 4 | D.I.water rinse | 10 | 2 step |
| 5 | 1HF:10H ₂ O ₂ | 20sec | Dipping |
| 6 | D.I.water rinse | 15 | |
| 7 | Spin drying | | Wafer drying |

그림 1은 實驗室에서 製作한 PAE裝置의 概略圖이다. 高周波發生機의 주파수는 13.56MHz이고 最大出力은 300W이다. 整合回路(matching network)는 파이(π)형으로 구성하였으며 RF코일은 지름 10cm 로 5번 감았다. 이때 가이드는 石英管을 利用하였으며, 작동기체로는 수소를 사용하였다.

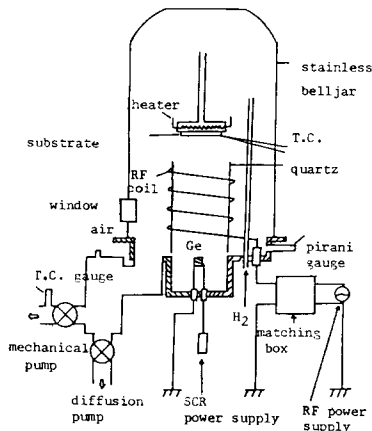


그림 1. PAE장치의 概略圖
Fig. 1. Schematic diagram of PAE apparatus.

그림2는 PAE방법에 의한 시편 제작 공정도를, 그림3은 시간에 따른 기판온도 및 고주파 전력의 변화를 나타낸 것이다. 1.0×10⁻⁵ torr 이하로 배기시킨후 기판온도를 250℃ 까지 올린다음 반응실 内部의 壓力이 50mtorr가 되도록 수소기체를 흘렸다. 다음 고주파출력 70W로 플라즈마를 형성시켜 30분간 기판표면을 清潔하게 하였다. 청결작업후 반응실수소 압력 10mtorr, 고주파전력30W, 기판온도 450℃, 그리고 소오스온도 1150℃로 30분간 증착시켰다. 막성장후 플라즈마 전원과 소오스전원을 차단하였으며 기판온도는 그상태로 5분간 유지시킨후 자연냉각 시켰다. 온도측정은 optical pyrometer와 K및 J형 열전대로 하였으며, 소오스와 기판과의 거리는 9cm로 고정시켰다.

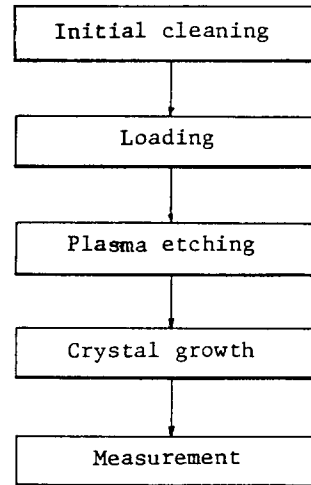


그림 2. PAE방법에 의한 시편製作 工程圖
Fig. 2. Process sequence for the fabrication on of specimen by PAE.

2. 測定 및 分析

成長率은 Å-scope로 성장막의 두께를 측정한다음, 그 값을 성장시간으로 나눈 平均값이다. 결정질의 평가는 X-선 회절분석과 비저항측정 등으로 조사하였으며 성장된 막의 表面狀態는 SEM 사진으로 하였다. 自然 酸化膜 제거와 청결상태는 AES분석을 통하여 확인하였다.

III. 결과 및 고찰

그림4는 PAE방법에서 高周波電力에 대한 Ge의 成

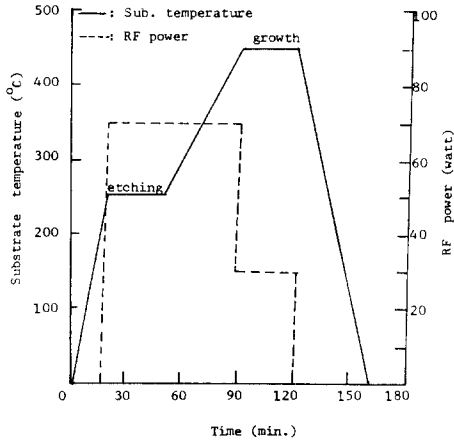


그림 3. PAE방법에서 時間에 따른 基板溫度 및 高周波 電力의 변화

Fig. 3. The variation of substrate temperature and RF power as a function of the time by PAE.

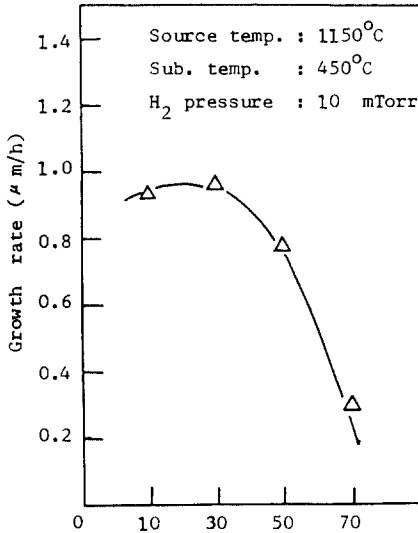


그림 4. PAE에서 고주파전력에 따른 Ge막의 成長率
Fig. 4. Growth rate as a function of RF power in PAE.

長率을 나타낸 것이다. 고주파 전력이 30W까지는 성장률이 증가하다가 그 이상의 전력에서는 성장률이 오히려 감소하였다. 이것은 30W 이상에서는 Si 기판에서 Ge의 증착과 함께 스파터현상이 나타나기 때문

이라 생각된다. 이러한 현상은 제작된 PAE장치에서 기판이 전기적으로 浮動(floating)되어 있기 때문에 플라즈마와 기판 사이에 이온 sheath가 생기며, 30W 이상의 전력에서는 이온 sheath에 걸리는 전압이 크게 되어 Ge과 수소 이온의 기판과의 충돌이 더 심해져 성장률이 점점 떨어지게 된다.

그림5는 FAE방법에서 水素氣體分壓에 따른 成長率을 나타낸 것이다. 수소기체분압이 증가함에 따라 결정성장률이 감소함을 알 수 있다¹¹⁾ 이것은 수소분압이 증가함에 따라 소오스에서 증발된 Ge입자가 수소가스와 衝突횟수가 증가하여 平均自由行程(mean free path)이 짧아졌기 때문이다. 만약 성장률을 높이려면 수소분압을 아주 적게하거나 소오스와 RF코일을 매우 隣接시켜 중성 수소의 산란을 최소화하면 되나, 플라즈마 상태유지의 어려움과 본장치구조상 고체 Ge 소오스의 供給이 어렵게 된다.

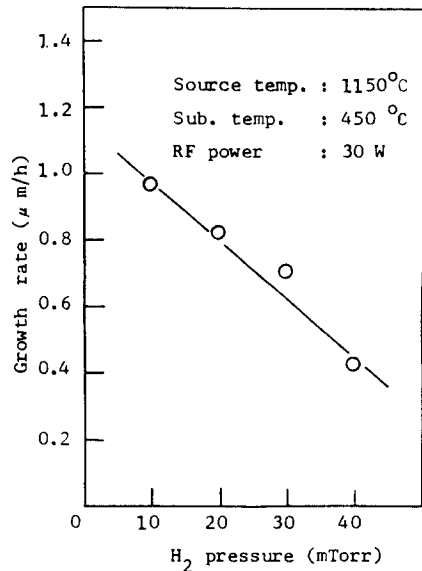


그림 5. PAE에서 水素分壓에 따른 Ge막의 成長率
Fig. 5. Growth rate as a function of H partial pressure in PAE.

그림6은 PAE방법에서 기판온도 변화에 따른 Ge (400) 방향의 X선 회절분석을 나타낸 것이다. 기판온도가 350, 400 및 450°C로 변화함에 따라 FWHM (full width of half maximum)의 값이 0.5°, 0.36° 그리고 0.3°로 나타났다. 또한, 그 피크(peak)치도 온도가 증가함에 따라 증가하였다. 이것은 기판온도가

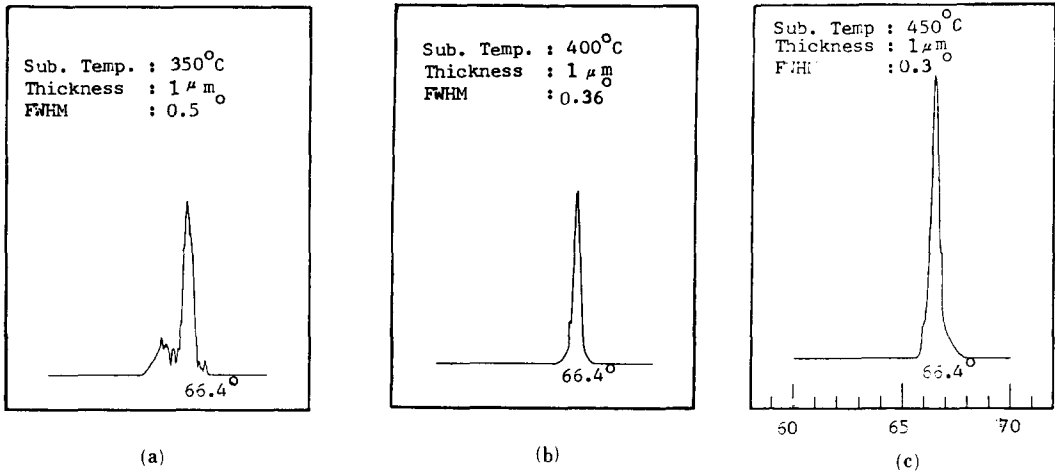


그림 6. PAE에서 基板温度에 따른 Ge(400)의 X선 회절 分析

Fig. 6. The variation of Ge(400)X-ray diffraction lines as a function of substrate under constant RF power of 30watt in hydrogen partial pressure of 10 mtorr.

증가함에 따라 결정질이 우수해짐을 나타낸 것이다.

표3은 PAE방법에 의해 성장된 막의 기판온도에 따른 비저항의 변화를 나타낸 것이다. 기판온도가 증가함에 따라 비저항이 감소하며, 특히 450°C에서 크게 감소함을 알 수 있다. 상온에서 진성 Ge은 비저항이 약50Ω.cm인데 반해, 기판온도 450°C에서 PAE로 제작된 Ge의 비저항은 84.4Ω cm으로 나타났다. 이들 값차이는 PAE에서 성장된 Ge막의 결정 결함과 주변장치의 오염에 의하여 생긴것으로 생각된다.

그림7은 PAE방법에서 기판온도변화에 따른 상태를 SEM表面寫眞으로 觀察한 것이다. 기판온도가 증가함에 따라 표면 결정입자가 커짐을 알 수 있다. 플라즈마에 의해 기판표면에서 Ge입자의 이동에너지와 Si과의 화학적 반응성이 증가하여 저항성 가열증착법보다 우수한 결정질을 얻을 수 있음을 알 수 있다.¹⁴⁾ 그러나 단결정 Ge을 얻기 위해서는 임계온도 이상(>400°C)의 기판온도가 필요하다.

표 3. PAE에서 기판온도에 따른 Ge막의 比抵抗變化

Table 3. Resistivity as a function of substrate temperature in PAE.

| Growth condition | Substrate temperature | | |
|---------------------|-----------------------|-------|-------|
| | 350°C | 400°C | 450°C |
| Resistivity (Ω. cm) | 114.2 | 114.2 | 84.8 |

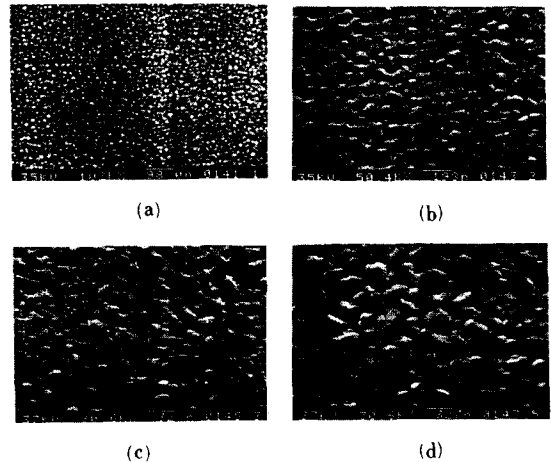


그림 7. PAE방법에 의해 성장시킨 Ge막의 기판온도에 따른 表面 狀態

Fig. 7. Scanning electron spectroscopy of surface state of Ge films grown on Si by PAE at substrate temperature of (a) 150°C, (b) 250°C, (c)350°C and (d) 450°C.

그림8은 기판 청결작업을 행하지 않은 시편과 행한 시편의 AES depth profile을 나타낸 것이다. 그림8 (a)은 기판 청결작업을 행하지 않은 시편의 경우인데 Si기판과 Ge결정 界面에 酸化膜(SiO₂)이 존재함을 알 수 있다. 이 산화막은 화학적 청결후 Si기판을장착할동안 공기와 접촉하여 생긴 자연산화막이다. 반

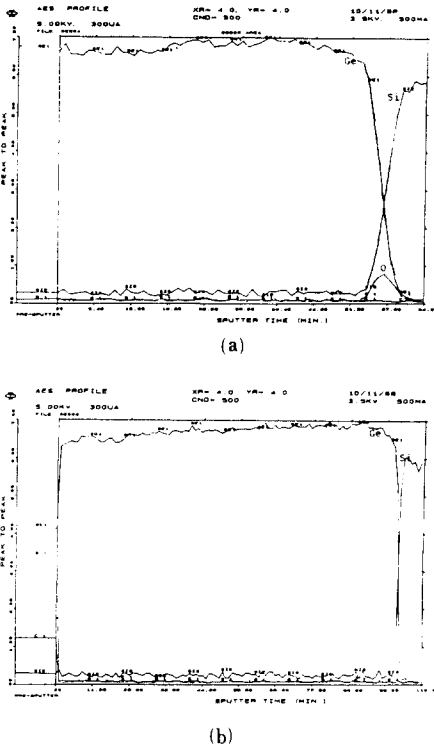


그림 8. AES depth profile (a)기관 清潔作業 거치지 않은 시편 (b)기관 작업 거친 시편

Fig. 8. AES depth profile of Ge/Si structure, (a) absence substrate cleaning by plasma etching, (b) after substrate cleaning by plasma etching.

면에 그림8(b)는 기관 청결작업을 행한 시편의 경우인데, Si기관과 Ge결정의 界面에 酸素가 존재하지 않음을 알 수 있다. 이러한 結果는 Si기관과 플라즈마 사이에 형성된 이온 sheath에 의해 水素이온이 加速되어 자연산화막을 除去하였기 때문이라 생각된다. 플라즈마 청결작업을 행한 시편이 행하지 않은 시편보다 결정질이 우수한 이유중의 하나는 플라즈마 청결작업을 행하지 않은 시편은 실제로 비정질 자연산화막위에 Ge를 성장시켰기 때문이다. 또한 이 자연산화막은 Ge과 Si의 화학적 결합을 방해하므로 양질의 Ge막을 얻을 수 없게 한다.

IV. 結 論

GaAs/Ge/Si 構造로 양질의 epi층을 성장시키기 위한 첫번째 단계로 直接제작한 PAE장비를 이용하여 Si기관위에 Ge막을 성장시켜 그 特性을 調査하였다.

PAE방법은 기존의 저항성 가열증착법과 비교하여 우수한 막성질을 알 수 있으며, 낮은 온도에서 epi 층 성장이 가능하고, 自然酸化膜的 除去도 가능함을 보였다. 자연산화막의 제거상태는 AES depth profile로 확인하였으며, 플라즈마에 의한 높은 化學的反應性과 이동에너지로 인하여 저온에서도 epi층이 성장됨을 X선 회折分析, 比抵抗 測定, 그리고 SEM 表面寫眞등을 통하여 확인할 수 있었다.

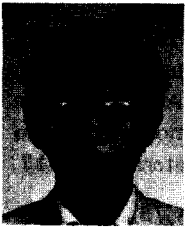
이상의 결과로 Si기관위에 성장된 Ge막은 GaAs와 Si사이의 結晶格子常數차, 熱膨脹計數 差등을 해결하는 적당한 緩衝層임을 알 수 있었으며, 또한 PAE장치를 이용한 GaAs/Ge/Si구조의 결정성장의 가능성도 확인하였다. 그러나 GaAs/Ge/Si구조를 얻기 위해서는 Ge과 Si사이의 열팽창계수 차, 無極性 결정(Ge)위에 有極性 결정(GaAs)성장으로 인한 APD (anti-phase domain) 등의 問題등에 대한 研究가 要求된다.

參 考 文 獻

- [1] T. Ishida et al., "GaAs MESFET ring oscillator on Si substrate," IEEE Trans. ED-32, no. 6, pp. 1037-1041, 1985.
- [2] R.J. Fischer et al, "A dc and microwave comparison of GaAs MESFET's on GaAs and Si substrate," IEEE Trans., ED-33, no. 2, pp. 206-213. 1986.
- [3] H.S. Kim, Y. Kim, M.S. Kim, S.K. Min, "Heteroepitaxy of GaAs on silicon substrate by MOCVD," J. of the Korean Physical Society, vol. 21, no. 3, pp. 288-293, 1988.
- [4] H. Kawanami, A. Hatayama and Y. Hayashi, "Antiphase boundary of GaAs films grown on Si (001) substrate by molecular beam epitaxy," J. of Electronic Materials, vol. 17, no. 5, pp. 341- 348, 1988.
- [5] Y. Kataoka, H. Ueba, and C. Tatsuyama, "Structural properties of hetroepitaxial Ge films on a Si (100)-2X1 surface," J. Appl. Phys., vol. 63, no. 3, pp. 749-759, 1988.
- [6] M. Asai, H. Ueba, and C. Tatsuyama, "Heteroepitaxial growth of Ge films on the Si (100)-2x1 surface," J. Appl. Phys., vol. 58, no. 7, pp. 2577-2583, 1985.
- [7] P. Sheldon et al, "Growth and patterning of GaAs/Ge single crystal layer on Si substrates by molecular beam epitaxy," Appl. Phys. Lett., vol. 45, no. 3, pp. 274-276, 1984.
- [8] K. Okamoto, T. Yukawa, Y. Asano, "Epitaxial growth of GaAs on Ge/Si substrate by

- MOCVD," 電子痛信學會論文紙 (Japan), vol. J67-C, no. 11, pp. 900-907, 1984.
- [9] M.L. Green, Y.S. Ali, D. Brasen and S. Nakahara, "Deposition, post deposition annealing, and characterization of epitaxial Ge films grown on Si (100) by pyrolysis of GeH₄," J. Electronic Materials, vol. 17, no. 3, pp. 229-237, 1988.
- [10] N. Nishida and F. Tokoyama, "Effect of RF power and bias voltage on formation of titanium nitride films by RF ion flating, 金屬表面處理 (Japan), vol. 36, no. 8, pp. 24-28, 1985.
- [11] K. Matsushita et al, "Plasma-assisted epitaxial growth of GaAs and GaSb layer in hydrogen plasma," IEEE Trans. vol. ED-31, no. 8, pp. 1092-1096, 1984.
- [12] S.F. Fany, Q.Z. Gao, K. Matsushita and T. Hariu, "Low temperature surface cleaning of Si and successive plasma-assisted epitaxial growth of compound," 電子痛信學會技術研究報告 (Japan), SSD 86-51, pp. 23-26, 1986.
- [13] K. Matsushita, Y. Shibata, "Heavily Te-doped GaAs layer by plasma-assisted epitaxy," Jpn. J. Appl. Phys., vol. 22, no. 9, pp. L602-L604, 1983.
- [14] 朴明基, 朴相俊, 崔時永, "플라즈마를 이용한 Si기판위에 Ge결정성장" 대한전자공학회 추계 발표대회, vol. 11, no. 1, pp. 267-270, 1988.

著 者 紹 介



朴 相 俊(正會員)

1963年 1月 8日生. 1986年 경북대 전자공학과 졸업. 1988年 경북대 전자과 공학석사학위 취득. 1988年-경북대 대학원 전자과 박사과정. 주관심분야는 화합물 반도체, 초격자 구조 및 소자 등임.



崔 時 永(正會員)

1949年 9月 4日生. 1972年 경북대 전자공학과 졸업. 1974年 경북대 대학원 전자공학과 석사학위 취득. 1986年 일본 동북대학 전자공학과 박사학위 취득. 1982年-1983年 3月 동북대학 전자공학과 연구원. 1986年-경북대학교 전자공학과 부교수. 주관심분야는 화합물 반도체 물성 및 소자, 비정질 반도체 물성 및 소자, 실리콘 압력 센서 등임.



朴 明 基(正會員)

1965年 1月 13日生. 1987年 경북대 전자공학과 졸업. 1989年 경북대 대학원 전자공학과 석사학위 취득. 1989年 3月-경북대 대학원 전자공학과 박사과정 입학. 1989年-군부무중. 주관심분야는 GaAs에피 성장 및 화합물 반도체

물성 등임.