"p형 GaP 반도체 계면의 전류 특성"

(Current Characteristics at p-GaP Semiconductor Interfaces)

金 銀 益**, 千 長 鎬*

(Eun Eak Kim and Jang Ho Chun)

要 約

p형 GaP 반도체와 $CsNO_3$ 전해질 계면의 전기적 특성을 연구 조사 하였다. 계면 현상은 반도체-반도체 pn 접합 다이오드 모형과 반도체-진공계면의 영상 전하 효과로 잘 해석 되었다. 반도체-전해질 계면의 전기이중층 형성과정과 그에 따른 전위장벽 변화는 순환전압 방법으로 확인 하였다. 계면 전류는 Cs^+ 이온의 반도체 전극 표면 흡착정도와 전기이중층 구조의 영향을 받았다.

Abstract

Electrical characteristics at the p-GaP semiconductor/$CsNO_3$ electrolyte interfaces were investigated. It is found that such interfacial phenomena are well analyzed by semiconductor - semiconductor pn junction diode models and image charge effects of semiconductor - vacuum interfaces. The formation processes of electrical double layers and their potential variations are verified using cyclic voltammetric methods. The interfacial current are influenced by Cs^+ ion coverage onto the semiconductor electrode surface and structure of electrical double layer.

I. 서 론

Transistor의 연구 개발로 Nobel 상을 수상한 Bell 연구소의 Brattain과 Garrett[1]에 의한 최초의 반도체-전해질 계면의 전기 물리적 현상에 관한 연구보고는 대표적인 학제간 연구로서 반도체 전기화학이라는 물리화학의 새로운 분야를 열어 놓았다. 또한 반도체-전해질 계면에서도 일반적인 pn 접합다이오드와 유사한 정류 특성을 얻을 수 있음이 Green[2]에 의하여 이론적인 전류-전압 방정식으로 제시 되었다. 일반적으로 반도체와 진공 계면에서 일함수가 낮은 알카리 금속원자를 반도체 표면에 흡착 시킬 때 영상전하 효과에 의한 전위장벽 감소현상은 대부분 광전음극 또는 NEA(negative electron affinity) 전자 소자에 유용하게 응용되고 있다.[3] 이러한 일련의 전기물리적 계면 현상은 반도체-전해질 계면에서도 관측 및 응용 해석 될 수 있는 가능성이 있음에도 불구하고, 이에 관한 연구보고는 콜로이드(colloid) 반도체 계면현상 해석같이 학제간 연구 과제가 갖고 있는 여러문제점 등으로[4-6] 자주 연구보고 되지 않고 있다고 추정된다.[7] 따라서 본 논문에서는 반도체-진공 계면에서의 영상전하효과와 일반적인 반도체 pn 접합 다이오드 모형을 이용하여 p형 GaP 반도체와 $CsNO_3$ 전해질 계면의 전기물리적 현상을 정성적으로 서술한 후 계면에 형성된 pn 접합구조와 정류특성, 시간에 따른 흡착이온 증가와 전기이중층변화, 전위장벽에 따른 전류변화 등을 순환전압(Cyclic Voltammetric) 기법[8]으로 측정 및 해석 하였다.

*正會員, **準會員, 光云大學校 電子工學科
(Dept. of Elec. Eng., Kwangwoon Univ.)

接受日字 : 1989年 5月 19日

Ⅱ. 전기물리적 해석

1. 반도체-전해질 pn 접합 다이오드

반도체와 전해질이 접촉하면 접촉 경계면(접합면)에는 전기화학적 에너지차에 의한 전하이동이 평형상태가 될때까지 계속되어 일반적인 반도체 pn 접합면에서 나타나는 공간전하현상과 유사한 전기물리적 효과를 얻을 수 있다. 일례로 p형 GaP반도체를 $CsNO_3$ 전해질내에 넣으면 접합면을 중심으로 반도체 부분에는 음으로 대전된 억셉터 불순물에 의한 공간전하층(공핍층)이, 전해질 부분에는 반도체 표면에 흡착된 Cs^+이온에 의한 밀집 전기이중층(Compact or Helmholtz double layer)과 확산 이중층이 그림 1과 같은 구조로 형성되어 일반적인 반도체 pn 접합 다이오드에서 나타나는 전류-전압 특성, 즉 정류특성을 기대할 수 있다. 물론, 반도체-전해질 계면에서 형성되는 전기이중층은 반도체-반도체 접촉면에 형성되는 공간 전하층과는 달리 전기이중층을 형성하고 있는 이온자체의 열적운동, 확산, 외부 전계에 의한 표리(migration)운동 등으로 그 구조 상태가 안정되지 못한 어려운 점이 있는 반면, 미시적인 전기이중층 형성 과정과 이에 따른 전류-전압 특성을 그림 2와 같은 표준삼전극 배치구성과 순환전압방법으로 추적 및 해석할 수 있는 가능성도 추정 할 수 있다. 일반적인 반도체 pn 접합 다이오드의 전류-전압 특성은 Shockley[9]의 전류-전압 특성 방정식으로 잘 표현 되듯이 반도체-전해질 pn 접합 다이오드의 전류-전압 특성 방정식도 유사하게 표시 할 수 있으며,[10] 특히 넓은 에너지 밴드갭(gap)을 갖는 p형 반도체의 경우, 소전류시 전류-전압 방정식은

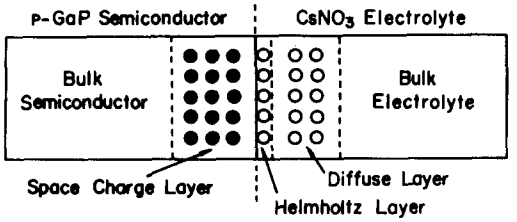


그림 1. 개략적인 p형 GaP 반도체와 $CsNO_3$ 전해질 계면구조(● ; 음으로 대전된 억셉터 불순물 원자, ○ ; 양으로 대전된 Cs^+ 이온).

Fig. 1. Schematic structure of the p-GaP semiconductor/$CsNO_3$ electrolyte interface (● ; negatively charged acceptor impurity atom, ○; positively charged Cs^+ ion).

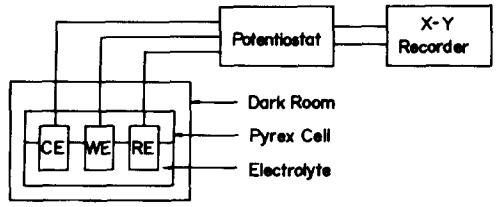


그림 2. 개략적인 표준삼전극 및 실험장치 배치도 (여기서 WE : 일전극, RE : 기준전극, CE : 상대전극).

Fig. 2. Schematic configuration of a standard 3-electrode and experimental equipments (where, WE : Working Electrode, RE : Reference electrode, CE : counter electrode).

다음과 같이 쓸 수 있다.

$$I = I_h + I_e \cong I_{ho}\{e^{q(V-V_o)/KT} - 1\} \qquad (1)$$

여기서 I는 총전류, I_h는 총 정공 전류, I_e는 총 전자 전류, I_{ho}는 정공교환 전류(정공 역포화 전류), q는 전자 전하량의 절대치, V는 인가 바이어스전압 V_o는 평형상태시 반도체 공간 전하층내의 전위차, k는 Boltzmann 상수, T는 절대온도 이다

2. 영상 전하 효과와 전위장벽

반도체 표면으로 부터 거리 x인 전해질내에 한개의 양이온(+q)이 위치하고 있다고 가정하면 영상전하(-q)는 반도체 표면으로부터 거리 -x인 반도체 내부에 존재하게 된다. 따라서 이온의 Debye 차폐효과와 수성 전해질의 수화작용(hydration)을[11] 무시하면 $CsNO_3$ 전해질내에 위치하는 한개의 Cs^+ 이온에 작용하는 영상 전기력과 영상 에너지는 각각 다음과 같다.

$$Fim = \frac{-q^2}{16\,\pi\,\varepsilon_i\,x^2} \qquad (2)$$

$$Eim = \frac{-q^2}{16\,\pi\,\varepsilon_i\,x} \qquad (3)$$

여기서 ε_i는 계면 유전상수이며, 식(3)으로 표시되는 영상 에너지의 의미는 반도체 표면으로 부터 거리 x인 전해질내에 있는 한개의 Cs^+ 이온이 갖는 위치 에너지의 크기이다. 이제 $CsNO_3$ 전해질내에 있는 한개의 Cs^+ 이온이 전기적으로 중성인 벌크(bulk) 전해질로 부터 p형 반도체 표면에 흡착 될 경우를 생각하면, 식(3)에 의한 일차원적으로 표시되는 전위

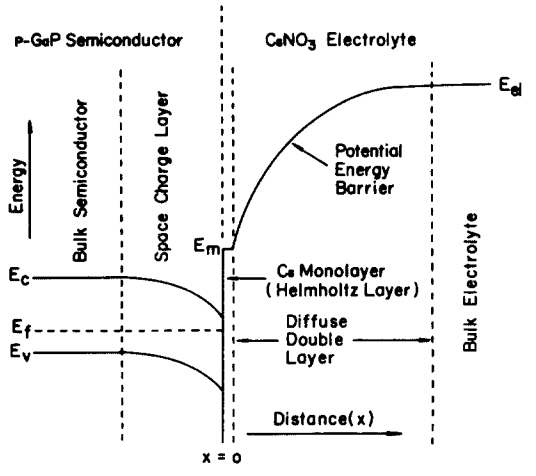


그림 3. 표면준위를 고려치 않은 p형 GaP 반도체와 $CsNO_3$ 전해질 계면에서 일차원 전위장벽 측면도.

Fig. 3. A 1-dimensional potential barrier profile at the p-GaP semiconductor/$CsNO_3$ electrolyte interface without surface states.

장벽의 변화는 외부 인가 전계에 의한 Schottky 전위장벽 감소 효과를 고려하지 않을 경우 그림3에 정성적으로 도시된 것 같이 Cs^+ 단층(Cs^+ monolayer 또는 Cs^+ Helmholtz layer) 형성 또는 Cs^+ 이온의 표면흡착 범위 정도가 전위장벽의 크기를 결정 짓는 분기점이 됨을 알 수 있다. 그림3에서 Ec는 전도대내의 자유전자가 갖는 최저 에너지 준위, E_f는 Fermi 에너지 준위, Ev는 가전대내의 정공이 갖는 최고에너지 준위, Eel은 벌크 전해질내의 전자가 갖는 에너지 준위를 각각 나타낸다. 특히 반도체-진공 계면의 경우, 이러한 알카리 금속원자 또는 이온의 흡착에 따른 전위장벽감소 효과, 즉 일함수 감소 현상을 반도체 표면 활성화(activation) 과정이라고하며 NEA 효과는 그 대표적인 예이다.

Ⅲ. 실험 및 결과 고찰

1. 반도체 전극 및 전해질 준비

넓은 에너지 밴드갭을 갖는 p형 반도체 전극으로는 억셉터 불순물(아연; $2.5\times10^{16}/cm^3$)로 도핑된 GaP (간접 에너지 밴드갭; 상온에서 2.20eV) 단결정(111)을 사용하였다. 준비된 p형 GaP 반도체 시료의 표면은 왕수($1HNO_3:3HC\ell$)로 3-5분간 에칭 시킨후, 증류수로 세척하여 150°C 전기 건조기내에서 36시간 건조 시킨후 다시 5% Br_2/CH_3OH 용액으로 1분 동안 씻은 후 증류수로 세척하여 사용하였다. 저항성(ohmic) 접촉은 In-Zn 합금(2wt% Zn)으로 했으며 동선과의 연결은 전도성 은(silver) 에폭시를 사용하였다. 반도체 전극을 전해질내에 넣었을때 반도체 전극표면 이외는 전해질과의 접촉을 피하기 위하여 모든 부분을 절연성 에폭시(epoxy) 시멘트로 밀봉시켰다. 전해질로는 수용성이 좋고 반도체 표면활성화 과정과 NEA 반도체 전자 소자에 가장 중요하게 쓰이는 알카리 금속인 Cs을 고려하여 $\sim10^{-1}$ M - 10^{-5} M $CsNO_3$ (수성 전해질)을 사용하였다.

2. 순환 전압 방법

모든 실험은 같은 조건하에서 그림2와 같은 표준 삼전극 배치 구조를 따랐다. 환언하면, p형 GaP 반도체를 일 전극(Working Electrode : WE), SCE (saturated calomel electrode)를 기준전극(Reference Electrode : RE), 백금을 상대전극(Counter Electrode : CE)으로 각각 사용하였다. p형 GaP 반도체 전극의 전위는 미국 PINE사의 RDE4 전위계를, 전류-전압 특성은 미국 Houston사의 Omnigraphic 2000 X-Y 기록계를 각각 사용하였다. Out-phase 전류변화 측정은 미국 Princeton Applied Research 사의 PAR 173 전위계, PAR 175 만능 프로그래머, PAR 5208 lock-in 해석기를 사용하였다. 전류-전압 특성을 얻기위한 일반적인 스캔률과 전위범위는 각각 100mV/s와 $-0.8-+0.8$V (V vs. SCE)이었다. 이러한 순환 전압 방법에 의한 측정은 벌크 전해질로부터 반도체 표면에 흡착되는 이온양에 의한 전류-전압 특성을 이온단층 이내량까지도 정확하게 응답 및 식별 할 수 있음으로,[12] 본 실험에 가장 적합한 측정방법이라고 생각된다.

3. 결과 및 고찰

그림1과 식(1)로부터 p형 GaP 반도체와 $CsNO_3$ 전해질 접합경계면의 전류-전압 특성은 반도체 pn 접합 다이오드와 유사함을 예상할 수 있듯이 전형적인 p형 GaP 반도체와 $CsNO_3$ 전해질 계면의 전류-전압 특성, 즉 정류특성은 그림4에 잘 나타나 있다. 전기이중층 내에서 NO_3^- 이온 또는 물 쌍극자(water dipole)에 의한 Cs^+ 이온 주변에서 Debye 차폐효과와 수화작용을 고려하면, 전기이중층은 전기적인 중성층이 되어야 하므로 그림1과 같은 pn접합 구조와 그림4와 같은 정류 특성을 기대할 수 없다. 또 그림4로부터 같은 조건 하에서 p형 GaP 반도체와 같이 넓은 에너지 밴드갭을 갖는 pn 접합은 좁은 에너

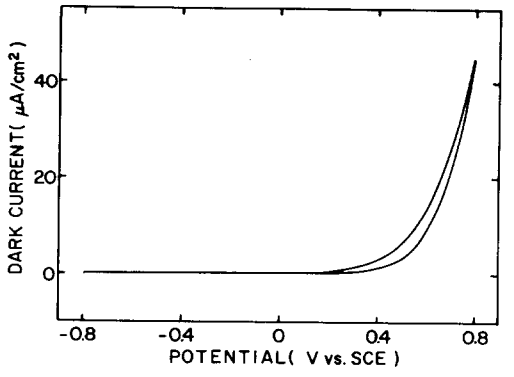


그림 4. p형 GaP 반도체와 $\sim 10^{-5}$ M $CsNO_3$ 전해질 계면에서 전형적인 전류의 순환전압도.

Fig. 4. Cyclic voltammogram of a typical current at the p-GaP semiconductor/$\sim 10^{-5}$ M $CsNO_3$ electrolyte interface.

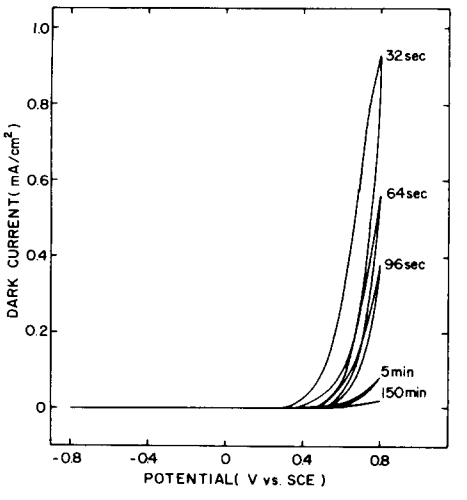


그림 5. p형 GaP 반도체와 $\sim 10^{-1}$ M $CsNO_3$ 전해질 계면에서 시간에 따른 순환전압도.

Fig. 5. Cyclic voltammograms for different time at the p-GaP semiconductor/$\sim 10^{-1}$ M $CsNO_3$ electrolyte interface.

지 밴드갭을 갖는 반도체－전해질 또는 반도체－반도체 pn 접합 보다 정류 특성이 좋음을 알 수 있다. 환언하면, 넓은 에너지 밴드갭을 갖는 반도체－전해질 pn 접합의 교환 전류(역 포화전류)는 좁은 에너지 밴드갭을 갖는 반도체－전해질 또는 반도체－반도체 pn 접합면의 역 포화전류 보다 매우 적거나 또는 거의 완벽하게 차단됨을 알 수 있다. 그림 5 와 6 은 시간에 따른 계면(접합면) 통과전류 변화, 즉 전기이중층내에 흡착 및 축적되어지는 Cs^+ 이온 양의 증가에 따른 전위장벽의 증가로 전류 감소 현상을 보여준다. 특히 그림 6 의 전류 특성 곡선 변화는 느린 스캔률에 따른 전기화학적 작용으로 수성 전해질(aqueous electroltye)이 전리 되어 H_2와 O_2가 생성되고 있음을 정성적으로 보여주고 있다. 그림 7 은 농도가 서로 다른 $CsNO_3$ 전해질에서 시간에 따른 최대양극(순방향)전류의 변화 비교를 보이준다. 실제적인 문제로 전기이중층의 형성은 반도체 전극 표면이 전해질과 접촉함과 동시에 시작되므로 Cs^+ 이온의 흡착함에 따른 초기의 전위장벽 감소 현상에 따른 계면 통과 전류의 증가 현상은 관측이 어려웠으나, 초기의 전기이중층 내에 흡착 및 축적 되어지는 Cs^+ 이온 양은 시간에 따라 계속 증가함으로 전위장벽은 계속 높아 지게된다. 따라서 반도체－전해질 계면을 통과하는 전류는 계속하여 감소하게 된다. 그 감소률은 전해질 농도에 비례함을 그림 7 로부터 추정할 수 있다. 특히 증류수의 경우(본 실험에 사용된 증류수는 역삼투압 방법에 의하여 정화 되었으며

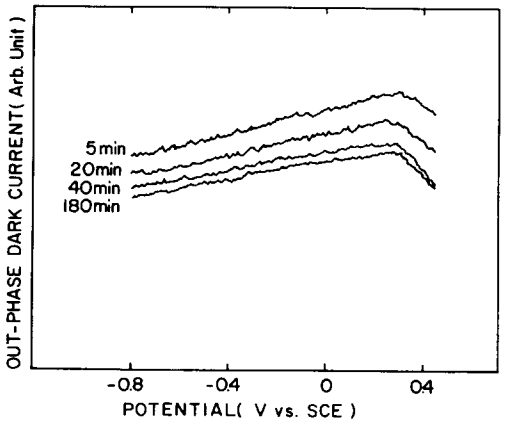


그림 6. p형 GaP 반도체와 $\sim 10^{-3}$ M $CsNO_3$ 전해질 계면에서 out-phase 전류의 변화(교류신호; 1 KHz－10mV RMS, 시정수; 300ms, 감도; 500 μV, 스캔률; 10mV/s).

Fig. 6. Change of out-phase currents at the p-GaP semiconductor/$\sim 10^{-3}$ M $CsNO_3$ electrolyte interface (AC signal; 1 KHz－10mV RMS, time constant;300ms, sensitivity;500μV, scan rate ; 10mV/s).

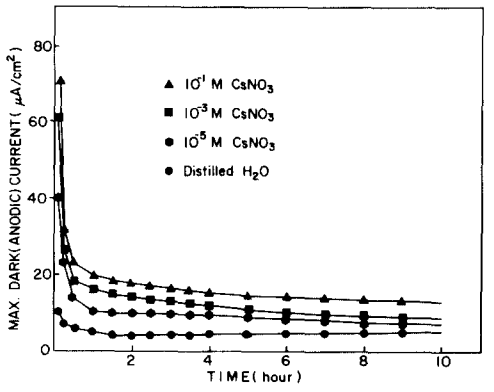


그림 7. $CsNO_3$ 전해질 농도에 따른 최대 양극(순방향) 전류 변화비교.

Fig. 7. Comparison of maximm anodic (forward) current variations for different concentrations of the $CsNO_3$ electrolytes.

미소량의 전도성 이온이 포함되어져 있다고 사려됨) 경과 시간이 길어짐에 따라 전류의 미소 증가 현상을 관측할 수 있음은 p형 GaP 반도체 전극 표면의 분해에 따른 것으로 해석된다.[13]

Ⅳ. 결 론

반도체-진공 계면에서 영상 전하 효과에 의한 전위장벽 변화와 반도체-반도체 pn 접합 다이오드 모형은 반도체-전해질 pn 접합면(계면) 현상, 즉 전류-전압 특성 해석에 정성적으로 잘 적용된다. 벌크 전해질 내의 Cs^+ 이온에 나타날 수 있는 Debye 차폐 효과, 수화 작용, p형 GaP 반도체 표면 분해 효과 등은 전기이중층내에서 무시할 수 있다. 전류-전압 특성은 전기이중층내에 흡착 또는 축적 되어지는 Cs^+ 이온 양에 가장 큰 영향을 받는다. 넓은 에너지 밴드갭을 갖는 p형 반도체-전해질 계면의 정류특성은 일반적인 좁은 에너지 밴드갭을 갖는 반도체-반도체 또는 반도체-전해질 pn 접합보다 더 좋다. p형 GaP 반도체-전해질 계면은 이온 흡착, 축적, 표면 준위 형성, 표면 분해 등이 동시에 진행되므로 정량적인 해석은 어렵다.

參 考 文 獻

[1] W.H. Brattain and C.G.B. Garrett, B.S.T. J., 34, 129, 1955.

[2] M. Green, in "Modern aspect of electrochemistry," J O'.M. Bockris, Ed., Academic Press, New York, vol. 2, pp. 197-300, 1959.

[3] J.E. Escher, in "Semiconductors and semimetals" R.K. Willardson and A.C. Beer, Eds., Academic Press, New York, vol. 15, pp. 197-300, 1981.

[4] J.H. Chun, J. Colloid Interface Sci., 113, 292, 1986.

[5] J.H. Chun, J. Electrochem. Soc., 134, 3201, 1987.

[6] 천장호, 전자공학회 논문지, Vol. 25, no. 10, 69, 1988.

[7] J.H. Chun and A.B. Bocarsly, J. Electrochem. Soc., submitted, 1989.

[8] A.J. Bard and L.R. Faulkner, "Electrochemical methods," Wiley, New York, pp. 215-248, 1980.

[9] For example; S.M. Sze, "Physics of semiconductor devices," 2nd Ed. Wiley, New York, pp. 84-89, 1981.

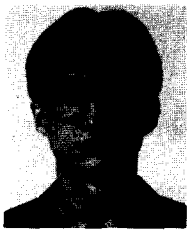
[10] V.A. Myamlin and Y.V. Pleskov, "Electrochemistry of semiconductor," Plenum, New York, pp. 159-165, 1967.

[11] J.O'M, Bockris and A.K.N. Reddy, "Modern electrochemistry," Plenum, New York, pp. 212-243, 738-745, 1970.

[12] P.R. Moses, L. Wier and R.W. Murray, Anal. Chem., 47, 1882, 1975.

[13] S.M. Park and M.E. Barber, J. Electroanal. Chem., 99, 67, 1979.

著 者 紹 介



金 銀 益(準會員)

1965년 10月 17日生. 1988年 2月 광운 대학교 전자공학과 졸업, 1988年 3月～현재 광운대학교 대학원 전자공학과 석사과정 재학중. 주 관심분야는 반도체 계면 현상, 반도체 광전기 화학 및 광전현상, 태양 에너지 변환 소자임.

千 長 鎬(正會員)

第25卷 第10號 參照

현재 광운대학교 전자공학과 부교수