

Control Volume Formulation Method를 사용한 GaAs MESFET의 2차원 수치 해석

(Two-Dimensional Numerical Simulation of GaAs MESFET Using Control Volume Formulation Method)

孫尚熙*, 朴光旻**, 朴亨茂***, 金漢求****, 金炯來*****, 朴長雨*****, 郭桂達*****

(Sang Hee Son, Kwang Mean Park, Hyung Moo Park, Han Gu Kim,
Hyeong Rae Kim, Jang Woo Park and Kae Dal Kwack)

要 約

본 논문에서는 게이트의 길이가 $0.7\mu\text{m}$ 인 n형 GaAs MESFET를 2차원적으로 수치 해석하였으며, 이동도를 국부 전계의 함수로 취하는 드리프트-확산 모델을 사용하였다.

이산화 방법으로는 종래에 사용되던 FDM (finite difference method), FEM (finite element method)을 사용하지 않고 Control-Volume Formulation을 사용하였으며, numerical scheme으로는 기존의 hybrid scheme이나 upwind scheme 대신에 exponential scheme과 거의 근사한 power-law scheme을 사용하였다. 이때 드리프트 속도와 확산 속도의 비율을 나타내는 Peclet number의 개념을 사용하였으며, 이 개념을 사용하여 control volume의 경계에서 numerical scheme을 고려한 전류식을 제안하였다.

앞에서 고려한 모델들과 수치해석 방법을 사용하여 시뮬레이션한 I-V 특성은 기존 논문의 결과와 일치하였다. 따라서 본 논문의 결과가 GaAs MESFET를 위한 유용한 2차원 시뮬레이터가 될 수 있음을 확인하였다. 또한 I-V 특성에 채널 밑바닥에서의 속도 및 전계 분포를 통해 드리프트-확산 모델을 고려한 경우에 발생하는 속도 포화의 메카니즘을 제시했고, Dipole의 발생위치 및 발생 원인과 드레인 전류와의 관계 등에 대해서도 제시했다.

Abstract

In this paper, two-dimensional numerical simulation of GaAs MESFET with $0.7\mu\text{m}$ gate length is performed. Drift-diffusion model which consider that mobility is a function of local electric field, is used.

As a discretization method, instead of FDM (finite difference method) and FEM (finite element method), the Control-Volume Formulation (CVF) is used and as a numerical scheme current hybrid scheme or upwind scheme is replaced by power-law scheme which is very approximate to exponential scheme.

In the process of numerical analysis, Peclet number which represents the velocity ratio of drift and diffusion, is introduced. And using this concept a current equation which consider numerical scheme at the interface of control volume, is proposed.

The I-V characteristics using the model and numerical method has a good agreement with that of previous paper by others. Therefore, it is confined that it may be useful as a simulator for GaAs MESFET. Besides I-V characteristics, the mechanism of both velocity saturation in drift-diffusion model is described from the view of velocity and electric field distribution at the bottom of the channel. In addition, the relationship between the mechanism and position of dipole and drain current, are described.

*正會員, 順天鄉大學 電算學科
(Dept. of Computer Science, Soonchunhyang Univ.)

**正會員, 順天鄉大學 電子工學科
(Dept. of Elec. Eng., Soonchunhyang Univ.)

接受日字: 1988年 6月 30日

***正會員, 韓國電子通信研究所
(Electronics & Telecommunications Research
Institute)

****正會員, *****準會員, 漢陽大學校 電子工學科
(Dept. of Elec. Eng., Hanyang Univ.)

I. 서 론

지난 10여년동안 반도체 기술의 급속한 발전은 소자의 소형화를 더욱 가속시켰고, 이에 따라 소자 모델링에 대한 관심은 더욱 증가 되었다. 더구나, VLSI (very large scale IC), High-Speed IC, 화합물 반도체 소자의 최적설계나 상세한 동작을 이해하기 위해서 소자 모델링은 더욱 필요하며,¹⁾ 소자 개개의 크기가 감소하고 구조가 복잡해짐에 따라 소자 modeling은 제작의 앞단계로서 중요한 위치를 차지하고 있다.

이러한 반도체 소자 모델링에 필요한 지배 방정식은 각각의 변수가 서로 얽혀져 있는 비선형 coupled 편미분 방정식이다. 따라서, 이들 방정식을 사용하여 소자 모델링을 하기 위해서는 제일 먼저 행해야 하는 것이 편미분방정식을 이산화하는 것이다. 지금까지 반도체 소자의 수치 해석에서 많이 사용된 이산화 방법은 유한차분법(FDM; finite difference method)^{2,3)}과 유한요소법(FEM; finite element method)^{4,5)}이다. 유한차분법은 수학적으로 이산화하기가 간편하지만 물리적 의미가 결여된 단점이 있고, 이에 비해 유한요소법은 flux의 보존법칙이 성립하는 장점이 있는 반면에 수학적으로 이산화식이 복잡하다는 점을 지니고 있다.

따라서 본 논문에서는 물리적으로 flux의 보존법칙이 성립하면서 이산화식이 유한차분법과 같이 간편한 제어체적법(control volume formulation method)^{6,7)}을 소개하고 이 방법을 GaAs MESFET에 적용하여 2차원적으로 수치해석하고자 한다.

II. 드리프트-확산 전류이론에 의한 해석

모든 동작 조건하에서 임의의 반도체 소자를 해석하기 위해서는 캐리어 전달 방정식을 풀어야 하는데 드리프트-확산 전류 이론인 경우의 풀어야 할 전달 방정식은 아래와 같은 Poisson 방정식과 전자와 정공의 전류 방정식 그리고 전자와 정공의 연속 방정식이다.

Poisson 방정식 :

$$\nabla^2 \psi + \frac{q}{\epsilon_s} (N_D - N_A + p - n) = 0 \quad (1)$$

전자 연속 방정식 :

$$\nabla \cdot \mathbf{J}_n - q \cdot \frac{\partial n}{\partial t} = q \cdot R(\psi, n, p)$$

정공 연속 방정식 :

$$\nabla \cdot \mathbf{J}_p + q \cdot \frac{\partial p}{\partial t} = -q \cdot R(\psi, n, p) \quad (2)$$

전자 전류 방정식 :

$$\mathbf{J}_n = -n \cdot q \cdot \mu_n \nabla \psi + q \cdot D_n \cdot \nabla n$$

정공 전류 방정식 :

$$\mathbf{J}_p = p \cdot q \cdot \mu_p \nabla \psi + q \cdot D_p \cdot \nabla p \quad (3)$$

위식 (1), (2), (3)을 풀어 n형 GaAs MESFET 해석을 위하여 다음과 같은 가정을 사용한다.

(가정)

1) Charge 캐리어는 항상 격자(lattice)와 열평형 상태를 이루며, Fermi 통계의 Boltzmann approximation이 가능하다(온도에 의한 영향을 배제한다).

2) 정공 전류를 무시한다. n형 MESFET의 active layer에서의 전자의 농도는 보통 정공의 농도보다 거의 10^4 배 크기 때문에 정공 전류 J_p 는 전자 전류 J_n 보다 훨씬 적으므로 무시할 수 있다.

3) 유전율이 소자 전 영역에서 일정하다.

4) Einstein 관계식을 만족한다.

5) 전류 연속 방정식에서 시간에 따른 농도의 변화율을 무시한다.

6) 재결합과 생성 비율을 무시한다.

따라서 위의 가정을 적용시킨다면 n형 GaAs MESFET 시뮬레이션에 사용되는 식은 다음과 같다.

$$\nabla^2 \psi + \frac{q}{\epsilon_s} (N_D - n) = 0 \quad (4)$$

$$\nabla \cdot \mathbf{J}_n = 0 \quad (5)$$

$$\mathbf{J}_n = -n \cdot q \cdot \mu_n \nabla \psi + q \cdot D_n \cdot \nabla n \quad (6)$$

여기에서, ψ 는 potential[V], n 은 전자 농도[$1/\text{cm}^3$], N_D 는 도핑농도[$1/\text{cm}^3$], q 는 기본 전하량 [C], μ_n 은 전자 이동도[$\text{cm}^2/\text{V} \cdot \text{sec}$]이다.

반도체 소자 시뮬레이션을 함에 있어 가장 어려운 문제는 연속 방정식을 푸는 것이다. 이는 물리적인 관점에서 보았을 때 게이트 밑의 채널에서의 위치 및 가해지는 전계에 따른 전자 농도의 변화가 대단히 심하기 때문에 이를 실제의 시뮬레이션에 어떻게 정확히 반영시킬 것인가 하는 것이 관건이 되기 때문이다. 이를 적절히 반영시키지 못한다면 미분 방정식을 풀 때 안정도(stability)가 떨어지고 따라서 수렴이 잘 안되며, 나온 결과도 신뢰성이 떨어진다.

보통 전류 연속 방정식을 풀어 해를 구하고자 할 때 여러가지 방법이 있는데 여기에는 Boltzmann 근사를 사용하여 quasi-Fermi 준위를 구하여 농도를 구하는 방법과 캐리어 농도 n 을 변수로 직접 잡아 푸는 방법등이 있다. 이 중 Boltzmann 근사를 사용한

경우는 광범위한 전압에서 사용할 수 없고 극히 제한된 전압에서만 사용된다는 단점을 지니고 있으며, Boltzmann 통계가 모든 경우에 전부 적용된다고 볼 수 없기 때문에 제일 좋은 방법은 캐리어 농도 n 을 변수로 잡아 푸는 것이다. 이 경우의 전류식은 식(6)과 같다. 그러나 이 방법은 직접 농도 n 을 변수로 사용한다는 의미에서 바람직 하나, n 이 변화하는 범위 자체가 대단히 크기 때문에 이산화 스킴(discretization scheme)에 상당한 주의를 기울여야 하며, 아주 작은 계산상의 오차에 의해서도 (-) 농도가 발생할 수 있는 가능성을 내포 하고 있다. 따라서 전류 방정식으로 식(6)을 사용하면서 뒤에서 설명할 exact scheme (power law scheme)⁸⁾을 사용할때는 비물리적인 사항이 발생하지 않도록 초기값을 적절히 설정해 주어야 한다. 그러나 scheme이 정확하다면 실제로 계산 과정에서 (-) 농도가 발생하더라도 수렴해 나가기 시작하면서 (-) 농도는 점차 감소하여 사라지게 된다. 한편, 이와 같이 비물리적인 상황((-) 농도 발생)이 발생하지 않도록 보통 upwind scheme⁹⁾을 많이 사용하는데, 이는 exact scheme 보다 수렴 속도도 느리고 정확성이 결여 되었으며 발산하기 쉬운 단점을 갖고 있다. 본 논문에서는 식(5)와 (6)으로부터 최종적인 연속 방정식의 형태를 (7)식과 같이 표현하였다.

$$\nabla \cdot (qn \mu_n \nabla \phi) = \nabla \cdot (qD_n \nabla n) \quad (7)$$

III. 수치해석 방법

1. Control Volume Formulation의 기본 개념

본 논문에서는 II절에서 언급한 반도체 지배 방정식을 이산화시키는 방법으로 Control Volume Formulation 방법을 사용하였다.

이 방법은 FEM과 마찬가지로 weighted residual method^{2,3)}의 일종이다. 이 방법은 FEM과 같이 전체 계산 영역을 subdomain으로 나누어 계산하는 것과 (FEM에서의 subdomain을 finite element라 부르고, CVF에서는 subdomain을 control volume이라고 부른다.), 현재 계산하고자 하는 영역에만 weighted function을 주고 그 외의 영역에서는 weighted function을 0으로 하는 것은 FEM과 동일하다. 다만, 다른 점은 첫째로, FEM에서는 subdomain에서의 다항식 근사해를 구하는 것이지만, CVF는 다항식 근사해를 구하는 것이 아니고 한개의 control volume을 대표하는 grid-point에서의 해를 구한다. 이와같이 grid-point에서의 해를 구한다는 면에서는 FDM (finite difference method)과 같다. 둘째로, FEM

은 weighted function을 미지수의 갯수에 따라 여러 개를 사용하지만, CVF는 weighted function 중에서 가장 간단한 형태인 1을 사용한다. 따라서 Control Volume Formulation Method에서는 다음과 같은 형태가 된다.

$$\int R \cdot 1 \cdot dx = 0$$

즉, weighted function이 1이므로 control-volume 전체에 대한 residual R의 적분값이 zero로 되게끔 이산화 방정식을 세운다.

Control Volume Formulation은 그림 1에서 볼 수 있는 바와 같이 전체 계산영역을 control volume 이라고 하는 subdomain으로 나누며, 이때 control volume은 겹쳐서는 안되며, 각각의 control volume은 그 자신을 대표하는 한개의 grid-point를 갖는다.

이 외에 Control Volume Formulation의 매력적인 특징은 아주 간편하게 이산화 방정식이 형성 된다는 점과 어떤 그룹의 control volume이나 혹은 계산 영역에 대해 결과 해의 적분 보존 법칙이 만족된다는 데 있다. 이 특성은 grid point의 다소에 관계없이 항상 성립된다. 따라서 coarge grid인 경우의 해도 정확한 적분보존 법칙을 나타낸다고 말할 수 있다.

2. 2차원 Poisson 방정식의 이산 방정식

식 (8)의 2차원 Poisson 방정식을 이산화 하기 위한 2차원 grid 구조는 그림 2과 같다.

$$\frac{\partial^2 \psi}{\partial x^2} + \frac{\partial^2 \psi}{\partial y^2} = S \quad (8)$$

여기서 S는 source항으로 다음과 같이 표시된다.

$$S = \frac{q}{\epsilon_s} (N_a - n)$$

식 (8)을 그림 2의 빗금친 control volume 상에서 적

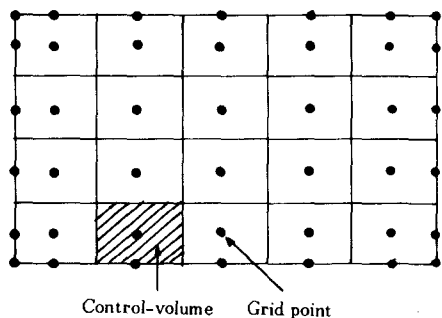


그림 1. Control volume과 grid point의 관계
Fig. 1. Relations of the control volume and the grid point.

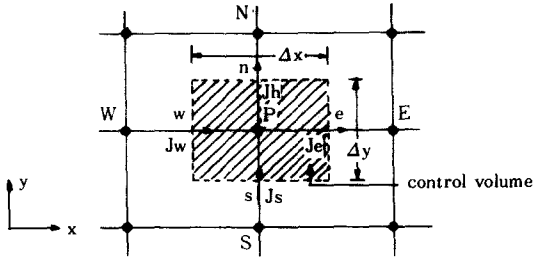


그림 2. 2차원 control volume

Fig. 2. 2 dimensional control volume.

분한다면

$$\int_s^n \int_w^e \frac{\partial^2 \psi}{\partial x^2} dx dy + \int_w^e \int_s^n \frac{\partial^2 \psi}{\partial y^2} dy dx = \int_s^n \int_w^e S \cdot dx dy \quad (9)$$

이 되고, 따라서

$$\left(\frac{\partial \psi}{\partial x} \right)_w^e \Delta y + \left(\frac{\partial \psi}{\partial y} \right)_s^n \Delta x = \bar{S} \Delta x \Delta y \quad (10)$$

와 같이 표시할 수 있다. 여기에서 \bar{S} 는 control volume에서 S의 평균값이다. 또, 식 (10)을 이산화 하면

$$\begin{aligned} & \left(\frac{\psi_E - \psi_P}{(\delta x)_e} - \frac{\psi_P - \psi_W}{(\delta x)_w} \right) \Delta y + \\ & \left(\frac{\psi_N - \psi_P}{(\delta y)_n} - \frac{\psi_P - \psi_S}{(\delta y)_s} \right) \Delta x \\ & = \bar{S} \cdot \Delta x \Delta y \end{aligned} \quad (11)$$

이 된다. 따라서 결과적인 이산화 방정식은

$$a_P \psi_P = a_E \psi_E + a_W \psi_W + a_N \psi_N + a_S \psi_S + b \quad (12)$$

이다. 이때 각 계수는 다음과 같다.

$$a_E = \Delta y / (\delta x)_e \quad (12a)$$

$$a_W = \Delta y / (\delta x)_w \quad (12b)$$

$$a_N = \Delta x / (\delta y)_n \quad (12c)$$

$$a_S = \Delta x / (\delta y)_s \quad (12d)$$

$$b = \bar{S} \cdot \Delta x \Delta y \quad (12e)$$

$$a_P = a_E + a_W + a_N + a_S \quad (12f)$$

3. 2차원 연속 방정식의 이산 방정식

전류 연속의 방정식 $\nabla \cdot \mathbf{J}_n = S$ 의 2차원 형태는

$$\frac{\partial J_x}{\partial x} + \frac{\partial J_y}{\partial y} = S \quad (13)$$

여기에서,

$$S = R_n(\psi, n, p)$$

이다. 여기에서 시간에 관한 항은 정상 상태라고 가

정하고 무시한다. 또한 J_x, J_y 는 각각 x, y 방향의 전류 (Drift+Diffusion) 전류 flux로서 다음과 같다.

$$J_x = -n \mu_n \frac{\partial \psi}{\partial x} + D_n \frac{\partial n}{\partial x} \quad (14)$$

$$J_y = -n \mu_n \frac{\partial \psi}{\partial y} + D_n \frac{\partial n}{\partial y} \quad (15)$$

그리고, $-\frac{\partial \psi}{\partial x}, -\frac{\partial \psi}{\partial y}$ 는 x와 y방향의 전계의 성분이다. 식 (13)을 그림 2과 같은 control volume에 대하여 적분하면 식 (16)과 같이 된다.

$$J_e - J_w + J_n - J_s = \bar{S} \cdot \Delta x \Delta y \quad (16)$$

여기에서 \bar{S} 는 control volume내에서 S의 평균 값이다. 그림 2에서 J_e, J_w, J_n, J_s 의 양은 control volume interface상에서 적분된 total flux이다. 다시 말해서 $J_e = \int J_x \cdot dy$ 를 나타낸다. 또한, 한개의 control volume에 대하여 흘러 들어오고, 나가는 mass-flow ratio가 일정한 양을 유지한다고 가정 하면 다음과 같다.

$$F_e - F_w + F_n - F_s = S_A \quad (17)$$

여기서 F_e, F_w, F_n, F_s 는 control volume의 interface를 통해서 흐르는 mass flow rate이다.

$$F_e = \left(\mu \frac{\partial \psi}{\partial x} \right)_e \Delta y \quad (18a)$$

$$F_w = \left(\mu \frac{\partial \psi}{\partial x} \right)_w \Delta y \quad (18b)$$

$$F_n = \left(\mu \frac{\partial \psi}{\partial y} \right)_n \Delta x \quad (18c)$$

$$F_s = \left(\mu \frac{\partial \psi}{\partial y} \right)_s \Delta x \quad (18d)$$

식 (17)에서 S_A 는 control volume으로 흘러 들어오는 flux의 양과 흘러 나간 양과의 차이이다. 만약 식 (17)에 n_p (point P에서의 농도)를 곱하고, 식 (16)으로부터 빼면 다음과 같다.

$$\begin{aligned} & (J_e - F_e n_p) - (J_w - F_w n_p) + (J_n - F_n n_p) - (J_s - F_s n_p) \\ & = \bar{S} \cdot \Delta x \Delta y - S_A n_p \\ & = \left(\bar{S} - \frac{S_A n_p}{\Delta x \Delta y} \right) \Delta x \Delta y \end{aligned} \quad (19)$$

그런데,

$$(J_e - F_e n_p) = a_E (n_P - n_E) \quad (20a)$$

$$(J_w - F_w n_p) = a_W (n_W - n_P) \quad (20b)$$

$$(J_n - F_n n_p) = a_N (n_P - n_N) \quad (20c)$$

$$(J_s - F_s n_p) = a_S (n_S - n_P) \quad (20d)$$

의 관계가 성립하며,¹⁵⁾ 따라서 이들 관계식을 식 (20)에 대입하면 식 (21)이 얻어진다.

$$a_E(n_P - n_E) - a_W(n_W - n_P) + a_N(n_P - n_N) - a_S(n_S - n_P) = \left(\bar{S} - \frac{S_A n_P}{\Delta x \cdot \Delta y} \right) \Delta x \Delta y \quad (21)$$

따라서, 식 (21)을 일반적인 형태로 표시하면,

$$a_N n_P = a_E n_E + a_W n_W + a_N n_N + a_S n_S + b \quad (22)$$

여기서, 각계수들은 아래와 같다.

$$a_E = \Gamma_e A(|P_e|) + [-F_e, 0] \quad (22a)$$

$$a_W = \Gamma_w A(|P_w|) + [F_w, 0] \quad (23b)$$

$$a_N = \Gamma_n \cdot A(|P_n|) + [-F_n, 0] \quad (23c)$$

$$a_S = \Gamma_s \cdot A(|P_s|) + [F_s, 0] \quad (23d)$$

$$b = \bar{S} \cdot \Delta x \Delta y \quad (23e)$$

$$a_P = a_E + a_W + a_N + a_S + S_A \quad (23f)$$

이때, Γ 는 확산 항을 나타내는 양으로서 식 (24a)와 같고, P 는 peclet number로서 드리프트와 확산 속도의 비로서 식 (24b)로 표현된다.

$$\Gamma = D/\delta x \quad (24a)$$

$$P = \frac{F}{\Gamma} = \frac{\mu \frac{\partial \psi}{\partial x}}{D/\delta x} \quad (24b)$$

Numerical method를 사용하여 미분방정식의 해를 구할 때 가장 중요한 문제로 대두되는 것은, 어떤 field가 주어졌을 때, field에 의한 드리프트 항과 확산항이 세기나 방향면에서 서로 어떠한 관계를 이루느냐 하는 것이다. 이와 같이 드리프트항의 세기와 확산항의 세기와 관계를 설명해 주는 것이 scheme 이다. 즉, scheme에 의해 grid-point와 grid-point사이에서 변수의 값이나 거리에 따른 변수의 기울기가 크게 달라질 수 있고, 이것은 반도체 시뮬레이션 결과에 심각하게 영향을 미치기 때문에 상당히 중요한 의미를 지니고 있다고 할 수 있다. 특히, 반도체 소자 해석의 경우에는 해석하고자 하는 변수(n or ψ)가 서로 값의 차이가 크기 때문에 실제의 물리적 상황과 크게 차이는 경우가 많다. 따라서, 본 연구에서는 실제의 scheme과 거의 유사한 Power Law scheme¹⁵⁾을 사용하였다.

따라서 Power Law scheme을 사용하면 $A(P)$ 는 식 (25)와 같이 된다.¹⁵⁾

$$A(P) = [0, (1 - 0.1|P|^5)] \quad (25)$$

여기서, [] 기호는 []내에 있는 변수중 큰 값을

선택하라는 기호이다. 이와 같은 방법으로 이산화된 식들은 매우 규칙적인 행렬을 구성하게 된다. 본 연구에서는 이 행렬을 풀기 위해서 TDMA (tri-diagonal matrix algorithm)¹⁶⁾를 사용하였다. 일반적으로 행렬을 푸는 algorithm은 원소의 행 혹은 열의 개수가 N 일때 computer storage가 N^2 혹은 N^3 에 비례하는데 비해 TDMA는 N 에 비례 하기 때문에 적은 computer memory와 적은 computer time을 요한다.

4. Control Volume의 경계에서 이동도와 확산 계수 계산

연속 방정식을 이산화시킬 경우 식 (18)과 Peclet number 계산시에 필요로 되는 것이 control volume 인터페이스에서 이동도 μ 와 확산계수 D 를 정의하는 것이다. 이 경우 μ 와 D 는 grid point에서 정의되는 scalar 양이기 때문에 거리에 따른 interpolation을 실시하여 인터페이스에서 μ 와 D 를 구한다.

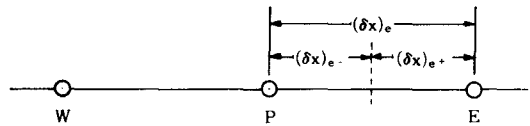


그림 3. grid-point와 인터페이스 사이의 거리
Fig. 3. The distance between grid-point and interface.

그림 3에서 인터페이스에서의 이동도 μ_e 를 얻기 위한 가장 확실한 절차는 point P와 point E 사이에서 μ 가 선형적인 변화를 한다고 가정하는 것이다. 즉,

$$\mu_e = f_e \cdot \mu_P + (1 - f_e) \cdot \mu_E \text{ (산술평균)} \quad (26)$$

여기에서 interpolation factor, f_e 는 그림 3에서 볼 수 있는 바와 같이 거리의 비로 정의된다.

$$f_e = \frac{(\delta x)_e^+}{(\delta x)_e} \quad (27)$$

이 경우는 확산계수(diffusivity)에도 그대로 적용된다. 그러나, 확산 계수의 경우에는 앞의 산술 평균 대신에 조화 평균(harmonic mean) 값을 사용했다.

$$D_e = \left(\frac{1 - f_e}{D_P} + \frac{f_e}{D_E} \right)^{-1} \quad (28)$$

IV. Control Volume의 인터페이스에서의 전류 Flux 계산

본 논문의 특징중의 하나는 전류 flux의 보존 법칙

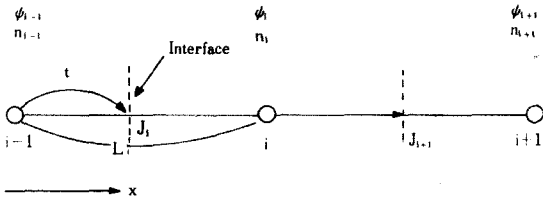


그림 4. Control volume과 전류 flux와의 관계
Fig. 4. Relation of control volume and current flux.

을 만족시키는 데 큰 의미를 두고 있기 때문에 control volume의 인터페이스에서 정확하게 전류 값을 정의해야 한다. 그런데, control volume의 크기가 다르면 2개의 grid point 사이에 위치하는 인터페이스의 거리가 일정치 않기 때문에 보통 많이 사용되는 식 (29)의 Scharfetter-Gummel의 전류식⁽¹⁶⁾을 본 논문의 경우에는 사용할 수 없다.

$$J_{i+1} = -q \cdot \frac{\psi_{i+1} - \psi_i}{x_{i+1} - x_i} \cdot \frac{[n \cdot \mu(E)]_{i+1} \exp[-q(\psi_{i+1} - \psi_i)/kT] - [n\mu(E)]_i \exp[-q(\psi_i - \psi_{i+1})/kT]}{\exp[-q(\psi_{i+1} - \psi_i)/kT] - 1} \quad (29)$$

식 (29)의 Scharfetter-Gummel의 전류식은 전류가 정의되는 위치가 오직 grid point와 grid point의 절반(1/2) 위치에서 정의되어야만 하기 때문에 그림 4에서 보는 바와 같이 본 논문의 경우에는 어긋난다.

따라서 본 논문에서는 numerical scheme을 고려하여 2개의 grid point 사이의 어느 위치에 control volume의 인터페이스가 존재하더라도 전류값을 구할 수 있는 다음과 같은 방법을 사용하였다.

B. C. :

$$\begin{aligned} \text{if } x=i+1, \quad n(i+1) &= n_{i+1} \\ \text{if } x=i, \quad n(i) &= n_i \end{aligned} \quad (30)$$

$$n(x) = n_{i+1} \frac{e^{P-eL^P x}}{e^P - 1} + n_i \frac{e^{L^P x} - 1}{e^P - 1} \quad (31)$$

여기서, $P \equiv \mu \frac{\partial \psi_L}{\partial x} / D$ 을 나타낸다. 이때 P는 pecllet number라 불리우며, 드리프트의 세기와 확산 세기의 비율을 의미한다.

한편, 농도의 기울기는 식 (31)을 X에 대해 미분하면 다음과 같다.

$$\frac{dn}{dx} = \frac{P}{L} \cdot \frac{e^{L^P x}}{e^P - 1} (n_i - n_{i+1}) \quad (32)$$

전류식 $J = -n\mu \nabla \psi + D \nabla n$ 에서 $\nabla \psi$ 는 두 grid point 사이에서 일정하고, n은 식 (31)에서 구할 수 있고, μ 와 D은 앞에서 언급한 interpolation을 사용하면 되기 때문에 전류식을 구하는데 있어 제일 중요한 것은 농도의 기울기 $\frac{dn}{dx}$ 을 구하는 것이다.

따라서, 식 (32)를 사용하면 인터페이스의 위치가 어디에 위치하던지간에 numerical scheme을 고려하여 전류값을 구할 수 있다.

최종적으로 그림 4에서 유도한 식 (31), 식 (32)를 사용한 전류값 J_i 는 식 (33)과 같이 control volume의 인터페이스에서 정의 된다.

$$J_i = -q \cdot \left\{ n_{i+1} \cdot \frac{e^{P-L^P t}}{e^P - 1} + n_i \cdot \frac{e^{(P/L)t} - 1}{e^P - 1} \right\} \times \left\{ \mu_{i-1} \cdot \frac{t}{L} + \mu_i \cdot \left(1 - \frac{t}{L} \right) \right\} \cdot \frac{\psi_i - \psi_{i-1}}{L} + \left(\frac{1 - \frac{t}{L}}{D_{i-1}} + \frac{t}{D_i} \right)^{-1} \cdot \frac{P}{L} \cdot \frac{e^{(P/L)t}}{e^P - 1} \cdot (n_i - n_{i-1}) \quad (33)$$

여기서 t는 그림 4에서 볼 수 있듯이 그리드와 인터페이스 사이의 거리이다.

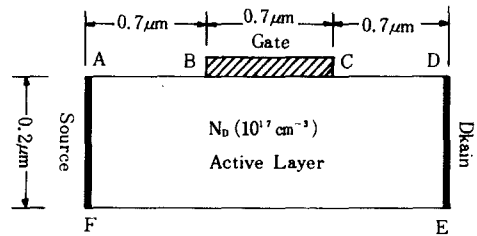


그림 5. 본 논문에서 사용한 GaAs MESFET 구조
Fig. 5. The structure of GaAs MESFET in this paper.

V. 경계 조건 및 이동도 모델

1. 경계 조건

본 논문에서 사용한 소자 구조는 그림 5와 같다. 보통 실제 제작에서 많이 사용되는 구조는 평면(planar) 형태나 recessed gate 구조를 많이 사용하고 있으나 본 논문에서는 시뮬레이션 목적상 그림 5와 같은 구조를 취하였다. 그러나 경계조건만 바꾸면 평면(planar) 구조나 recessed gate 구조형태도 시뮬

레이션할 수 있다.

본 논문에서 사용한 GaAs MESFET의 경계 조건은 크게 3가지 경우로 나뉜다. 즉, 드레인과 소스의 저항성 접촉(ohmic contact) 영역과 schottky 게이트 영역 및 free surface 영역이다. 이 중 드레인 과 소스의 오믹 영역과 schottky 게이트 영역이 변수의 경계 값이 일정한 값으로 고정되는 fixed 경계 조건이 사용되나, 그 외 free surface 영역에서는 Neumann 경계 조건이 사용된다. 특히, 시뮬레이션 결과의 정확성 여부는 전적으로 경계 조건에 달려 있기 때문에 정확한 경계 조건을 설정하는 문제가 무엇보다 중요하다.

1) Source와 drain의 저항성 접촉(AB, DE)

이 경우 전위와 농도에 관한 경계 조건이 고정값으로 주어지는 Dirichlet 경계 조건이 사용된다.

(1) 연속 방정식의 경계조건 :

$$n = N_a \text{ (Doping concentration)}$$

(2) 포아송 방정식의 경계조건 :

$$\psi = \psi_{\text{source}}(\overline{AF}) \text{ or } \psi = \psi_{\text{drain}}(\overline{DE})$$

ψ_{source} : Applied source voltage

ψ_{drain} : Applied drain voltage

2) Gate의 Schottky contact(BC)

GaAs MESFET를 시뮬레이션함에 있어 경계 조건을 적용하기 힘들고 어려운 부분이 Schottky contact이다. Schottky contact의 물리적 현상은 대단히 복잡하고 어렵기 때문에 매우 간략화한 fixed boundary 모델을 사용한다. 본 논문에서는 다음과 같은 모델을 사용하였다.

(1) 포아송 방정식의 경계조건 :

$$\psi_{\text{gate}} - \psi_b + \psi_s - \psi_{\text{applied}} = 0 \tag{34}$$

여기에서

ψ_b : Built in potential

ψ_s : Schottky 장벽의 높이(Schottky Barrier Height)

ψ_{applied} : 가해진 게이트 전압

연속의 방정식을 풀기 위하여 농도의 경계 조건은 Laux가 제안한 Mixed Boundary Condition을 사용하였다.^[11]

(2) 연속 방정식의 경계조건 :

$$n = \begin{cases} \psi_{\text{applied}} \geq 0, & N_c \cdot \exp\left[\frac{q}{kT}(\psi_{\text{applied}} - \psi_s)\right] \\ \psi_{\text{applied}} < 0, & \end{cases}$$

$$N_c \cdot \exp\left(-\frac{q}{kT}\psi_s\right) \frac{1}{14 \cdot \sqrt{\frac{q}{kT}(\psi_s - \psi_{\text{applied}}) - \ln \frac{N_c}{N_b}} + 1} \tag{35}$$

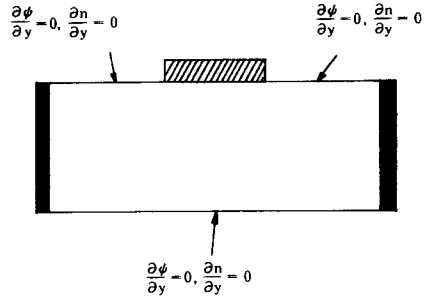


그림 6. Free surface의 경계조건

Fig. 6. Boundary condition of free surface.

3) Free surface (insulating surface) (AB, CD, EF)

이 부분은 전류의 출입이 전혀 없는 부분으로 포텐셜과 농도의 경계 조건으로 Neumann 경계 조건을 사용한다.

2. 이동도 모델

드리프트-확산 모델에서 사용되는 GaAs의 이동도 모델은 여러종류의 모델이 나와 있으나, 보통 많이 사용되는 모델은 Constant^[12]가 제안한 식 (28)의 모델이다. 본 논문의 드리프트-확산 모델에서는 이동도 모델로서 이 모델을 사용하였다. 이 모델로부터 전계E에 의해 결정되는 이동도 $\mu(E)$ 를 구하고 확산 계수 $D(E)$ 를 Einstein 관계식 $D(E)/\mu(E) = kT/q$ 으로 부터 구한다.

$$\mu(E) = \frac{\mu_0 + V_{\text{sat}} \cdot \frac{|E|^2}{E_c^2}}{1 + \left(\frac{E}{E_c}\right)^2} \tag{36}$$

여기서,

μ_0 = low field 이동도 [=5500 (cm²/V·sec)]

V_{sat} = 포화속도 [=1.2 × 10⁷ (cm/sec)]

E_c = 드리프트 속도가 최고점에 도달할 때의 전계 (= 4 KV/cm)

이다.

그림 7은 본 논문에서 해를 구하는 과정을 나타낸 흐름도이다. 그림 7에서 볼 수 있는 바와 같이 본 논문의 경우에는 수렴 여부를 SSUM과 SMAX의 2가지 조건으로 가늠하는데, SSUM은 각각의 control volume 내에 들어온 전류 flux와 나간 전류 flux의 차이값을 전부 더한 값을 의미하며, SMAX는 이 중 가장 최대인 값을 의미한다. 따라서 SSUM은 적분량의 수렴조건에 해당하며, SMAX는 미분량의 수렴조건에 해당한다.

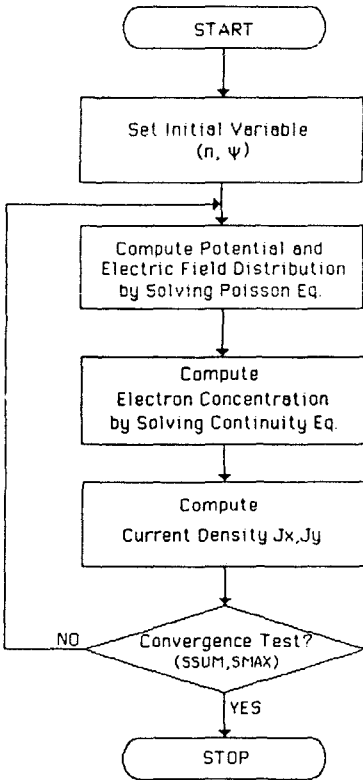


그림 7. Drift-diffusion model의 흐름도
Fig. 7. Flow chart for drift-diffusion model.

VI. 결과 검토 및 토의

본 논문에서는 그림 8 과 같이 게이트 길이가 0.7 μm 이며, 드레인과 소스 사이의 길이가 2.1 μm , 그리고 채널 두께가 0.2 μm 의 길이를 갖는 GaAs MESFET에 대하여 앞에서 제시한 모델과 수치해석 방법을 사용하여 시뮬레이션 하였다.

경계 조건으로는 소스와 드레인의 저항성 접촉(ohmic contact)은 fixed 경계 조건을 사용하였고, 게이트의 schottky contact은 Laux^[11]가 제안한 mixed 경계 조건을 사용 하였다. 또한 그외의 부분에서는 free 경계 조건을 사용 하였다. 그리고 mobility model로서는 field dependent mobility를 사용하였다.

그림 8에서 처럼 전체 계산 영역을 38×28개의 control volume(그리드 수는 40×30)을 잘랐다. 이때, 농도와 전위의 변화가 심한 게이트의 양끝쪽 영역은 촘촘하게 잘랐으며, 변화가 덜심한 드레인과 소스의 오믹 영역은 듬성 듬성하게 잘랐다.

그림 9는 그림 8의 소자에 대하여 수치 계산하여 얻은 I-V 특성 그림이다. 게이트 전압을 0.0 [V]

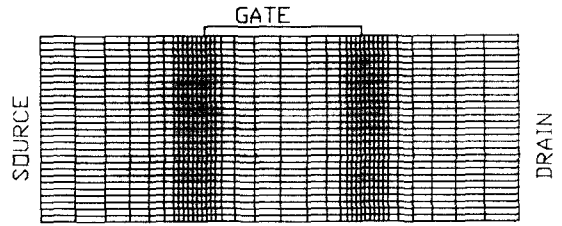


그림 8. 0.7 μm 게이트 MESFET를 2 차원 control volume으로 자른 그림
Fig. 8. 0.7 μm gate length MESFET divided by two dimensional control volume.

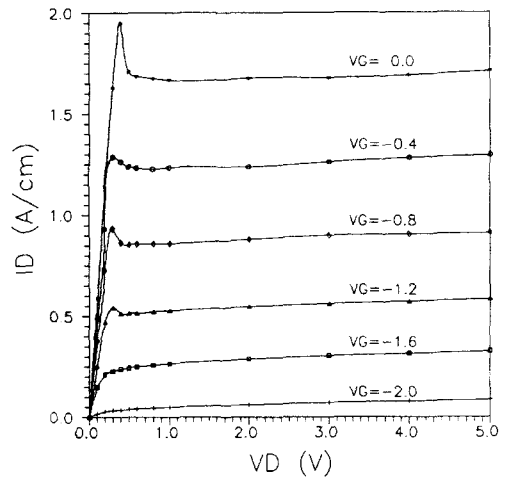


그림 9. 본 논문에서 구한 I-V 특성
Fig. 9. I-V characteristics in this paper.

에서 -2.0[V]까지 변화 시키면서 드레인 전압을 0.0 [V]에서 5.0[V]까지 변화 시켰을 때의 I-V 특성이다. 높은 gate 전압을 가했을 경우 낮은 drain 전압에서 (-)저항 효과가 나오는 것을 볼 수 있는데, 이것은 Ken Yamaguchi^[13]의 논문에서 볼 수 있듯이 기판 효과(substrate effect)를 나타내고 있다. 즉, 본 연구에서 대상으로 한 소자와 같이 유효 채널 밑에 전류가 흐르지 않는다고 가정하고 시뮬레이션 했을 때 (-)저항 특성이 발생하며, 만약 기판으로 미세한 전류가 흐른다고 가정하고 기판을 계산 영역에 포함 시키면 (-) 저항 효과는 사라지게 될 것이다. 따라서 기판을 고려한다면 전류값은 더욱 크게 나타날 것이다.

그림10은 참고문헌^[14] 결과와 본 연구의 결과를 비

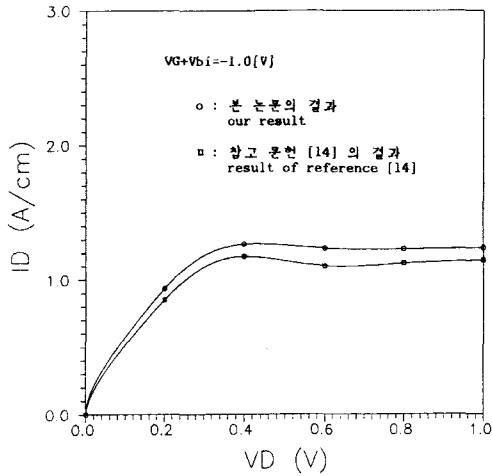
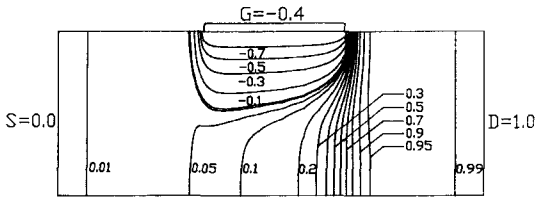


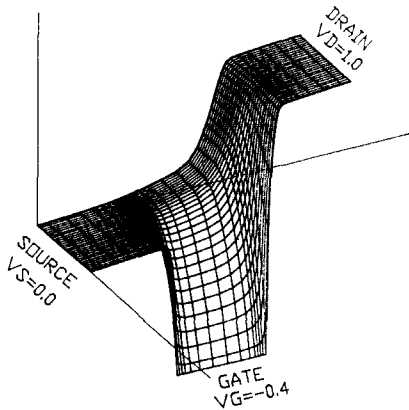
그림10. 본 논문의 결과와 참고문헌 [14]의 비교
Fig.10. A comparison of the results of our paper and reference [14].

교한 것이다. 이 그림에서 보면, 약간의 계산 결과 차이를 볼 수 있는데, 이는 저 전계 이동도 값 때문이라고 생각된다.

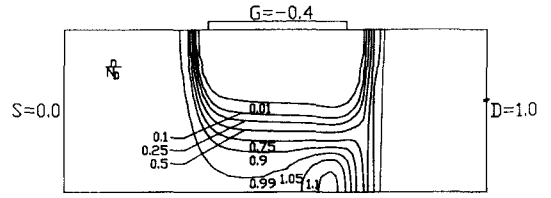
그림11 (a), (b), (c), (d), (e)는 $VD=1.0[V]$ 이고, $VG=-0.4[V]$ 인 경우의 등 전위 선, 등 전위 면, 등 전자 농도 선, 등 전자 농도 면, 전류 벡터 흐름



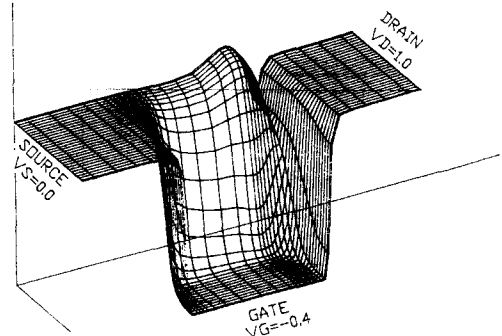
(a)



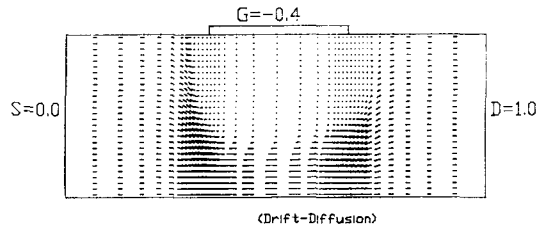
(b)



(c)



(d)



(e)

그림11. (a) $VD=1.0 [V], VG=-0.4[V]$ 인 경우의 등 전위 선
(b) $VD=1.0[V], VG=-0.4[V]$ 인 경우의 등 전위 면
(c) $VD=1.0[V], VG=-0.4[V]$ 인 경우의 등 전자 농도 선
(d) $VD=1.0[V], VG=-0.4[V]$ 인 경우의 등 전자 농도 면
(e) $VD=1.0[V], VG=-0.4[V]$ 인 경우의 전류 벡터 흐름

Fig. 11. (a) Potential contour for $VD=1.0[V], VG=-0.4[V]$.
(b) Potential surface for $VD=1.0[V], VG=-0.4[V]$.
(c) Contour of electron concentration for $VD=1.0[V], VG=-0.4[V]$.
(d) Surface of electron concentration for $VD=1.0[V], VG=-0.4[V]$.
(e) Current vector for $VD=1.0[V], VG=-0.4[V]$.

등 전자 농도 선, 등 전자 농도 면 전류 벡터의 흐름을 나타낸 것이다.

그림11 (a)를 보면 가해진 전압의 대부분이 게이트의 드레인쪽에 걸리며, 게이트의 드레인쪽에 고전계가 형성되고 있음을 알 수 있다. 그림11 (b) 에서도 전위의 경사가 매우 심한 부분을 볼 수 있는데 이곳이 고전계 영역으로 이 부분에 dipole이 형성된다.

그림11 (c)는 등 전자 농도 선인데, 이들 그림에서 채널 밑바닥에 전자가 공핍되는 공핍층과 축적되는 축적층이 있는 dipole이 형성됨을 볼 수 있다. 그림 11 (d)는 등 전자 농도면 그림인데, 이 그림에서 전자가 쌓여서 솟아 오르는 부분과 전자가 공핍되어 파인 부분이 형성됨을 뚜렷하게 볼 수 있다.

그림11 (e)는 전류 벡터 흐름도이다. 여기서, 직선

의 크기는 전류의 세기를 나타내며, 직선의 방향은 전류의 방향을 의미한다. 그림11 (e)에서의 전류가 흐르는 채널이 전체 채널 두께의 1/3이 됨을 알 수 있다.

그림 12 (a), (b)는 게이트 전압이 $-0.4[V]$ 인 경우 드레인 전압을 $0.2[V]$ 에서 $1.0[V]$ 까지 증가 시켰을 경우의 등전위선과 등 전자 농도 선이다.

그림12 (a)의 등전위선을 보면 드레인 전압이 약 $0.4[V]$ 이상인 경우까지는 드레인과 소스의 저항성 접촉 영역쪽에 걸리는 전압은 증가하지 않고, 그대신에 대부분의 전압이 게이트의 드레인쪽에 집중되고 있음을 알 수 있다. 이러한 사항으로부터 두가지 사실을 유추할 수 있는데 첫번째로 저항성 접촉 영역에 걸리는 전압이 더이상 증가하지 않는 것으로 부

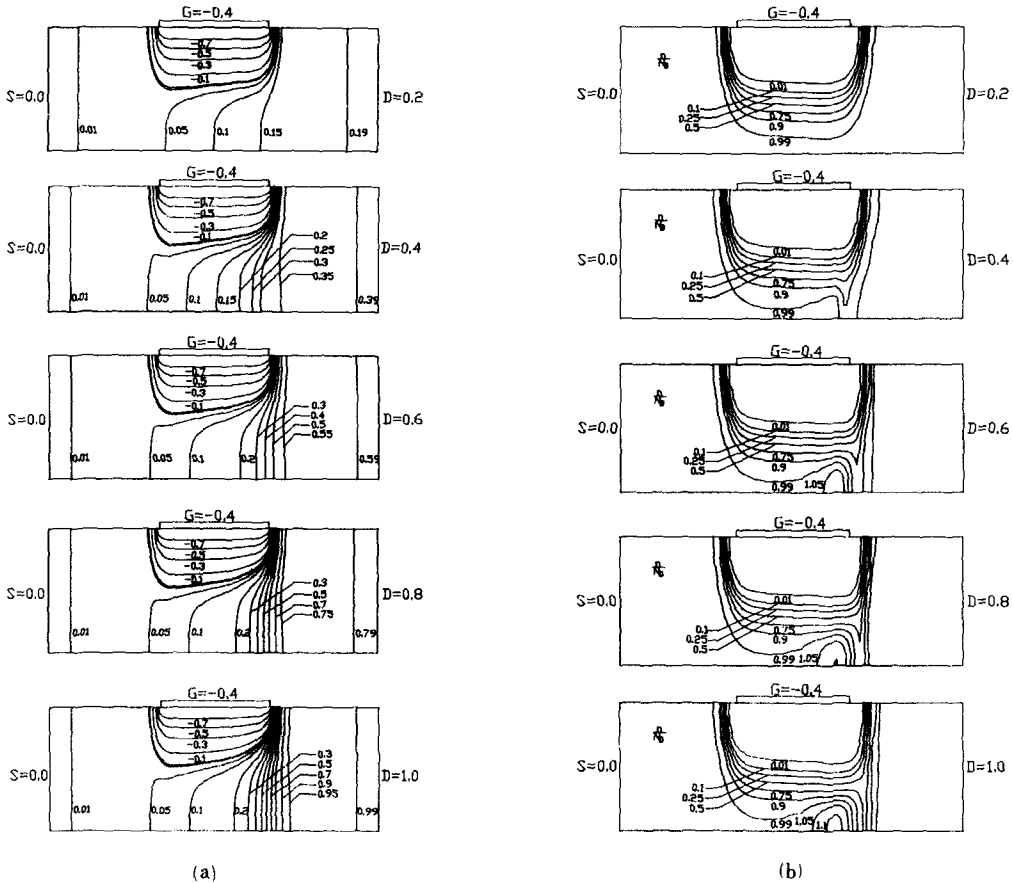


그림12. (a) $V_G = -0.4[V]$ 로 고정시킨 상황에서 드레인 전압을 변화시켰을 때의 전위 분포
 (b) $V_G = -0.4[V]$ 로 고정시킨 상황에서 드레인 전압을 변화시켰을 때의 전자 농도 변화
 Fig. 12. (a) Potential variation with drain voltage at the $V_G = -0.4 [V]$.
 (b) Variation of electron concentration with drain voltage at the $V_G = -0.4 [V]$.

터 전류가 포화 되었다는 사실을 알 수 있으며, 두번째로는 전류 포화 이후 게이트의 드레인 쪽에 포텐셜이 집중되므로 이 영역에 대단히 강한 전계가 형성되어 dipole이 발생할 것이라는 사실이다. 이것은 그림12 (b)의 등 농도 선을 보면 더욱 두드러진다. 이와 같이 dipole이 발생하는 부분에서는 드리프트 속도는 포화에 이르게 되며 채널이 작아지게 된다. 따라서 전류의 연속성을 유지하기 위해 전자의 축적(accumulation)이 형성되며, 이 영역을 통과하는 전자의 속도는 점차 감소하게 된다. 그러다가 다시 채널이 넓어지면서 속도가 증가하며, 이로 인해 전자의 공핍층이 형성된다. 이와같은 과정은 그림13에 잘 설명되어 있다.

그림12 (b)는 드레인 전압을 변화시켰을 때 이에 따른 등 전자 농도선을 나타낸 것이다. 이 그림에서 보면 pinchoff 현상이 게이트의 드레인쪽에서 발생하며, 이후 드레인 전압을 더욱 증가시키면 이 부분에서 축적층이 발생하는 것을 알 수 있다. 특히, 게이트 밑 채널에서의 축적층과 공핍층의 크기(dipole의 크기)는 채널 폭이 넓어지고 전송 속도가 빠르면 빠를수록, 그리고 드레인 전압이 증가하면 증가할수록 더욱 커지는데, 이로 인해 전류값이 일정하게 유지된다(전류 연속성). 따라서, 드레인 전압은 거의 대부분이 dipole에 걸림을 알 수 있다. 이때, 전자 축적층과 공핍층의 dipole 전하량($\frac{q}{\epsilon_s} (N_d - n)$)의 절대값은 양쪽이 같다.

그림13은 채널 밑바닥에서의 거리에 따른 전자 속도를 나타내고 있다. 이들 그림에서 보면, 전자의 속도 포화(velocity saturation) 현상이 일어나는 것을 볼 수 있는데 이로 인해 낮은 드레인 전압에서도 dipole이 형성된다. 그림13에서는 두개의 peak 속도가 발생함을 알 수 있는데, 이는 드리프트-확산 모델의 전형적인 현상이다.

그림14는 거리에 따른 전계 곡선이다. 그림에서 소스에서 드레인으로 갈수록 x-방향 전계 E_x 가 증가하는데, E_x 가 GaAs의 임계 전계(약 3~4KV/cm)에 도달하는 위치(x-방향으로 1.1~1.2 μ m)에서 전자 속도는 포화가 된다(그림13 참조). 이후 드레인 쪽으로 갈수록 E_x 는 계속 증가하고 속도는 고전계 포화값으로 감소한다. 계속 드레인쪽으로 갈수록 채널의 드레인 끝에서 E_x 는 감소하기 시작하면서 두번째 peak 속도가 발생한다. 따라서, 드리프트-확산 모델의 드레인 전류 포화메카니즘은 채널의 pinch-off에 의한 현상이 아니고, 속도 포화(velocity saturation)에 의해 발생함을 확인할 수 있다. 즉, 보다

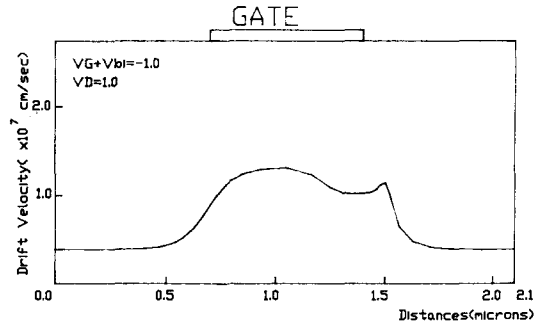


그림13. 0.7 μ m 게이트 GaAs MESFET의 바닥에서 거리에 따른 드리프트 속도 변화 (VD=1.0 [V], VG=-0.4[V])

Fig. 13. Drift velocity vs. distance at the bottom of GaAs MESFET with 0.7 μ m gate length (VD=1.0[V], VG=-0.4[V]).

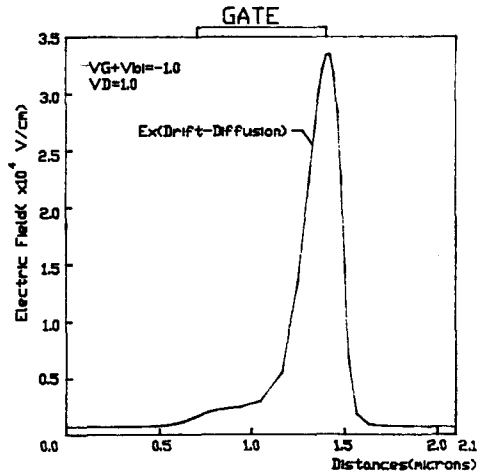


그림14. 0.7 μ m 게이트 GaAs MESFET의 바닥에서 거리에 따른 전계 변화 (VD=1.0[V], VG=-0.4[V])

Fig. 14. Electric field vs. distance at the bottom of GaAs MESFET with 0.7 μ m gate length (VD=1.0[V], VC=-0.4[V]).

짧은 게이트길이를 갖는 MESFET에서의 속도포화는 게이트의 드레인 끝 아래에 dipole을 형성시키며 이러한 dipole의 형성은 드레인 전류를 포화에 이르게 한다.

그림15 (a), (b), (c)는 게이트가 0.0[V]이고 드레인에 5.0[V]를 가한 경우의 포텐셜 contour, 전자 농

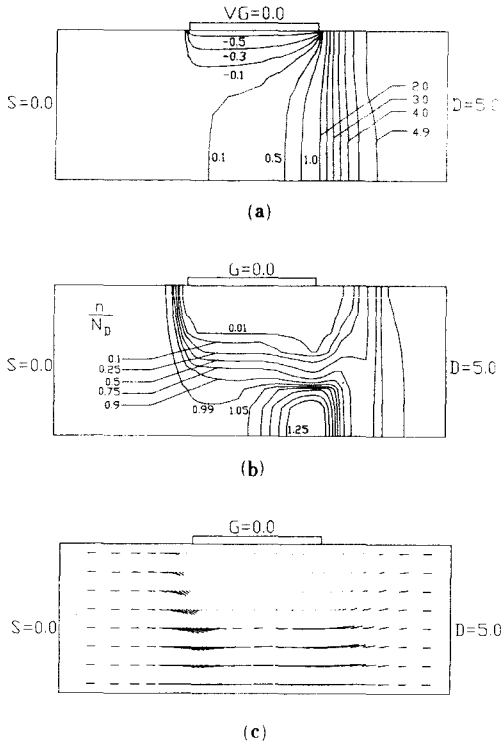


그림15. (a) $V_D=5.0[V]$, $V_G=0.0[V]$ 인 경우의 등전위선
 (b) $V_D=5.0[V]$, $V_G=0.0[V]$ 인 경우의 등전자 농도 선
 (c) $V_D=5.0 [V]$, $V_G=0.0 [V]$ 인 경우의 전류 벡터 흐름
Fig.15. (a) Potential contour for $V_D=5.0[V]$, $V_G=0.0[V]$.
 (b) Contour of electron concentration for $V_D=5.0[V]$, $V_G=0.0[V]$.
 (c) Current vector for $V_D=5.0 [V]$, $V_G=0.0 [V]$.

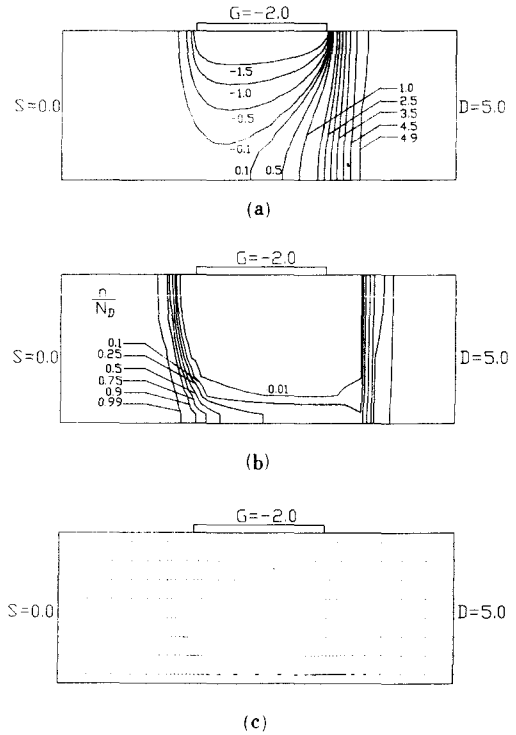


그림16. (a) $V_D=5.0 [V]$, $V_G=-2.0 [V]$ 인 경우의 등 전위선
 (b) $V_D=5.0 [V]$, $V_G=-2.0 [V]$ 인 경우의 등 전자 농도 선
 (c) $V_D=5.0 [V]$, $V_G=-2.0 [V]$ 인 경우의 전류 벡터 흐름
Fig.16. (a) Potential contour for $V_D=5.0 [V]$, $V_G=-2.0 [V]$.
 (b) Contour of electron concentration for $V_D=5.0 [V]$, $V_G=-2.0 [V]$.
 (c) Current vector for $V_D=5.0 [V]$, $V_G=-2.0 [V]$.

도 contour, 전류벡터 흐름을 나타내었다. 그림15 (a)에서 보면 게이트의 드레인쪽에 거의 대다수의 전압이 걸림을 알 수 있으며, 그림15 (b)에서는 드레인 전압이 5.0[V]이므로 dipole의 크기가 앞의 그림에 비해서 월등히 큼을 알 수 있다. 그림 15 (c)에서의 매우 넓은 채널을 통해 전류가 흐름을 알 수 있다.

그림16 (a), (b), (c)는 게이트에 -2.0[V], 드레인에 5.0[V]를 가한 경우인데, 이때는 그림 9에서 볼 수 있듯이 아주 적은 전류가 흐른다. 이것은 그림16 (c)의 전류벡터 흐름에서 뚜렷해지는데, 그림에서 채널 밑바닥에 전류가 아주 조금 흐름을 알 수 있다.

본 연구의 프로그래밍과 수행과정은 IBM-AT와 VAX-8700을 사용하여 계산했고 그래픽은 IBM-AT에서 행하였으며, 그래픽 software는 Auto CAD를 사용 하였다.

Ⅶ. 결 론

본 논문에서는 Control Volume Formulation의 개념을 도입하여 Poisson 방정식과 전류 연속 방정식을 이산화 하였으며, 이를 0.7 μm 게이트 길이를 갖는 GaAs MESFET에 적용하여 시뮬레이션하였다. 또한 전류 연속 방정식을 이산화하는데 있어서 numerical scheme으로는 Power Law scheme을 적용 하였

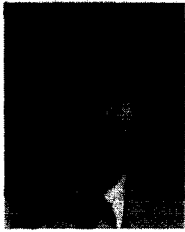
고, 종래에 사용되던 Scharfetter-Gummel의 전류식을 본 논문의 경우에는 적용할 수 없기 때문에 numerical scheme을 고려하여 전류가 정의되는 위치에 구에 받음이 없이 전류값을 구할 수 있는 전류식을 제안 하였다.

Control volume 방법을 드리프트-확산 이론에 적용하여 여러 바이어스조건 하에서 I - V 특성, 전위 분포와 전자 분포, 그리고 전류 벡터흐름을 구하였으며 이를 통해서 GaAs MESFET내에서의 전류 포화 기구(mechanism)에 관하여 설명하였다. 또한, dipole의 발생 원인과 발생 위치에 대해서 논하였으며, dipole이 드레인 전류 포화에 미치는 영향에 대해서도 알아보았다. 아울러 드레인 전압에 따라 계산된 드레인 전류값을 참고문헌¹⁴⁾의 결과와 비교함으로써 본 논문의 타당성을 입증하였고, 포텐셜 분포와 전자 농도 분포를 2차원 등고선과 면 그림으로 표시함으로써 보다 이해도를 높일 수 있었다.

參 考 文 獻

- [1] C.M. Snowden, "Semiconductor device modeling," *Rep. Prog. Phys.*, pp. 223-257, 1985.
- [2] R.S. Varga, *Matrix Iterative Analysis*, Prentice-Hall, 1962.
- [3] G.D. Smith, *Numerical Solution of Partial Differential equations*, Oxford University Press, 1965.
- [4] R.H. Gallagher, *Finite Element Analysis*, Prentice-Hall, 1975.
- [5] J.J. Conner and C.A. Brebbia, *Finite Element Techniques for Fluid Flow*, Newnes-Butterworths, 1976.
- [6] M. Rudan and F. Oden, "Multi-dimensional discretization scheme for the hydrodynamic model of semiconductor devices," *COMPEL*, vol. 5, no. 5, pp. 149-183, 1986.
- [7] S.E. Laux and B.M. Grossman, "A general control-volume formulation for modeling impact ionization in semiconductor transport," *IEEE Trans. CAD-4*, no. 4, pp. 520-526, Oct. 1985.
- [8] S.V. Patankar, *Numerical Heat Transfer and Fluid Flow*, McGraw-Hill, 1981.
- [9] P.J. Roache, *Computational Fluid Dynamics*, Hermore Publishers, 1979.
- [10] R.W. Hockney and J.W. Eastwood, *Computer Simulation using Particles*, McGraw-Hill, 1981.
- [11] S.E. Laux, Two-Dimensional Simulation of Gallium-Arsenide MESFET's Using the Finite Element Method, *Dissertation of University of Michigan*, 1981.
- [12] E. Constant, et al., "Effect of transferred-electron velocity modulation in high-efficiency GaAs IMPATT diode," *J. Appl. Phys.*, vol. 16, pp. 3934-3940, 1975.
- [13] K. Yamaguchi, et al., "Two-dimensional numerical analysis of stability of criteria of GaAs FET's," *IEEE Trans. on Electron Devices*, vol. ED-23, no. 12, pp. 1283-1290, Dec. 1976.
- [14] R.K. Cook and J. Frey, "Two-dimensional numerical simulation of energy transport effects in Si and GaAs MESFET's" *IEEE Trans. on Electron Devices*, vol. ED-29, no. 6, pp. 970-977, June 1982.
- [15] 손상희, 박장우, 광계달, "2차원 GaAs MESFET Numerical simulator에 대한 연구(고속IC 개발중); 한국전자통신연구소 최종보고서, 1988.
- [16] D.L. Scharfetter and H.K. Gummel, "Large-signal analysis of a silicon read diode oscillator," *IEEE Trans. on Electron Devices*, vol. ED-16, pp.64-77, Jan.1969.*

著 者 紹 介



孫 尚 熙(正會員)

1960年 3月 25日生. 1983年 한양대학교 전자공학과 공학사 학위 취득. 1985年 한양대학원 전자공학과 석사학위 취득. 1988年 한양대학원 전자공학과 박사학위 취득. 현재 순천향대학 전산학과 전임강사.

주관심분야는 III-V compound device modeling, process modeling, circuit simulation, circuit extractor etc.



朴 光 旻(正會員)

1958年 10月 20日生. 1983年 2月 한양대학교 전자공학과 졸업. 공학사학위 취득. 1985年 2月 한양대학교 대학원 전자공학과 석사과정 졸업 공학석사학위 취득. 1988年 2月 한양대학교 대학원 전자공학과 박사과정 졸업 공학박사학위 취득.

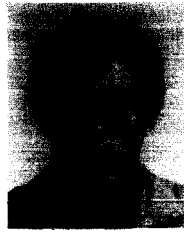
1988年 3月~현재 순천향대학 전자공학과 학과장. 주관심분야는 화합물반도체소자 및 회로 특성의 modeling 및 simulation, 센서, TFT 등임.



朴 亨 茂(正會員)

1955年 4月 29日生. 1978年 서울대학교 전자공학과 공학사학위 취득. 1980年 한국과학기술원 전기 및 전자공학과 석사학위 취득. 1984年 한국과학기술원 전기 및 전자공학과 박사학위 취득. 현재 한국전자통신연구소 화합물 집적회로 연구실장.

주관심분야는 GaAs 고속IC, MMIC, GaAs device simulation etc.



金 漢 求(正會員)

1962年 3月 16日生. 1985年 2月 한양대학교 전자공학과 졸업 공학사 취득. 1988年 2月 한양대학교 대학원 전자공학과 졸업 공학석사학사학위 취득. 1988年 3月~현재 한양대학교 대학원 박사과정. 주관

심분야는 반도체소자의 modeling simulation, circuit 설계, circuit parameter 추출등임.



金 炯 來(準會員)

1965年 2月 20日生. 1987年 2月 한양대학교 전자공학과 졸업. 1987年 3月~현재 한양대학교 대학원 전자공학과 석사과정. 주관심분야는 반도체 소자의 모델링 및 시뮬레이션 등임.



朴 長 雨(準會員)

1965年 1月 19日生. 1987年 2月 한양대학교 전자공학과 졸업. 1987年 3月~현재 한양대학교 대학원 전자공학과 석사과정. 주관심분야는 반도체 소자의 모델링 및 시뮬레이션 등임.



郭 桂 達(正會員)

第25卷 第11號 參照

현재 한양대학교 전자공학과 부교수

주관심분야는 GaAs SRAM의 설계와 이와 관련된 circuit extractor 개발, submicron device의 특성해석을 위한 2-D 및 3-D simulator 개발, High-Speed 및 power용 반도체 소자의 개발 등임.