

보론 도우핑된 비정질 실리콘을 이용한 쌍극 박막 트랜지스터의 전기적 특성

(Electrical Properties of Boron-Doped Amorphous Silicon Ambipolar Thin Film Transistor)

秋 惠 容,** 張 震*

(Hye Yong Chu and Jin Jang)

要 約

보론이 100ppm으로 도우핑된 비정질 실리콘을 이용한 쌍극 박막 트랜지스터를 CVD 방법으로 제작하여 전기적 특성을 조사하였다. 쌍극 박막 트랜지스터에 인가한 드레인 전압이 증가하면 정공채널의 드레인 전류는 전자와 정공의 주입에 의해 크게 증가한다. 또한 게이트 전압의 인가 시간에 따른 드레인 전류는 stretched exponential로 감소하는데, 이는 전자축적층에 의해 생기는 땀글링 본드 밀도의 변화가 수소의 확산과 동일한 시간 의존성을 갖는 것을 의미한다. 이러한 실험 결과로부터 보론이 도우핑된 수소화된 비정질 실리콘에 게이트 전압을 인가하거나, 빛 조사시 도우핑 효율이 변화함을 알 수 있다.

Abstract

We have studied the electrical characteristics of the hydrogenated amorphous silicon (a-Si:H) ambipolar thin film transistors (TET'S) using 100 ppm boron-doped a-Si:H as an active layer. The enhancement of drain current due to the double injection behavior has been observed in the p-channel operation of the TFT. The drain current decreases with time in stretched exponential form when the gate voltage is positive. The result indicates that the dangling bonds created by electron accumulation show identical time dependence as the diffusion of hydrogen in the film. We observed the experimental evidence that the doping efficiency changes either when the gate bias is applied or when the light is illuminated on boron-doped a-Si:H.

I. 서 론

수소화된 비정질 실리콘(a-Si:H) 박막을 이용한

전계효과 트랜지스터(field effect transistor:FET)는 플라즈마 CVD(chemical vapor deposition) 방법을 사용하여 낮은 온도에서 대면적 생산이 가능하기 때문에 액정사용 기술의 발전과 더불어 많은 관심을 받고 있다. 그러나 비정질 실리콘은 원자간의 결합 각이나, 결합길이가 결정질 실리콘과 달라 밴드 갭

*正會員, **準會員, 慶熙大學校 物理學科
(Dept. of Physics, Kyunghee Univ.)

接受日字: 1989年 1月 19日

내의 국재상태(localized state) 및 밴드끝에 밴드꼬리(band tail)상태가 존재한다. 수소화된 비정질 실리콘에 장시간 빛을 비추주면, 전자와 정공의 재결합 혹은 정공의 트랩에 의하여 암 및 광 전기전도도가 감소한다.¹⁾ 그러나 최근 도우핑된 실리콘의 경우, 이와는 반대되는 현상을 발견하였다.²⁾ 그리고 박막 트랜지스터로 사용시, 게이트에 바이어스를 장시간 인가하면 실리콘 나이트라이드에 전하의 트랩, 비정질 실리콘(a-Si:H)내에 결합의 생성 및 비정질 실리콘(a-Si:H)과 실리콘 나이트라이드(a-SiN:H) 경계면 상태밀도의 증가로 인해 on, off 전류가 감소하고 문턱전압(threshold voltage: V_{th})이 증가하여 안정성에 영향을 준다.³⁾ 그러므로 이와 같은 빛이나, 전기장 인가 등에 의한 준안정 상태들의 원인에 대한 연구가 필요하다.

본 논문에서는 보론이 100ppm으로 도우핑된 비정질 실리콘을 이용한 ambipolar 박막 트랜지스터(thin film transistor:TFT)를 플라즈마 CVD 방법으로 제작하여 빛 조사 및 게이트 전압 인가에 따른 전하의 트랩, 경계면 상태밀도의 변화 또는 active dopants의 변화를 연구하였다.

II. 실험 방법

본 실험에서 사용한 a-Si:H TFT는 유리 기판 위에 크롬을 약 1000Å으로 증착하여 게이트 전극으로 사용하였다. 게이트 절연막은 실리콘 나이트라이드를 사용하였다. 이때, 실리콘과 실리콘 나이트라이드의 경계면 결합상태 밀도를 최소화하기 위해 절연막과 실리콘 층을 연속 증착하였다. 또한 소오스와 드레인 사이의 Ohmic 접촉을 위해 n⁺ a-Si:H층을 증착하였으며, 이때의 증착조건은 표 1과 같다. 알루미늄을 thermal evaporation 방법으로 진공중에서 증착한 후 Al etchant 용액을 사용하여 사진식각법에 의해 소오스와 드레인 전극을 형성하였다. 이때 소오스와 드레인 사이의 길이(L)와 폭(W)은 각각 10, 100μm이다. 또한 소오스와 드레인 사이의 n⁺ a-Si:H 층은 후레온(CF₄) 가스를 사용하여 100°C에서 플라즈마 에칭하였다. 완성된 TFT의 단면도는 그림 1과 같다. 완성된 TFT는 빛에 의한 결합과 표면에 흡착된 불순물을 제거하고 전극의 접촉을 좋게 하기 위해 증착온도에서 약 1시간 동안 확산펌프를 이용한 진공(~10⁻⁶ Torr)에서 아닐링한 후 측정온도까지 1°C/min정도로 서서히 온도를 내려 측정하였다. 빛 조사는 250W ENH 램프를 사용하였고 IR 흡수필터로 적외선을 차단하였다. 게이트 전압에 따른

표 1. 비정질 실리콘 박막 트랜지스터의 증착 조건

Table 1. Deposition conditions of a-Si:H thin film transistors.

Layer	Thickness	Gas mixing ratio
a-Si:H	0.3 μm	B ₂ H ₆ /SiH ₄ =10 ⁻⁴
a-SiN:H	0.3 μm	SiH ₄ /NH ₃ =0.2
n ⁺	300Å	PH ₃ /SiH ₄ =0.01
Substrate temp.		180°C
rf power density		0.2W/cm ²

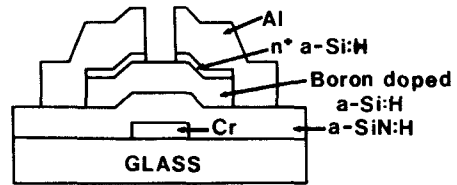


그림 1. 비정질 실리콘 박막 트랜지스터의 단면 구조

Fig. 1. Cross-sectional structure of amorphous silicon thin film transistor.

소오스-드레인 사이의 전류는 Keithley 617 electrometer를 컴퓨터에 연결하여 측정하였다. 온도측정은 copper-constantan 열전대를 이용한 Han Young Electronic사의 HY-P100 온도조절기를 사용했다.

III. 결과 및 논의

박막 트랜지스터의 게이트에 전압이 인가되면, 게이트 절연체인 실리콘 나이트라이드(a-Si:H)와 실리콘(a-Si:H)과의 경계면에서 실리콘 쪽에 전하가 유도되어 에너지 갭 내의 깊은 준위의 국재상태(deep localized gap states)부터 차며, 이때의 드레인 전류는 게이트 전압에 따라 거의 지수적으로 증가한다. 깊은 준위의 국재상태(deep localized gap states)에 전하들이 모두 차면, 경계면 근처에서의 실리콘 페르미준위가 밴드 꼬리(band tails)로 이동하여 에너지 밴드의 확장 상태(extended state)에 전하가 축적(accumulation)된다. 이때의 전류는 게이트 전압에 따라 거의 선형적으로 증가하며, 캐리어의 전계효과 이동도(field effect mobility)는 게이트 전압에 대해 별로 영향을 받지 않고 일정하다. 그리고 양질의 비정질 실리콘 박막 트랜지스터를 제작하기 위해서는

실리콘 나이트라이드와 실리콘과의 경계면 상태밀도가 작아야 한다.

그림 2는 소오스와 드레인 전극에 Ohmic 접촉을 위한 n⁺ a-Si:H층이 있을 때와 없을 때의 드레인 전류를 나타낸 것이다. 전자채널의 경우 n⁺ 층이 있으면 전자의 주입(injection)이 잘 일어나기 때문에 n⁺ 층이 없을 경우보다 전류가 증가한다. 그러나 정공채널의 경우 n⁺ 층이 있으면 정공의 주입이 잘 안되고 차단된다. 따라서 드레인 전류의 최소값이 음의 게이트 전압쪽으로 이동하며, 높은 음의 게이트 전압이 인가되면 정공의 터널링에 의해 드레인 전류가 증가하게 된다.

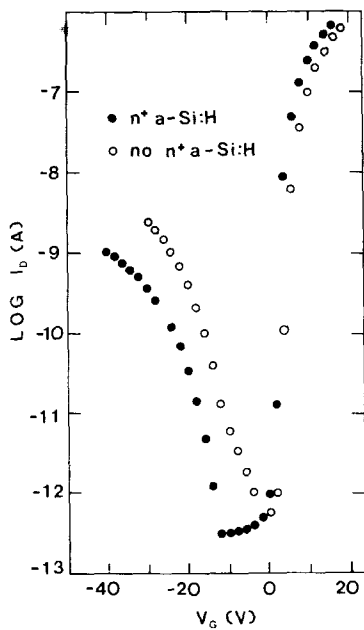


그림 2. 트랜지스터의 소오스와 드레인 전극에 a-Si:H n⁺층의 유무에 따른 드레인 전류
Fig. 2. Effect of n⁺ a-Si:H layer on the transfer curve of ambipolar a-Si:H TFT.

그림 3은 드레인 전압이 각기 다를 때의 게이트 전압에 따른 드레인 전류를 측정된 것이다. 드레인 전압에 따른 드레인 전류는 드레인 전압이 증가함에 따라 증가하다가 pinch-off 전압 이상에서는 포화된다. 따라서 전자채널에 의한 드레인 전류는 게이트 전압이 드레인 전압보다 적은 영역에서는 드레인 전압에 따라 전류의 변화가 없으나 게이트 전압이 드

레인 전압보다 큰 영역에서는 드레인 전압과 함께 증가하게 된다. 드레인 전압에 따른 정공채널의 드레인 전류는 드레인 전압이 증가함에 따라 전 영역에서 증가함을 볼 수 있다. 이것은 본 실험에서 사용된 트랜지스터가 n⁺ 층이 있기 때문에 소오스와 드레인 사이의 전류는 n⁺-p-n⁺의 경로를 통해 전자에 의한 전류가 흐르는 다이오드로 볼 수 있다. 그러므로 소오스와 드레인 사이에 전압을 인가하면 순방향(forward bias)이 인가되는 효과를 나타내어 전자 주입에 의한 전류가 흐르게 된다. 그러므로 게이트에 음의 바이어스를 인가해 주면 경계면에 정공이 축적되어 드레인 전압이 증가함에 따라 two-carrier system이 되어 재결합 전류(recombination current)가 증가하기 때문에 single injection에 의한 전자채널의 전류가 증가하는 것보다 더 크게 증가한다.

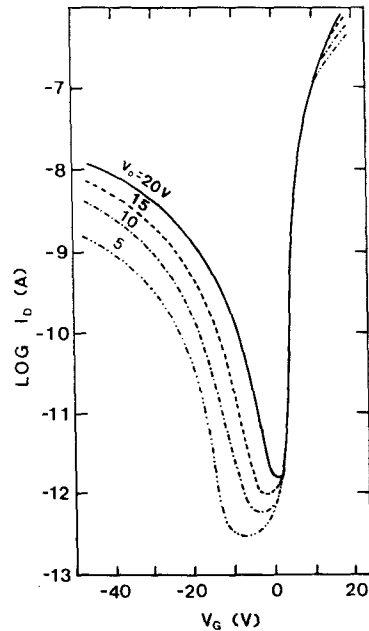


그림 3. 드레인 전압이 각기 다를 때 게이트 전압에 따른 드레인 전류
Fig. 3. Effect of drain voltage on the transfer curve of ambipolar a-Si:H TFT.

그림 4는 보론이 100ppm 도핑된 트랜지스터를 0°C에서 게이트 바이어스를 10V 인가해 준 시간에 따라 전류-전압 특성을 나타낸 것이다. 게이트 전압이 양인 전자채널에 의한 전류는 게이트 바이어스 시간이 증가함에 따라 감소하고, 문턱전압은 증가한

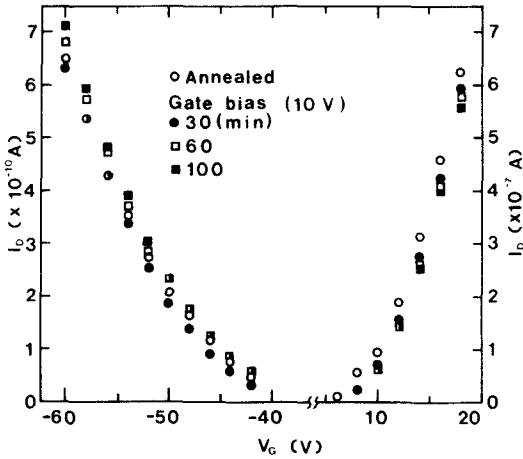


그림 4. 비정질 실리콘 ambipolar 트랜지스터의 게이트 바이어스 인가 시간에 따른 드레인 전류의 변화

Fig. 4. Time dependence of drain current (I_d) vs gate voltage (V_g) in a-Si:H ambipolar TFT.

다. 그러나 게이트 전압이 음인 정공채널에 의한 전류는 처음 30분간은 감소하다가 다시 처음 값보다 증가함을 볼 수 있다. 도우핑이 되지 않은 ambipolar 트랜지스터의 경우⁶⁾ 양의 게이트 바이어스를 인가해 주면 경계면 상태밀도 및 전자 트랩이 증가하여, 전자채널의 경우 문턱전압은 증가하고 전류는 감소한다. 정공채널에 의한 전류 또한 감소하고 문턱전압도 음의 값 쪽으로 증가한다. 그러나 그림4에서와 같이 보론이 도우핑된 경우 정공채널에 의한 전류 및 문턱전압은 도우핑되지 않은 경우와 상반된 결과로 나타났다. 양의 게이트 바이어스를 장시간 인가해 주면 경계면 근처의 실리콘 쪽 전도대에 축적되어 있는 전자의 트랩뿐만 아니라 전도대 테일(tail)에 있는 약한 Si-Si 결합이 깨져(breaking) 경계면 근처에서의 덩글링 본드가 증가하게 된다. 또한 양의 게이트 바이어스가 인가된 상태에서는 덩글링 본드에 전자가 트랩되어 있기 때문에 경계면 근처의 실리콘 페르미 준위 아래 double occupied된 Si_3^- 와 B_3^- 가 다음의 반응식에 의해



덩글링 본드를 감소시켜 주고, active dopants (B_2^-)를 증가시켜 주기 때문에 정공채널에 의한 전류는 증가하고 문턱전압도 양의 값 쪽으로 증가한다.⁶⁾ 이때 전자채널에 의한 문턱전압의 변화량을 ΔV_n 라고 정의

하고, 정공채널에 의한 변화량을 ΔV_p 라고 하면, 덩글링 본드의 변화량 ΔN_{ab} 는 아래식과 같이 나타낼 수 있다.

$$\Delta N_{ab} = C_1 \frac{\Delta V_e - \Delta V_h}{2} \quad (2)$$

또한, active dopants 밀도의 변화(Δp)와 경계면 근처에서의 전하 트랩 밀도의 변화(Δn_t)에 의해 문턱전압이 변하였다면

$$\Delta p + \Delta n_t = C_1 \frac{\Delta V_e + \Delta V_h}{2} \quad (3)$$

로 나타낼 수 있다. 여기서 C_1 는 실리콘 나이트라이드의 정전용량이다. 식(2)와 (3)에 의해 계산된 값을 표 2에 나타내었다.

표 2. 게이트 바이어스 인가 시간에 따른 덩글링 본드 및 active dopants와 트랩된 캐리어의 변화량

Table 2. Densities of created dangling bonds (N_{ab}) and active dopant (Δp) plus trapped charge (Δn_t), after gate bias with 10V.

Bias time (min)	ΔV_e (V)	ΔV_h (V)	ΔN_{ab} (10^{11}cm^{-2})	$\Delta p + \Delta n_t$ (10^{11}cm^{-2})
30	-0.3	0.60	0.53	0.18
60	0.5	0.85	0.21	0.80
100	0.7	0.95	0.15	1.00

표 2에서 볼 수 있듯이 바이어스 시간이 증가할수록 ΔV_n 는 양의 값 쪽으로 이동하고 덩글링 본드 (ΔN_{ab})는 점차 감소함을 볼 수 있다. 인이 도우핑된 비정질 실리콘에 10^6V/cm 이상의 높은 전기장을 인가해 주면 shallow occupied된 도우너가 증가하여 도우핑 효율이 증가하는 것으로 알려졌다!⁶⁾ Jackson 등에 의하면 비정질 실리콘의 빛,⁷⁾ 게이트 바이어스,⁸⁾ 급냉⁹⁾에 의한 준안정 상태(metastable state)는 덩글링 본드 밀도의 변화 때문이며, 덩글링 본드는 수소의 운동과 밀접한 관계를 갖는다. 덩글링 본드의 수가 변화되면 페르미 준위가 이동되고 또한 전도대에 있는 캐리어의 수도 변화한다. 측정온도 T 가 T_0 (전도대 밑의 지수적으로 변화되는 상태밀도 분포를 나타내는 특성온도) 보다 크면

$$\Delta n_c(t) = \Delta n_c(0) \exp[-(t/\tau)^\beta] \quad (4)$$

이고, τ 는 특성시간(characteristic time)으로

$$\tau = \tau_0 \exp(E_a/kT) \quad (5)$$

로 주어진다. 이때 $E_a=0.95-1.1\text{eV}$ 정도로 Jackson의 실험으로 측정되었다. 또한, 분산계수 (dispersion parameta) $\beta=1-\alpha=T/T_c$ 의 관계를 가지며, T는 측정 온도, T_0 는 비정질 실리콘 내에서 수소의 호핑 에너지의 특성으로 주어지는 특성온도로써, 수소의 확산에 의한 경우 600K, near-interface-state generation인 경우 700K 정도로 알려져 있다.

그림 5는 여러가지 온도에서 게이트 바이어스가 15V일때 드레인 전류가 시간에 따라 stretched-exponential 형태로 감소하는 것을 규격화 (normalized) 하여 나타낸 것이다. 이때, τ 는 온도에 대해 activated 형태로 나타나며 $10^2 - 10^4$ sec이고, 활성화 에너지는 0.99eV로 측정되었다. 도우핑이 안된 실리콘에서의 수소 확산에 의한 활성화 에너지가 1.2~1.3eV인 것에 비해 작게 나타났는데, 이것은 실리콘에 도우핑이 되면 수소의 확산계수가 증가하기 때문이다.^[10] 그리고 τ_0 는 1.6×10^{11} sec로 나타났다. 한편, β 값은 온도에 비례하며, Jackson 등^[11]의 undoped 트랜지스터 보다 크게 나타났는데, 이것 또한 수소의 확산계수와 관계있다. 비정질 실리콘 트랜지스터에서 게이트 바이어스에 의해 드레인 전류가 stretched-exponential 형태로 감소하는 것은 경계면 근처의 실리콘에서 약한 Si-Si 결합이 깨어져 땀글링 본드가 생성되는 것이 수소의 확산과 밀접한 관계를 갖기 때문이다.

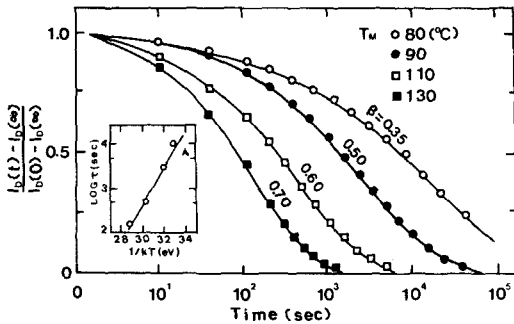


그림 5. 여러가지 측정 온도에서 게이트 바이어스인가 시간에 따른 규격화된 드레인 전류 삽입된 그림은 식(5)에서 얻은 τ

Fig. 5. The normalized drain current vs gate bias time at various temperatures. The data is represented by points and the solid lines are least-square fits to stretched-exponential form of Eq. (5). The temperature dependence of τ is represented in the inset.

그림 6은 보론이 100ppm 도우핑된 트랜지스터의 전류-전압 특성이 시간에 따라 변화하는 것을 보여준다. 이때, 측정하는 동안의 트랩에 의한 효과를 줄이기 위해 0°C에서 측정하였다. 그림4에서와 마찬가지로 전자채널에 의한 전류는 감소하였으나, 정공채널에 의한 전류는 증가했음을 볼 수 있다. 본 실험에서 사용된 트랜지스터는 보론이 도우핑된 실리콘이기 때문에 평형상태일 때의 페르미준위 윗 부분에 의한 전자채널의 전류는 undoped 트랜지스터의 특성과 같게 나타난다.^[12] 이것은 Staebler-Wronski 효과^[13]로 알려져 있으며, 비정질 실리콘 고유의 성질로써 에너지 갭보다 큰 에너지를 갖는 빛을 비추면 전자와 정공의 재결합 또는 정공의 트랩에 의해 땀글링 본드가 생성되기 때문이다. 그러나 페르미 준위 아랫 부분인 정공채널에 의한 전류는 보론이 도우핑된 p형 반도체의 성질을 나타낸다. Jang^[1] 등에 의하면 보론이 도우핑된 비정질 실리콘에 빛을 조사하면, 암 전기전도도가 증가되는 Staebler-Wronski 효과와 반대되는 현상이 나타난다. 또한, 활성화층인 p층에 보론이 도우핑된 비정질 실리콘 n⁺-p-p⁺형 태양전지에 빛을 조사하면 변환효율이 증가한다.^[14] 그

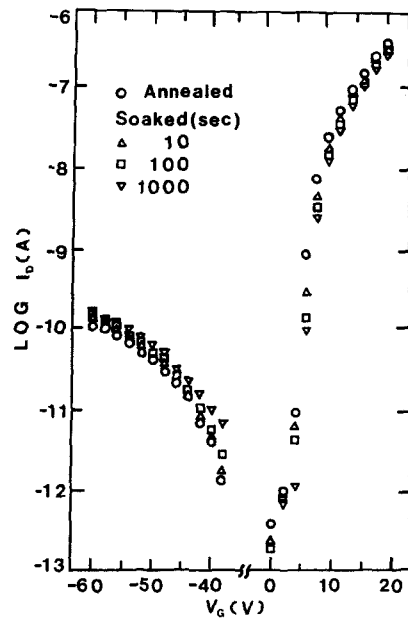


그림 6. 비정질 실리콘 ambipolar 트랜지스터에 빛을 비추어준 시간에 따른 드레인 전류의 변화
Fig. 6. Effect of light soaking on the drain current (I_d) vs gate voltage (V_g) in a-Si:H ambipolar TFT.

러므로 이 그림에서 빛 조사후 정공 전도의 전류가 증가한 것은 실리콘 bulk에서 three fold coordination number(B_3^+)를 갖는 보론이 active dopant(B_2^+)로 변해서 이웃하고 있는 수소와 결합하여 도우핑 효율이 증가하기 때문이다. 그러나 다른 트랜지스터의 실험에서는 빛 조사후에도 전자채널 및 정공채널에 의한 전류가 모두 감소한 경우도 발견되었다. 따라서 이 분야에 대한 보다 다각적인 실험을 진행중이다. 게이트 절연체로 사용되는 실리콘 나이트라이드층은 암모니아(NH_3) 가스와 사이렌(SiH_4) 가스를 혼합하여 증착하였는데, 증착시 가장 안정된 원자구조를 갖는 stoichiometric composition은 Si_3N_4 로써 Si-H 결합을 최소화해야 한다. 실리콘 나이트라이드 겹내의 Si-H center는 전자나 정공의 트랩 center 역할을 하는 것으로 알려졌다.¹⁵⁾ 그러므로 트랜지스터에 빛 조사 후 정공채널에 의한 전류도 감소한 것은 빛 조사시, 혹은 측정시 게이트 바이어스에 의해 실리콘 나이트라이드 박막으로 전하의 트랩이 도우핑 효율의 증가량 보다 많이 생기기 때문이다.¹⁶⁾

그림 7은 보론이 100ppm 도우핑된 비정질 실리콘을 이용한 트랜지스터에 빛의 세기가 $100mW/cm^2$ 인 빛을 100초 동안 조사한 후 게이트 전압이 20V와 -70V일 때의 드레인 전류를 나타낸 것이다. 게이트 전압이 20V이고 아닐링 상태일 때의 활성화 에너지(E_a)는 0.11eV로 나타났다. 이것은 게이트 전압이

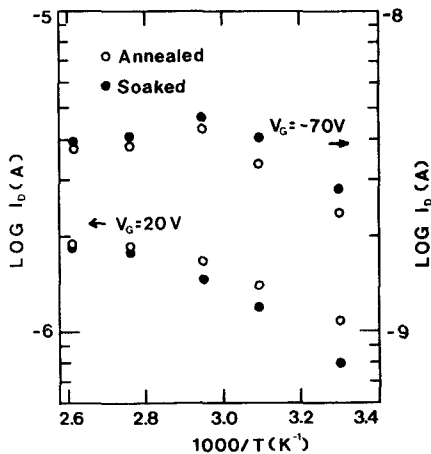


그림 7. 게이트 전압이 20V와 -70V일때 빛 조사후 측정온도에 따른 드레인 전류

Fig. 7. Effect of light soaking on the temperature dependence of drain currents(I_d) with gate voltages of 20V and -70V.

인가되어 실리콘의 경계면쪽에 전자가 유도(induced)되어 페르미 준위가 전도대 쪽으로 이동하였기 때문이다. 그리고 빛 조사후의 활성화 에너지는 0.16eV로써 아닐링 상태일 때보다 증가하였다. 이와는 반대로 정공채널에 의한 on 전류인 -70V에서의 활성화 에너지는 0.16eV에서 0.14eV로 감소하였다. 이것은 보론이 도우핑된 실리콘의 bulk 페르미 준위가 빛을 받은 후 active dopants의 증가로 인해 가전자대 쪽으로 이동하였기 때문이다. 또한, 정공채널에 의한 활성화 에너지가 전자채널에 의한 활성화 에너지 보다 더 크게 나타난 것은 에너지 밴드 끝에 있는 테일이 전도대 쪽보다 가전자대쪽이 더 넓게 분포해 있기 때문이다. 그리고 정공채널에 의한 활성화 에너지의 감소량 보다 전자채널에 의한 활성화 에너지의 증가량이 더 크게 나타났는데, 이것 또한 빛 조사시 전하의 트랩이나 경계면의 상태밀도가 증가하여 경계면에서의 밴드 휨이 감소함과 더불어 가전자대쪽이 테일이 더 넓기 때문이다. 그리고 고온에서는 온도에 대한 드레인 전류의 증가량이 감소하여 직선에서 벗어나는데 이것은 고온에서는 게이트 바이어스에 의한 캐리어의 트랩이 증가하기 때문이다.¹⁷⁾ 또한 20V에서부터 -70V까지 측정하였기 때문에 -70V에서의 드레인 전류 감소 비율이 20V에서의 감소량보다 크다.

그림 8은 게이트 전압에 대해 드레인 전류가 포화(saturation)되는 때의 기울기로 MOSFET(metal-oxide-semiconductor-field-effect-transistor)의 관계식¹⁸⁾

$$I_d = \mu_{se} \frac{W}{L} C_i (V_g - V_{th}) V_d \quad (6)$$

으로부터 전자와 정공에 대한 전계 효과 이동도(field effect mobility: μ_{se})를 온도에 따라 각각 나타낸다. 전자의 이동도는 급냉이나 빛 조사후 일정한 비율로 감소하였다. 여기서의 이동도는 페르미 준위가 전도대 테일에 존재하므로 밴드에 있는 전자의 전기장에 의한 드리프트(drift) 이동도가 되며, time-of-flight 실험에서 multi-trapping에 의한 이동도로 이해할 수 있다. 그러므로 이동도가 감소한 것은 밴드 테일의 폭이 넓어져 전자의 트랩 시간이 길어지기 때문이다. 그리고 정공의 이동도는 급냉 및 빛 조사 후 증가하였으며, 일정한 온도 이상의 고온에서는 증가폭의 감소가 전자의 이동도 보다는 정공의 이동도에서 더 크게 나타난다. 이것은 전자에 비해 정공이 쉽게 트랩되기 때문에 나타나는 현상이라 생각된다.

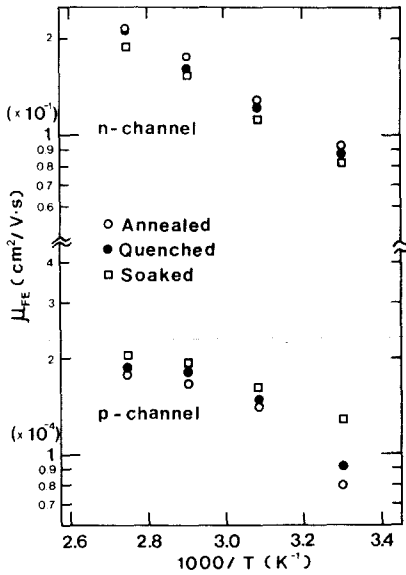


그림 8. 측정온도에 따른 전자 및 정공의 전계효과 이동도

Fig. 8. Temperature dependence of the hole and electron field effect mobility.

IV. 결 론

- 1) 소오스와 드레인 전극에 n⁺층이 있으면 n⁺층이 없는 경우에 비하여 전자의 주입이 잘 일어나 전자채널의 드레인 전류는 증가하나, 정공채널에 의한 전류는 감소한다.
- 2) 게이트에 음의 전압을 인가했을 때에 드레인 전압에 따라서 드레인 전류가 크게 변화되는 현상은 n⁺실리콘 -p형 실리콘 -n⁺실리콘의 구조에서 전자와 정공의 주입(injection)에 의한 전류로 설명된다.
- 3) Ambipolar 트랜지스터에서 게이트 바이어스를 장시간 인가해 주면, 전자채널에 의한 전류는 감소하고 정공채널에 의한 전류는 증가하였다. 이것은 게이트 바이어스에 의해 active dopants가 증가하여 실리콘 bulk의 페르미 준위가 가전자 대쪽으로 이동하기 때문이다.
- 4) 게이트 바이어스 인가 시간에 따른 드레인 전류는 stretched-exponential로 감소한다. 이는 전자 축적층에 의해 생기는 땀글링 본드 밀도의 변화가 수소의 확산과 동일한 시간 의존성을 갖는다는 것을 의미한다.
- 5) 빛 조사후에 정공채널에 의한 드레인 전류는 증

가하였으며, 이것은 빛 조사에 의해 땀글링 본드의 증가뿐만 아니라 도우핑 효율이 증가하였기 때문이다.

참 고 문 헌

- [1] M. Stutzmann, W.B. Jackson, and C.C. Tsai, "Light-induced defects in hydrogenated amorphous silicon: a systematic study," *Phys. Rev. B*, vol. 32, pp. 23-47, 1985.
- [2] J. Jang, S.C. Park, S.C. Kim, and C. Lee, "Increase of doping efficiency by light soaking in boron-doped hydrogenated amorphous silicon," *Appl. Phys. Lett.*, vol. 51, pp. 1804-1806, 1987.
- [3] M.J. Powell, C. van Berkel, I.D. French, and D.H. Nicholls, "Bias dependence of instability mechanisms in amorphous silicon thin-film transistors," *Appl. Phys. Lett.*, vol. 51, pp. 1242-1244, 1987.
- [4] M. Hack and W. den Boer, "A comparison of single- and double-carrier injection in amorphous silicon alloys," *J. Appl. Phys.*, vol. 58, pp. 1554-1561, 1985.
- [5] C. van Berkel and M.J. Powell, "Resolution of amorphous silicon thin-film transistor instability mechanisms using ambipolar transistors," *Appl. Phys. Lett.*, vol. 51, pp. 1094-1096, 1987.
- [6] D.V. Lang, J.D. Cohen, and J.P. Harbison, "Observation of a reversible field-induced doping effect in hydrogenated amorphous silicon," *Appl. Rev. Lett.*, vol. 48, pp. 421-424, 1982.
- [7] W.B. Jackson and J. Kakalios, "Evidence for hydrogen motion in annealing of light-induced metastable defects in hydrogenated amorphous silicon," *Phys. Rev. B*, vol. 37, pp. 1020-1023, 1988.
- [8] W.B. Jackson and M. D. Mayer, "Creation of near-interfaced defects in hydrogenated amorphous silicon-silicon nitride heterojunction: The role of hydrogen," *Phys. Rev. B*, vol. 36, pp. 6217-6220, 1987.
- [9] J. Kakalios, R.A. Street, and W.B. Jackson, "Stretched-Exponential Relaxation Arising from Dispersive Diffusion in Amorphous Silicon," *Phys. Rev. Lett.*, vol. 59, pp. 1037-1040, 1987.
- [10] R.A. Street, C.C. Tsai, J. Kakalios and W.B. Jackson, "Hydrogen diffusion in Amorphous

- silicon," *Phil. Mag. B*, vol. 56, pp. 305-320, 1987.
- [11] J. Jang and S.C. Kim, "Anomalous substrate and annealing temperature dependencies of heavily boron-doped hydrogenated amorphous silicon," *J. Appl. Phys.*, vol. 61, pp. 2092-2095, 1987.
- [12] M.J. Powell, B.C. Easton, and D.H. Nicholls, "Annealing and light induced changes in the field effect conductance of amorphous silicon," *J. Appl. Phys.*, vol. 53, pp. 5068-5078, 1982.
- [13] D.L. Staebler and C.R. Wronski, "Optically induced conductivity changes in discharge-produced hydrogenated amorphous silicon," *J. Appl. Phys.*, vol. 51, pp. 3262-3268, 1980.
- [14] J. Jang and Y.S. Lee, "Effect of boron incorporation on the light-induced effect in amorphous silicon solar cells," *Appl. Phys. Lett.*, vol. 52, pp. 1401-1403, 1988.
- [15] D.V. Tsu, G. Lucovsky, and M.J. Mantini, "Local atomic structure in thin films of silicon nitride and silicon diimide produced by remote plasma-enhanced chemical vapor deposition," *Phys. Rev. B*, vol. 33, pp. 7069-7076. *

 著 者 紹 介

秋 惠 容 (準會員) 第26卷 第3號 參照
 현재 경희대학교 대학원 물
 리학과 석사과정

張 震 (正會員) 第26卷 第3號 參照
 현재 경희대학교 물리학과
 부교수