

HP/Apollo의 퍼스널 슈퍼워크스테이션 DN

양 금 업*

■ 시스템 개요

HP의 HP/Apollo 시리즈 10000 TX(Visualization System)는 고성능 RISC 그래픽을 사용한 최초의 워크스테이션으로서, 아폴로의 Multiprocessing PRISM 아키텍처와 강력한 3D 그래픽 엔진을 채택하고 있어, 시스템의 성능과 Image Quality, Openness 및 Flexibility를 높여줌으로써, 타 제품에 비해 탁월한 성능과 기능을 제공하고 있으며, 사용자의 투자에 대한 효과를 확실히 높여주고 있다.

10000 TX의 그래픽 엔진은 RISC CPU와 완전히 통합되어 있으므로, 과거에 사용하던 방식인 제한된 성능의 전용 파이프 라인을 사용하지 않고 있다. 따라서 DN 10000TX 사용자들은 성능에 지장을 주지 않고도, PHIGS와 같은 산업표준의 소프트웨어 패키지를 사용하여 그래픽 응용소프트웨어를 만들어 내거나 작동시킬 수 있게 되었다.

시리즈 10000 TX는 RISC 그래픽 디자인을 사용함으로써 워크스테이션 성능의 새로운 이정표를 세웠다. 시리즈 10000 TX는 백만이 넘는 3-D Vector와 초당 1백만개의 벡터를 처리할 수 있는 성능을 보유하고 있다. 또한 CPU를 4개까지 연결할 수 있으므로, 사용자가 필요로 하는 고도의 그래픽 성능과 연산 능력을 동시에 활용할 수 있게 되었다.

또한 단일 사이클 실행(Single-cycle Execution)

이나 Rich Parallelism, 고속의 사이클 타임, Microcode 를 사용하지 않는 등의 RISC 개념이 3-D 그래픽에 적용되어 초당 3천 2백만 Pixel 이상의 Shading 성능을 보여주고 있다.

예를 들어, CPU 하나인 시리즈 10010 TX는 DEC VAX 11/780의 44배의 결과를 산출해내며, CPU 4개인 시리즈 10040 TX는 176배의 결과를 낼 수 있다. 따라서 시리즈 10000 TX는 워크스테이션의 영역을 넘어선 특출한 시스템으로 인정받고 있으며, 복잡하고 까다로운 응용소프트웨어를 사용하는데 가장 적합하고 이상적인 시스템이다.

■ HP / Apollo의 PRISM 아키텍처

기술이 진보됨에 따라 더욱 향상된 구조의 컴퓨터 아키텍처가 속속 출현하고 있다. 그러나 어떤 아키텍처가 더 우수한가라는 질문에는 한마디로 대답하기 어렵다. 이는 업무의 성격에 따라 다른데, 대부분의 사용자들은 이런 점을 고려하지 않고 항상 자신이 익숙한 아키텍처만을 고집하려는 경향이 있다.

마이크로 프로세서를 평가하려면 우선 컴퓨터 설계의 근원적인 측면과 기술적인 면 경제적인 면 등 여러면에서 얼마나 합리적인가를 분석해야 한다. 여기에 소개하는 아폴로의 PRISM(Parallel Reduced Instruction Set Multiprocessor)아키텍처는 그 이름에서 알 수 있는 바와 같이, 병렬처리

*SHP - Workstation Marketing부

와 RISC 아키텍처와 멀티프로세서 등을 복합하여 만든 슈퍼 컴퓨터급의 마이크로 프로세서로 그래픽 기능이 다양하고 사용하기 쉽다는 장점을 가지고 있는데, 1988년 아폴로 시리즈 10000 Personal Super Workstation이 처음으로 시장에 소개되었다.

일반적으로 슈퍼컴퓨터급의 마이크로 프로세서 아키텍처는 Vector처리를 기본으로 하는 병렬처리 구조이나, PRISM 아키텍처는 Scalar 처리와 국부적인 병렬처리 구조(Local Parallelism)를 동시에 갖고 있다. 그 이유는, Vector처리 구조는 병렬처리 구조의 성능을 최대한으로 발휘하기 위해 특별히 고안된 컴파일러를 사용하고 있는데, Vectorizing의 특성때문에 실제로는 대부분의 응용소프트웨어의 약 20퍼센트만이 이 Vectorizing의 효과를 본다는 것을 경험으로 알고 있기 때문이다.(Adam's Law)

또한 PRISM 아키텍처는 마이크로 프로세서뿐만 아니라 균형있는 성능을 발휘하기 위해 Total 시스템적 접근방법(Software 포함)을 채택하고 있다.

■ PRISM 아키텍처의 주요 기능

PRISM 아키텍처는 모든 기능요소(프로세서의 처리속도, Operating System, 컴파일러 등)가 초고속의 기능을 발휘하도록 유기적으로 결합되어 있는데, 그 주요 기능을 살펴보면 다음과 같다.

- 멀티프로세서 아키텍처: CPU를 4개까지 확장할 수 있으므로 사용자의 업무에 맞는 처리능력을 제공할 수 있다.
- 고성능 RISC CPU: 처리능력의 극대화를 위하여 RISC CPU가 갖춰야 할 주요 기능인 Single Cycle Load/Store, 명령어(Fixed-Length Instruction), Delayed Branching 등을 최첨단 반도체 기술로 만들어 놓았다.
- 강화된 부동소수점 연산능력: 각 CPU마다 슈퍼 컴퓨터급의 성능을 가진 부동소수점 연산장치(FPU)를 보유하고 있다.
- Dual Cache: 업무처리 능력을 극대화하기 위해 64KB의 Data Cache와 128KB의 Instruction Cache Memory가 각 CPU마다 내장되어 있다.

- 64비트 데이터 패스: 명령주기를 최소화하고, IEEE 754의 부동소수점 연산을 하나의 명령주기(Single Cycle: 단위주기)내에 수행할 수 있도록 워크스테이션으로서는 최초로 64-Bit의 데이터 패스(Data Path)를 채택하였다.
- 고속의 시스템 버스: CPU와 메모리 및 여러 프로세서간의 데이터는 64-Bit의 데이터 경로를 통하여 초당 150MB가 전송된다. 따라서 복잡한 업무에서 요구되는 고속의 자료처리가 가능하다.
- 명령의 병렬처리: 확장된 64-Bit의 데이터 경로로는 IP(Integer Processor)와 FPU명령을 동시에 수행할 수 있게 해주며, 최대 3가지의 명령을 병렬로 처리할 수 있게 해주므로 시스템의 처리속도가 매우 높다.
- 데이터플로우 컴파일러: 하드웨어의 국부적인 병렬처리 기능을 최대한으로 활용하기 위해서는 명령의 흐름을 적절히 통제할 필요가 있는데, 이를 위해 자료흐름 분석 기법을 적용할 컴파일러가 이용된다.
- 대용량 주기억장치 최대 704MB의 주기억장치가 16가지 방식으로 분할되어 멀티프로세서 아키텍처에 필요한 고속 I/O를 지원한다.
- 가상 메모리: 공유의 가상 메모리는 여러 프로그램의 공통의 가상 메모리 영역을 제공함으로써 하나의 프로세서에서 다른 프로세서로 작업이관이 가능하게 해주며, 서로 다른 프로세서에서 운영되는 프로그램간에도 자료를 공유할 수 있게 해준다.
- 산업 표준 버스: IBM PC/AT Compatible Bus와 VME Bus가 있으므로 표준이 되는 모든 주변기기를 접속해서 사용할 수 있다.
- 고성능 보조 기억장치: 최대 4대까지 가능한 5-1/4 inch ESDI 디스크 장치는 18GB의 자체 보유 기억용량을 갖는다. 또한 Disk Stripping 방식이 데이터 처리 및 전송능력을 신속하게 해준다.

■ CPU 아키텍처

전통적인 CISC(Complex Instruction Set Com-

puter) 컴퓨터가 Micro Code를 사용하는데 반해 RISC 명령은 하드웨어에 직접 이식되어 있으므로 하나의 명령을 수행하는데 필요한 명령번역 과정이 생략되어 처리속도가 가속화된다. 또한 순간적인 명령을 여러개의 경로로 분할(Pipelining)하여 동시에 처리하는 병렬처리도 가능하다.

RISC 개념중에서 PRISM이 적용된 것은, 파이프라인의 흐름을 원활하게 하기 위한 단순화된 명령형태인 Fixed Length Instruction과 분기명령 대상이 완전히 호출될 때까지 바로 다음 명령을 수행하여 파이프라인의 재충전에 필요한 시간을 제거해주는 Delayed Branching, 모든 명령을 하나의 명령주기내에 수행해주는 Single Cycle Execution 등이다.

전통적인 접근방식과 현저히 다른점은 정수 처리장치 (IP)와 부동소수점 처리장치(FPU)가 매 중앙장치마다 결합되어 있는 점이다. 물론 이 두가지 처리장치는 각각 독립적으로 작동하지만, 초기화 시간을 단축시키고 응답속도를 높이기 위해 서로 밀접하게 통합되어 있으며 동시에 작동할 수 있도록 설계되어 있다.

근본적으로, FPU와 IP가 밀접한 관계를 갖게 됨으로써 부동소수점 Coprocessor를 사용함으로써 발생하던 Overhead 문제가 제거되었다는 점이다.

IP가 VLSI RISC 방식으로 설계된 1.5Micron의 Semicustom CMOS인 반면, FPU는 최고속의 부동소수점 처리를 가능하게 한 Custom ECL 기법을 사용한 별개의 ALU와 곱셈기로 구성된 Semicustom CMOS Register File을 갖고 있다. 이와같이 함으로써 부동소수점 나누기와 평방근, 정수의 나누기 계산을 제외한 모든 명령을 단위주기 내에 수행할 수 있게 되었다.

각 CPU는 명령과 데이터를 위한 각각의 전용 Cache를 갖는다. 따라서 IP와 FPU는 매주기마다 명령전용 Cache로부터 각각 64-Bit의 명령을 동시에 받아 수행할 수 있다. 독립된 데이터 Cache는 명령호출과 Load/Store의 혼란을 방지할 뿐 아니라 Load/Store명령을 단위주기에 수행할 수 있도록 한다.

▣ 데이터 플로우 분석에 의한 획기적인 성능 향상

컴퓨터는 컴파일러가 얼마나 강력하게 설계되느냐에 따라 그 성능이 좌우된다. 특히 RISC 아키텍처의 특성을 충분히 발휘하려면 처리되는 데이터의 배치와 명령의 흐름을 잘 통제하지 않으면 안된다. 이러한 관점에서 자료의 흐름을 분석하고 적절한 명령을 선택하거나 최적화하는 등의 새로운 기능을 가진 PRISM 아키텍처의 자료흐름 컴파일러를 고차해본다.

이와같이 종래의 컴파일러가 5단계로 구분되는데 비해 PRISM의 자료흐름 컴파일러는 고유의 병렬처리 아키텍처를 이용하기 위해 새로운 5단계를 더 추가하였다.

(표)

전통적인 컴파일러	데이터 플로우 컴파일러
Parser	Parser
Optimizer	Optimizer
Instruction Selection	Instruction Selection
	Flowgraph Analysis*
	Dataflow Analysis*
Optimizer	Optimizer
	Scheduler*
	Register Allocation*
	Optimizer*
Object Code Generation	Object Code Generation

이 자료흐름 분석기법을 PRISM의 병렬처리 아키텍처에 적용하면 컴파일러가 만들어내는 수행 모듈이 매우 효율적으로 수행된다. 이는 곱셈 및 정수 계산을 같은 명령주기가 수행하므로, 종래의 방법에 비해 내부 반복시행 명령을 3배까지 감소시킬 수 있게 된다.

자료흐름 컴파일러의 핵심기능은 스케줄링이다. 이 기능은 하드웨어의 각 명령주기에 명령수행순서를 정해줌으로써 최대의 성능을 발휘하도록 하는 것이다. 이 작업은 Source Code를 “자료흐름도(Data Flow Graph)”로 전황하여 주요 수행경로를 찾아내고 그 하드웨어에 따른 주요경로를 스케줄링하는 것이다. 스케줄러는 명령이 수행되어야 할 가장 적절한 시기를 확인할 수 있으므로, 프로세서의 요소를 최대한 유용하게 사용할 수 있게 해준다.

■대용량의 정보처리 기능을 가진 메모리 구조

여러개의 프로세서가 빠른 속도로 한꺼번에 요구하는 호출명령과 막대한 양의 I/O 정보 교류가 이루어지는 곳인 X-Bus의 정보처리는 병렬처리 메모리 아키텍처에 의해 지원된다. 이 병렬처리 아키텍처는 종래의 메모리 구조의 병목현상을 해소하고 SCRAM(Static Column RAM)을 이용하여 정보처리 능력을 높일 뿐만 아니라 고유의 쓰기버퍼(Write Buffer)를 관리하는 기능도 갖추고 있다.

(1) 처리속도를 빠르게하기 위한 설계

병렬처리 메모리 구조는 100-Nanosecond의 Static Column CMOS DRAM으로 구성된 4개의 모듈로 이루어져 있다. 각 모듈은 Interleaving 방식으로 개별적으로 통제되는 4개의 메모리 뱅크로 나누어진다. 이와같은 16개의 Interleaving 메모리 구조는 초당 150MB의 전송속도를 갖고 있으며 704 MB의 용량을 갖는다.

각 모듈의 Read/Write Queue의 제어는 전용의 CMOS 회로에 의해 수행된다. CMOS회로는 Read 명령이 수행되면 이를 감지하고 자동적으로 Queue의 맨 처음으로 이동시켜 메모리가 즉시 실행될 수 있도록 하며, 메모리의 Write Address를 계속 모니터링하여 Static Column 메모리의 장점을 발휘하도록 해준다.

(2) 고속의 Disk Stripping

디스크 스트라이핑은 하나의 파일을 일정단위로 쪼개어 여러개의 디스크에 분산시켜 여러개의 컨트롤러로 인출함으로써 초당 15MB의 정보를 처리할 수 있다.

■미래지향의 그래픽

3차원의 매끄러운 음영처리(Smooth Shaded Rendering)에서부터 컴퓨터로 설계된 복잡한 구조물의 3차원 애니메이션에 이르기까지, 대부분의 현대 첨단업무에는 엔지니어링과 설계된 결과물

표현하는데 필요한 빠른 속도의 이미지 생성이 매우 중요시된다.

PRISM 아키텍처의 그래픽 체계는 종래의 대규모 하드웨어에 사용되던 도형처리 파이프라인 대신 Pixel단위의 그래픽 기능만을 사용하는 간단하고도 단순화된 하드웨어를 이용하여 다양한 그래픽 기능을 구사한다. 이러한 그래픽 기능은 일반적으로 이용되는 Micro Code를 사용하지 않고, 매우 빠른 하드웨어를 이식하여 모든 번역 과정을 생략할 수 있도록 하였다.

상위 레벨의 그래픽 처리는 CPU에 의해 직접 수행된다. CPU로 그래픽 처리를 하면 도형처리의 파이프라인을 이용하는것보다 훨씬 신속하고 효과적이다. PRISM 아키텍처에서는 슈퍼컴퓨터급의 성능을 갖고있는 CPU를 4개까지 장착할 수 있으므로, CPU는 일반 프로그램의 운용 뿐만 아니라 그래픽 처리에도 이용된다.

(1) 고속 그래픽 체계

초고속의 RISC 도형엔진은 Interleave 방식의 Frame Buffer와 밀접한 연관을 갖는 기능요소로서, 소규모의 Pixel 합성기능이 VLSI에 직접 이식되어 CPU보다 2배나 빠른 속도로 작용한다. 이 고속 그래픽 체계는 X-Bus를 통해 CPU와 연결된 가상주변장치(Virtual Device)로써, 각 프로그램은 이 그래픽 엔진에 대한 Exclusive한 소유권을 갖는다.

(2) 다기능 Frame Buffer

Frame Buffer 메모리에는 40-Bit와 80-Bit Plane의 두가지가 있다. 이 Buffer는 프로그램에 따라 적절히 그 구성이 결정되며, 매우 복잡한 3차원의 그래픽 업무를 연산위주의 업무처럼 쉽게 처리할 수 있게 해준다.

(3) Scan Path 테크놀로지

1970년 IBM이 처음 개발하여 Mainframe에 적용하브로서 대단히 높은 신뢰를 받아왔던 스캔 패스 기법이 PRISM 아키텍처에 적용되었다. 스캔패스 기법은 4만여개의 게이트와 256개의

핀을 가진 고밀도 VLSI Chip의 내부를 “관찰”할 수 있게 해준다. 입력기능을 적용하여 Chip내에 자료를 부입, 출력테스트를 함으로서 Chop의 상태와 정상가동 여부를 알 수 있다.

(4) Testing Chain

PRISM의 반도체 Chip들은 스캔패스 기능이 있으므로 하나의 고리로 형성되며, 완벽에 가까운 분석기능을 가진 내장 테스트 회로를 갖고 있다.

또한 스캔패스 전용으로 모토롤라의 M68020이 탑재되어 있으며, 각 Board에 SCR(Scan Control Resource)가 있어 Chip의 고장을 판별할 수 있다. 각 Board와 M68020 Chip사이의 통신은 별도의 전용 Bus가 이용되어 스캔패스 테스트로 인한 장애요인을 줄여준다.

(5) Scan Path의 잇점

이와같은 서비스 프로세서 아키텍처가 갖는 장점으로는 원격진단과 네트워크를 통한 원격 Debugging, 시스템 조건설정 뿐 아니라 일련번호, Revision, 특정 Chip의 형태 등을 결정할 수 있는 등 여러가지가 있다.

■ 관련 응용 소프트웨어

MACE(Mechanical Computer Aided Engineering) 분야의 우수한 응용 소프트웨어인 PDA Engineering사의 PATRAN과 SDRC사의 I-DEAS가 아폴로의 신제품 시리즈 10000 Personal Super Workstation에 운용된다.

PATRAN은 급형 디자인과 유한요소 해결을 동시에 해결해주는 시스템으로, Conceptual Design 과 Geometry Modeling과 분석, Composite Analysis, Thermal Analysis, Solid Modeling 등에 사용된다. PATRAN은 또한 진보된 상호작용 그래픽 기능과 기하학을 기초로 한 강력한 Language 를 갖추고 있어, 유한요소 Modeling 을 하는 엔지니어들이 어떠한 형태의 선이나 면, 입체라도 연속적으로 그려낼 수 있게 해준다.

PDA사는 “아폴로의 시리즈 10000과 PATRAN 이 결합함으로써, 엔지니어들이 그들의 Engine-

ering Environment에서 슈퍼컴퓨터의 성능과 우수한 그래픽 MCAE 시스템을 사용할 수 있게 되었다. 슈퍼컴퓨터의 성능과 워크스테이션의 기능을 모두 갖추고 있는 시리즈 10000에서 PATRAN 소프트웨어를 사용하는 엔지니어들은 다른 엔지니어들과는 비교도 안될 만한 성과를 거둘 수 있을 것이다.”고 말한다.

SDRC사의 I-DEAS는 복잡한 Mechanical 제품의 디자인이나 분석 및 테스트에 사용되는 완벽한 MCAE시스템이다. I-DEAS(Integrated Design Engineering Analysis Software)는 제품생산에 소요되는 개발시간과 비용을 크게 줄여줄 뿐 아니라 생산에 앞서 사용자들이 그 설계를 최대한 활용할 수 있게 해줌으로써 제품의 질을 월등히 높여주고 있다.

이 시스템은 급형이나 유한요소의 Modeling, 분석, Computer-Aided Testing, Drafting 및 생산에 필요한 통합된 소프트웨어 모듈을 제공함으로써 전 제품 개발과정을 완벽하게 지원해준다. 또한 I-DEAS는 Open Architecture에 기초해 있으므로, 기존의 CAD/CAM 시스템들과 쉽게 Interface가 될 뿐 아니라 사용자들이 자체 개발한 소프트웨어와도 통합이 가능하다.

SDRC는 아폴로의 NCS(Network Computing System)를 채택하고 있는데, NCS는 Compute-Intensive Design과 분석업무를 네트워크를 통해 전문기종에 분산시켜주는 역할을 한다. 또한 아폴로 워크스테이션을 사용하는 엔지니어들이 아폴로의 Open Dialogue를 사용하여 여러 기종에 분산되어 있는 I-DEAS 소프트웨어를 쉽게 사용, 분배, 관리할 수 있다.

따라서 PATRAN과 I-DEAS 같은 복잡한 응용 소프트웨어에는 시리즈 10000 Personal Super-Computer가 가장 적합한 시스템이며, 시리즈 10000의 성능과 다양성을 Engineering Environment에 도입함으로써, 최초로 Modeling 과 분석업무를 한꺼번에 처리할 수 있게 되었다. 이는 예전에는 크고 고가인 Mainframe에서 Batch Processing으로 수행되었던 작업이다.

PDA와 SDRC이외에도 Compuflo와 HKS(Hibbitt, Karisson & Sorensen Inc.), MARC

Analysis에서도 시리즈 10000에 사용가능한 MCAE 응용소프트웨어를 발표했다.

Compuflo사의 FLOTRAN은 Fluid Dynamics 문제를 해결하는 크고 복잡한 Fluid Model을 개발해내는 시스템이다. 아폴로의 시리즈 10000은 자체의 높은 성능을 이용하여 Fluid 문제를 해결하는데 필요한 대형기종을 효율적으로 지원해준다.

HKS사의 ABAQUS는 Linear/Nonlinear 응용소프트웨어를 위한 유한 요소해석 프로그램으로, 시리즈 10000은 ABAQUS가 지명해 낸 복잡한 엔지니어링 문제를 능숙하게 해결해 낼 것으로 인정받고 있다.

MARC Analysis사의 유한 요소해석 소프트웨어인 MARC는 Nonlinear한 문제를 해결할 수 있는 최초의 범용 프로그램이다. MARC사는 계속적으

HP / Apollo 엔지니어링 워크스테이션 및 Multi-User System 비교표

	X-Terminal	Series 400	Series 700	DN10000TX	Series 800
	Desktop	Desktop Deskside	Desktop Deskside	Deskside	Multi-user or Server
최대 MIPS	2	26	76	176	100
최대 System Memory	9MB	128MB	192MB	704MB	768MB
최대 Disk 용량		4.6GB	49GB	18GB	85.76GB

로 제품개발에 주력한 결과, Forming Process를 Modeling할 뿐 아니라 가장 힘든 구조/설계 분석에 관한 문제를 해결할 수 있게 되었다.

이상의 우수한 응용소프트웨어들이 활용될 수 있는 시리즈 10000은 슈퍼 컴퓨터급의 성능을 개인이 사용할 수 있게 된 최초의 시스템으로, 가격대 성능비에 있어서 획기적인 발전을 보인 제품이다. RISC PRISM 아키텍처를 채택하고 있는 아폴로의 시리즈 10000은 산업계의 몇가지 혁신을 일으켰는데, 최초로 64-Bit 아키텍처와 Parallel Instruction Dispatch/Execution, 진보된 Compiler Technology, Multiprocessing기능 및 강력한 RISC-Based Instruction Set을 실현한 제품이다.

HP는 시리즈 DN 10000이외에도 여러 모델을 선보이고 있는데, 모토롤라의 26MIPS의 성능을 갖춘 68030 또는 68040의 Micro-processor를 채택한 HP Apollo Series 400이 있다.

이외에, 60여종의 다양한 엔지니어링 워크스테이션과 100MIPS의 메인프레임급 컴퓨터(HP9000 Model 780)가 있으며 최근에는 57MIPS에서 76MIPS의 성능을 자랑하는 Series 700 PA-RISC 워크스테이션 3기종을 보유하게 되었으며, 조만간 삼성전자를 통하여 저가형 RISC 워크스테이션을 선보일 예정이다.