

Thick Film Hybrid IC 설계 및 공정

金 相 萬

丹菴産業(株)電子技術研究所 先任研究員

요 약

본 글은 완성된 circuit를 thick-film hybrid IC화 하기 위하여 고려하여야 할 사항인 설계의 기본개념, 기판 재질의 소개 및 특성, 도체, 저항, 유전체 paste를 소개하고 제조 기술 분야에서는 기본공정인 인쇄, 소성, 트리밍, packaging에 대하여 기술하였다.

I. 서 론

오늘날의 전자산업은 반도체 디바이스의 다기능, 저전력, 고속작동, 소형, 경량화하면서 발전되어 왔다.

회로의 hybrid화는 오늘날 고도기술이 지향하고 있는 소형화와 고신뢰화 할 수 있는 가장 합리적인 방법이다.

Hybrid의 설계기술은 최종적으로는 크기와 부피, 무게 및 가격을 최소화 시키는 것을 목표로 하고 있으며 그 특징 및 장단점, 구성재질을 충분히 이해하여야만이 성공적인 hybrid화를 이룰 수 있을 것이다.

II. Hybrid의 개요

Hybrid IC는 하나의 package로 이루어진 복합회로로서 절연기판(주로 알루미늄이나)상에 후막 또는 박막 회로와 monolithic IC, TR, diode 등의 능동소자 및 capacitor, inductor등의 수동소자가 결합된 것을 말하며 이중 후막(thick film)회로는 도체, 저항체, 유전체용 paste를 설계된 pattern에 따라 기판위에 screen 인쇄하고 건조 및 소성을 거쳐 형성한다.

원래 hybrid IC는 회로의 monolithic IC화의 전단계로서 사용되었으나 현재는 monolithic IC로는 실현하기 어려운 회로를 실현하는데 사용되고 있으며 그

특징은 다음과 같다.

- 대전력, 고내압성 특성이 좋다
- 고밀도화, 소형, 경량화가 가능
- 저항의 고정도 및 작은 T.C.R
- 고주파 특성이 좋다
- Function trim으로 정밀기능 가능
- 짧은 개발기간과 저개발비
- Module화로 사용이 용이
- 고신뢰성
- 회로의 knowhow 보호

Hybrid IC의 응용분야는 가전용, 산업용 군사용등 거의 전 분야에 응용되고 있으며 국내에서는 특히 통신분야에서 많이 쓰여지고 있다.

III. 설계의 기본 개념

완성된 회로가 과연 후막 hybrid IC화에 적합한 지 여부를 판단하기 위하여 필요한 각 구성소자의 특징 및 실용화된 기술로의 가능 범위 및 특히 고려하여야 할 사항에 대하여 설명한다.

1. 도체

주로 palladium silver paste로 screen 인쇄후 소성하여 구성한다. Line의 폭 및 space의 resolution은 $150\mu\text{m}$ 정도이나 일반적으로는 $300\sim 400\mu\text{m}$ 를 사용한다. 또한 fine line, through-hole, multilayer도 가능하며 반도체 die를 기판상에 직접 attach 및 wire bonding할 수도 있다.

도체에서 문제되는 것은 conductivity로 주로 사용되는 Pd-Ag인 경우는 resistivity가 $20\sim 30\text{mohm per square}$ 로 선간 저항이 문제되는 경우는 사용할 수 없으며 resistivity가 낮은(수 mohm per square)

paste 를 사용하여야 한다.

2. 저항

저항도 도체의 마찬가지로 ceramic 기판위에 저항 paste를 인쇄, 소성하여 구성한다.

그림 1에서 저항의 폭을 W, 길이를 L, 두께를 T, 물체의 고유저항은 $\sigma(\Omega/cm)$ 라고 하면 길이방향으로의 저항 R은

$$R = \frac{\text{고유저항} \times \text{길이}}{\text{단면적}} = \frac{\sigma L}{TW}$$

여기서 σ/T 를 sheet resistivity(σ_s)로 정의하면,

$$R = \sigma_s \times (L/W) = \sigma_s \times \text{Number of Squares}$$

Sheet resistivity의 단위는 ohm per square로 폭과 길이의 비율이 1:1인 경우에 얻어지는 저항값이다.

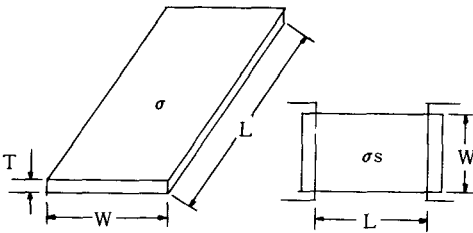


그림 1. Sheet resistivity

실제 thick film resistor는 trim에 의해 원하는 저항값으로 조정하기 때문에 일반적인 carbon resistor의 표준 저항이 아니라도 가능한 저항값을 얻을 수 있다. 이러한 특징 때문에 thick film resistor network을 제작할 수 있으며 회로적으로 resistor간의 matching tol.가 문제되는 경우 우수한 특성을 발휘할 수 있다.

또한 thick film resistor는 고압 및 고저항(zigzag pattern), 내 낙뢰용에 큰 장점을 가지고 있다.

표 1은 thick film resistor의 전기적 특성의 가능 범위를 나타내었다.

3. 능동소자

일반적으로 능동소자는 SMD type의 소자를 사용한다. 근래에는 많은 종류의 device가 SMD type으로 개발되어 있으며 package type은 표 2에 나타내

표 1. Thick film res.의 전기적 특성

전기적 특성		범 위
Res. Range	STD	10Ω-5MΩ
	Special	0.5Ω-199MΩ
Initial Tol.	STD	±1%
	Special	±0.25%
Ratio Tol.	STD	±0.5%
	Special	±0.1%
T. C. R	STD	< ±250ppm
	Special	< ±50ppm
Max. Power Rating		600mW/mm ²

표 2. SMD package type

종 류	Package Type
I. C.	SOIC, PLCC, LCC, QFP
T. R.	SOT-23, SOT-89, SOT-143, MP-3
Diode	SOT-23, MELF

었다.

또한 SMD type이 아닌 discrete 부품도 lead를 forming하여 표면실장이 가능하게 하여 사용될 수 있어 능동소자에 대한 제한은 크게 없는 편이다.

그 외에 semiconductor die를 그대로 사용하여 chip & wire할 수 있으며 flip chip을 사용하면 실장 밀도를 높일 수 있다.

4. 수동소자

Capacitor의 경우 disk, mylar, film capacitor가 사용될 수도 있으나 일반적으로 multilayer ceramic chip capacitor나 chip형 tantalum capacitor가 널리 사용되나 용량의 제한을 받아 MLC인 경우 수 pF에서 0.56μF/50V, tantalum인 경우 0.1μF에서 100μF/6.3V, 47μF/16V 까지 가능하나 대용량, 고내압인 경우는 크기 및 가격이 문제가 되므로 hybrid 외부에 구성하는 것이 바람직하다.

Inductor인 경우도 SMD type의 inductor를 사용하며 1μH에서 470μH까지 가능하다.

그외 trimmer capacitor, potentiometer 등 SMD type의 부품은 모두 크기에 제한이 없다면 실장가능하다.

IV. 기판의 재질 및 특성

Thick film hybrid의 기판은 alumina, beryllia, magnesia, thoria, zirconia, 또는 이들 재질의 혼합체로서의 ceramic 재질을 사용한다. 그 중 주로 사용되는 재질은 94%~96% alumina로 전기적, 물리적 성질이 우수하다. Seatite, fosterite 재질은 alumina 보다 낮은 dielectric constant를 가지고 있어 가끔 사용되나 열전도도 및 강도가 낮은 결점이 있다.

Power-용 hybrid에서는 열 발산이 문제되므로 열전도도가 alumina보다 약 8배가 큰 beryllia(BeO)가 사용되나 가격이 고가이고 power나 vapor가 인체에 유독하여 특별한 주의가 요구된다.

근래에는 BeO의 이러한 단점 때문에 열전도도가 우수한 aluminum nitride(AIN)기판이 개발되어 이 재질에 맞는 paste가 개발 진행중이며 일부 업체에

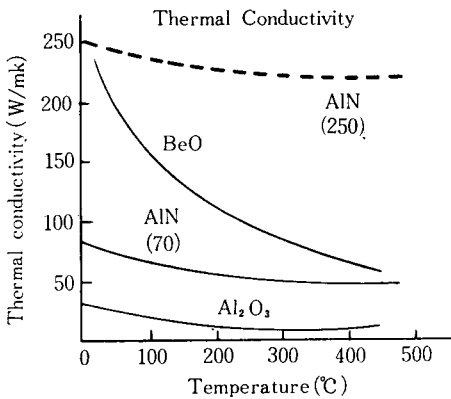


그림 2. Ceramic substrate의 온도 대 열전도도

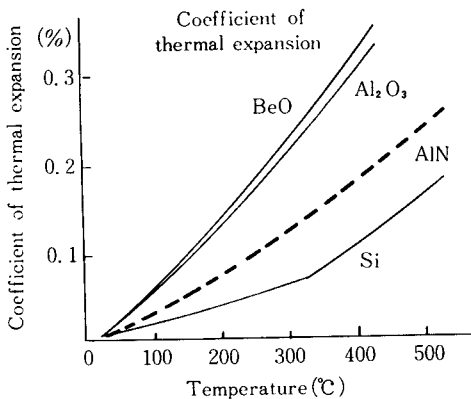


그림 3. Ceramic substrate의 온도 대 열팽창계수

서는 시판되고 있다. 그림 2와 그림 3은 ceramic 기판의 열전도도와 열팽창계수를 비교한 그림이다.

표 3은 thick film 기판의 특성을 나타낸 표이다.

표 3. Thick film 기판의 특성

특 성	96% Al ₂ O ₃	99.5% Al ₂ O ₃	99.5% BeO
유전상수 (1MHz)	9.3	9.9	6.9
(1GHz)	9.2	9.8	6.8
유전내압 (V/mil)	210	220	230
유전손실 (1MHz)	0.0003	0.0001	0.0002
(1GHz)	0.0009	0.0004	0.0003
열전도도 (W/cm-K, 25°C)	0.351	0.367	2.5
열팽창계수 (25~300°C)	6.4ppm	6.6ppm	7.5ppm
고유저항 (Ω/cm)	10 ¹⁴	10 ¹⁴	10 ¹⁴

V. Thick Film Paste

Thick film paste는 기본적으로 functional phase, binder, vehicle로 구성되어 인쇄, 건조, 소성후 그 특성을 나타낸다. 그림 4는 각종 paste의 구성 성분과 소성시의 변화를 나타낸 그림이다.

Functional phase는 metal이나 도전성 metal oxide 혹은 절연성 metal oxide이며 소성후에 기판상에 남아 전기적 특성을 나타낸다. Binder는 기판과 function phase를 결합시켜 주는 역할을 하며 glass, oxide

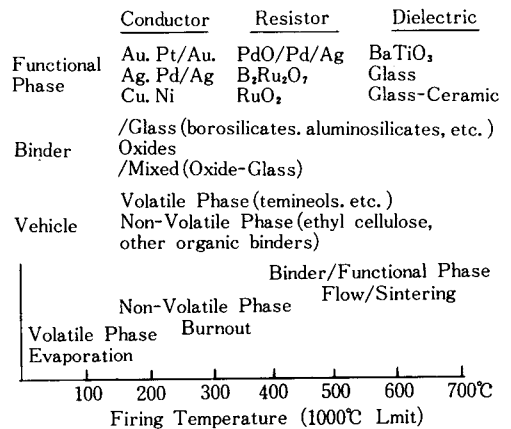


그림 4. Thick film paste의 구성성분과 소성공정

혹은 glass와 oxide의 혼합물을 사용한다. Vehicle 은 paste의 인쇄성을 부여하며 건조후 증발되는 solvent류와 burn out되는 polymer와 organic solvent로 구성된다.

Paste의 일반적인 구성을 살펴보고 도체, 저항체, 유전체 순으로 그 특징을 알아본다.

1. 도체

먼저 도체의 기능을 소개하고 도체의 종류와 그 특징에 대하여 기술한다.

Thick film에서 사용되는 도체의 기능은 다음과 같다.

- 회로의 상호 접속
- 저항과의 termination
- Component의 solder pad
- Thick film capacitor의 electrodes
- 양면 사용시의 through-hole
- 반도체 die attachment 및 wire bonding pad

도체의 소재는 도체의 기능에 적합한 소재를 선택하는 것이 중요하며 다음과 같은 종류의 소재가 사용된다.

1) Silver (Ag)

Silver는 도체중 가장 경제적인 소재다. 또한 좋은 adhesion과 납땀성을 가지고 있으며 공정이 손쉬운 소재다.

그러나 강한 silver migration과 solder leaching 성으로 Ag 단독으로 쓰이는 예는 많지 않다.

2) Gold (Au)

Gold는 주로 반도체 die의 eutectic bond 및 wire bonding에 흔히 쓰여진다.

또한 전기 전도도가 좋고 신뢰도가 좋아 군사용 hybrid에 쓰여지나 고가이고 soldering에는 부적합한 단점을 가지고 있다.

3) Palladium silver (Pd-Ag)

Pd-Ag는 thick film에서 가장 많이 쓰여지고 있다. 특성이 우수하여 좋은 substrate adhesion, solderability, solder leach resistance를 갖고 있으며 가격도 낮은 편이다.

그러나 silver의 함량에 따라 silver migration 문제를 가지고 있으며 전기 전도도가 큰 편이다.

4) Pd-Au & Pt-Au

Gold에 palladium 혹은 platinum을 첨가하면 좋은 solderability를 얻을 수 있으며 wire bonding 특성도 유지하게 된다. 그러나 가격면에서는 Au와 비슷하며

전기전도도는 Au나 Pd-Ag보다 떨어지게 된다.

5) Copper

전기전도도, adhesion, solderability 모두 우수하며 가격면에서도 경제적이나 소성시 nitrogen 분위기에서 소성 되어져야 하며 소성후에도 공기중에서 쉽게 산화되기 때문에 nitrogen gas내에서 보관되어져야 하는 단점이 있으나 우수한 전기적 성질 때문에 copper paste의 개발이 적극적으로 이루어지고 있다.

표 4 와 5에 각 paste의 전기적 특성과 용도에 대하여 설명하였다.

표 4. Conductor 특성 비교표

	Gold	Palladium silver	Palladium gold	Platinum gold
Typical sheet resistivity (Ω /square)	0.005	0.03	0.05	0.05
Solderability	No	Excellent	Excellent	Excellent
Wire bond-ability	Excellent	Poor	Good	Good
Die bond-ability	Excellent	No	Good	Good
Cost	High	Low	High	High

표 5. Conductor의 기본 용도 비교

Material	Most common areas of application
Gold	All except 9, 13, 14
Palladium silver	All except 9, 10, 11
Palladium gold	All except 1, 10, 11, 14
Platinum gold	All except 1, 10, 11, 14

Application area codes:

- | | |
|---------------------------|------------------------|
| 1. Microwave stripline | 8. Top capacitor plate |
| 2. Resistor termination | 9. Switch contact |
| 3. Bottom conductor layer | 10. Wire bond |
| 4. Any conductor layer | 11. Die bond |
| 5. Multilayer conductor | 12. Ground plane |
| 6. Crossover conductor | 13. Solderable |
| 7. Bottom capacitor plate | 14. Very low cost |

2. 저항체

Thick film resistor는 다음과 같은 성질이 요구되어진다.

- 저항범위가 넓은 것
- 기판이나 접속도체와 상호 결합력이 있을 것

- T. C. R이 낮을 것
- 저항사이의 T. C. R tracking이 작을 것
- V. C. R이 낮을 것
- 환경에 대한 저항 변화율이 적을 것
- 짐을 발생이 적을 것
- Blending이 가능할 것

이상과 같은 특성이 저항체에 요구되어 최초에는 palladium, palladium oxide, silver가 사용되었으나 소성 온도에 민감한 단점 때문에 근래에는 ruthenium oxide가 사용되어 지고 있다. 산화물은 매우 안정적이고 소성시 화학적 변화없이 산화, 환원되기 때문에 좋은 T. C. R과 공정에 민감하지 않은 특성을 얻을 수가 있다.

또한 전기적 특성 및 신뢰성이 우수하여 최근의 resistor paste의 주류를 이루고 있다.

3. 유전체

Dielectric은 다음 3가지로 분류 사용되어 진다. 첫째 multilayer나 crossover의 절연용으로 쓰여지며 이때는 glass/ceramic 혼합물의 낮은 dielectric constant(K) paste가 사용된다. 둘째로 thick film capacitor에 쓰이며 이때는 high-K의 paste가 사용된다. High-K dielectric paste는 barium titanate에 T. C. C를 낮추기 위해 storontium, calcium, tin 혹은 zirconium oxide를 첨가하여 제작된다. 셋째로 회로보호를 위한 overglaze로 다른 종류의 thick film paste와는 달리 소성온도 400°C~500°C에서 사용되는 melting point가 낮은 glass가 사용되며 색상을 내기 위하여 metal oxide pigment가 첨가된다.

VI. 제조공정

Thick film 제조 공정의 대략적인 흐름도는 그림5에 나타낸 바와 같다. 좀 더 구체적인 공정별 단계와 개념을 설명하겠다.

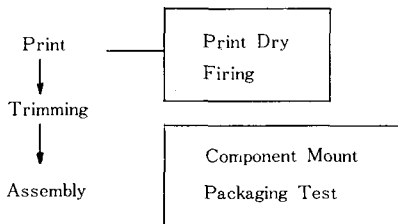


그림 5. Thick film hybrid IC 기본 공정도

1. Print

Thick film 제조 기술의 중추적인 요소는 screen print이다. 각종 pattern을 가진 screen을 통하여 기판위에 원하는 종류의 paste를 순서적으로 print한다. Dry 공정에서는 paste 속에 포함된 유기용매(solvent) 성분이 증발하고 firing 공정에서는 각 paste가 일정한 미세 조직이 새로이 형성됨으로써 conductor또는 resistor 등으로서 전기적 특성을 나타내게 된다.

1) 세부공정순서

그림 6의 flow chart와 같은 순서로 인쇄공정이 진행된다. Resistor는 sheet의 종류가 3가지인 경우를 예를 들었다.

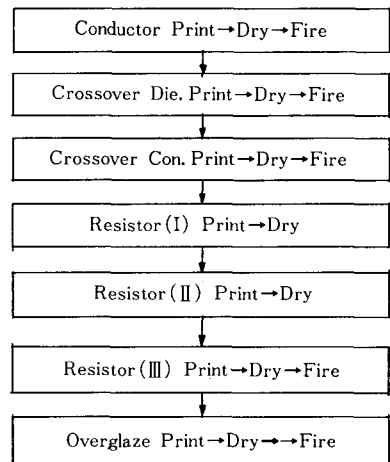


그림 6. 인쇄 공정의 세부 흐름도

위에서 보인 예는 전형적인 공정순서의 일례이다. HIC에서 고집적 기법으로 쓰이고 있는 through hole 또는 multilayer (다층기판) 등의 제조 공정은 상당히 복잡하다.

간단히 소개하면 through hole은 미리 hole이 뚫여있는 기판에 인쇄시 vaccum으로 paste를 흡입하여 앞, 뒷면을 서로 연결하는 기법으로 기판의 back side를 이용하여 crossover를 없앨 수 있어 유리하다.

Multilayer는 회로를 다층으로 쌓아 집적도를 높이는 기법으로서 각 층마다 절연층을 올리고 그 위에 conductor 및 resistor를 구성한다.

2) Screen print

Screen printer의 기본요소와 printing 되는 원리를 그림 7에 cycle로 나타내 보였다. 그러면 print를 잘 하기 위한 변수를 알아보자.

첫째로 mask 조건이 좋아야 한다. Mask는 stain-less steel mesh에 emulsion막이 형성되어 있는 데 mesh count와 장력, emulsion 두께 등이 중요한 변수가 된다.

둘째로는 printer의 operation 조건이 좋아야 한다. Squeegee의 speed 및 pressure, snap off distance 등이 결정적 요인들이다. 여러 변수들을 잘 조화 시킴으로써 최상의 print 상태를 얻어낼 수가 있다.

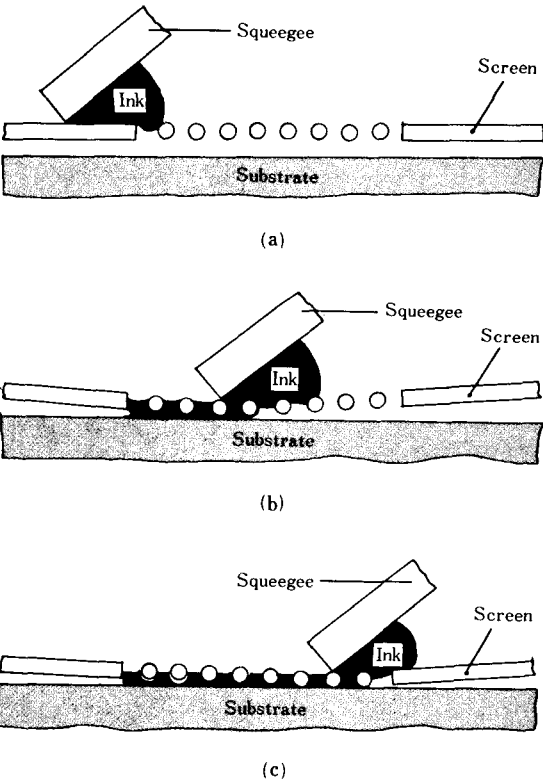


그림 7. Screen printing cycle

(1) Conductor print

Thick film의 line 폭은 일반적으로 250~400 μ m를 사용하나 fine line 기법을 사용할 시는 Pd-Ag인 경우 125~150 μ m 까지 가능하다. Conductor thickness는

dry 상태에서 25 μ m를 표준으로 삼는다. 얇으면 line resistance가 커지고 soldering시에 leaching(도체성분이 없어짐)이 발생할 염려가 있다.

(2) Resistor print

저항값을 변경시키는 요소는 저항의 두께, 폭, 길이와 paste의 Jar value 등이 있는데 두께를 제외한 모든 조건은 설계시에 이미 결정되었으므로 print 공정에서는 resistor 두께만 조절함으로써 목표치를 얻어낸다. Print 공정에서의 목표치는 정격 저항값보다 다소 낮은 값으로 한다. Trim 공정에서 정격값으로 교정한다.

(3) Dielectric print

RF가 아닌 회로에서 dielectric은 절연물질로 사용이 되는데 crossover 용으로 사용될 때는 2~3회 인쇄하여 절연층을 두껍게 하여야 하며 보호막으로 사용될 때는 적정두께로 얇게 인쇄를 한다.

3) Dry process

Print된 상태에서 수분 동안 leveling을 행하고 125 $^{\circ}$ C~150 $^{\circ}$ C에서 약 10분간 dry를 시킨다. 이 때 paste내에 함유된 thinner 등이 휘발되어 건조된다.

4) Firing process

이 공정은 print된 paste가 실제로 전기적 특성을 나타내는 중요한 공정이다. 그림 8은 funace(소성로)의 profile이다. 이 condition은 저항값에 결정적이므로 일정하게 유지시켜야 한다. 공정시간은 60분 혹은 30분으로 850 $^{\circ}$ C에서 10분간 유지하는 것이 대단히 중요하다. 보호막 유전체만은 500 $^{\circ}$ C를 peak temperature로 한다.

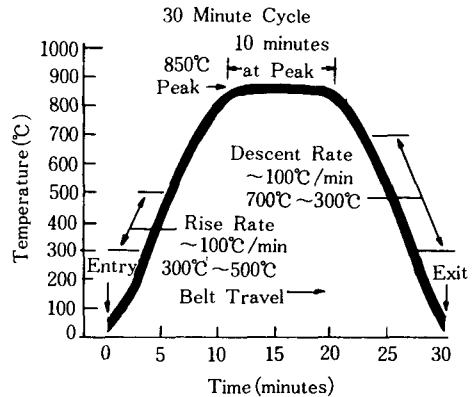


그림 8. Firing profile

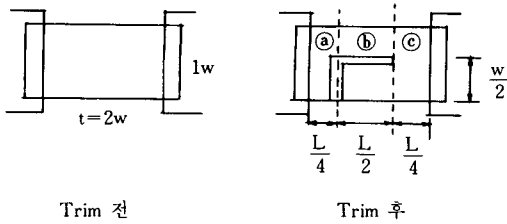


그림 9. Trimming의 원리

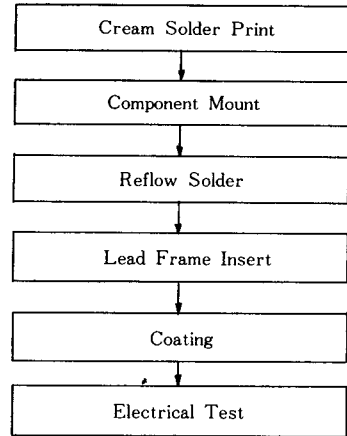


그림 11. Assembly flow chart

2. Trim

Print 공정에서 저항 두께를 일정하게 유지시키는 데는 한계가 있기 때문에 정밀 오차를 만족시킬 수가 없다. 그러므로 인쇄는 정격값보다 다소 낮게 하여서 trimming 공정에서 일정한 값으로 교정시키는 방법을 택한다.

1) Trimming의 원리

그림 9에서 보는 바와 같이 폭이 길이에 비해 상대적으로 작아지므로 저항값(R)이 커지는 원리이다.

2) Trimming의 종류

기능적으로 분류해 보면 규정된 저항값만 맞추는 passive trim과 전기적 특성을 일정하게 나오도록 관련 저항을 맞추는 active trim(function trim)이 있다. Cutting 형태에 따라 분류를 보면 그림10과 같은 대표적인 trimming 방법이 있다.

Trimming에 사용되는 장비의 종류는 laser trimmer와 ceramic 분말을 분사시켜 저항을 깎는 abrasive trimmer가 있는데 speed와 응용이 많은 laser trimmer가 주로 사용된다.

3. Assembly Process

Printed substrate에 개별 부품을 붙이고 packaging 하는 공정으로서 세부 공정 흐름도는 그림11과 같다.

1) Cream solder print

Printed substrate pattern mask로 cream solder를 print 한다.

2) Component mount

Solder가 print된 pad위에 discrete component를 mounting 한다.

3) Reflow solder

230°C hot plate 위를 reflow 시킴으로써 conductor와 component가 전기적으로 연결이 된다.

4) Lead insert

Lead frame을 insert한 후 납조에 담겨 pad와 lead를 연결한다.

5) Coating

HIC는 외관에 따라 SIP와 DIP로 구분되는데 SIP 경우가 일반적이다. DIP type은 주로 case molding하는 경우가 많다.

6) Electrical test

최종 제작된 HIC의 electrical function이 specification을 만족하는 지를 검사한다.

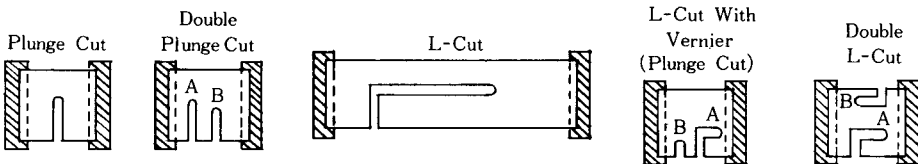


그림 10. Laser trim cutting 형태

Ⅶ. 맺 음 말


이상과 같이 thick film hybrid IC의 전반적인 사항에 대하여 알아보았으나 부족한 면이 많이 있으리라 생각된다.

회로의 hybrid화는 회로의 특성, 크기, 개발기간, 신뢰도, 생산원가등을 고려하여 결정하여야 만이 성공적인 결과를 가져올 수 있을 것이다.

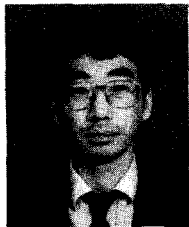
Hybrid의 앞으로의 전망은 고밀도, 다기능화의 추세에 따라 multilayer 및 chip & wire의 채택, 마이크로프로세서, 각종 센서, 광 관련 소자와의 결합 및 LSI, converter 등의 내장에 의한 디지털화를 추진하

여야 할 것이며 이와같은 요구를 실현하기 위해 고도의 제조기술 확립, 제조장치의 개발 및 개선, 공정의 자동화 및 생산 시스템의 고도화가 이루어져야 할 것이다.

參 考 文 獻

- [1] P.J. Holmes, "Handbook of Thick Film Technology," Electrochemical Publications, 1976.
- [2] Roydn D. Jones, "Hybrid Circuit Design and Manufacture," Marcel Dekker, Inc. 

筆 者 紹 介



金 相 萬

1958年 5月 11日生

1981年 인하대학교 전자공학과 졸업

1982年 6月~현재 (주)단암산업 연구소 선임연구원

주관심분야 : Hybrid를 이용한 DC-DC Converter 개발