

마이크로 프로세서를 사용한 3상 VVVF 인버터에 관한 연구

(A Study on Microprocessor-Based 3-Phase VVVF Inverter)

韓 上 洙,* 金 在 浩,** 崔 宇 勝*

(Sang Soo Han, Jae Ho Kim, and Woo Seung Choi)

要 約

실시간에서 펄스폭 계산이 간단하고 마이크로프로세서에 적합한 VVVF 인버터구동용 3상 SPWM 신호 발생에 관한 기하학적 알고리즘을 제시하였다. 시스템 하드웨어는 인버터회로와 3상 SPWM 신호 발생회로로 구성되었으며 인버터회로는 6개의 TR과 6개의 Fly-wheel 다이오드로 구성된 3상 Full-bridge 인버터이며 신호발생회로는 Z-80A CPU, EPROM, CTC, PIO로 구성된 마이크로프로세서이다. 또한 인버터 출력의 주파수 및 전압 제어방식에 관하여 연구하였다.

Abstract

The geometrical algorithm for generating a 3-phase SPWM signal for VVVF (Variable Voltage, Variable Frequency) inverter drives is proposed.

In this techniques, it is suitable for micro-processor based implementation since the pulsewidths are computable in real time from simple analytic expressions. System hardware consists of the inverter circuit and the 3-phase SPWM signal generating circuit.

The inverter circuit is a 3-phase full bridge inverter consisting of six transistors and six fly-wheel diodes. 3-phase SPWM signal generating circuit is single board micro-processor consisting of Z-80A CPU, EPROM, CTC, PIO. The method of controlling VVVF at the inverter output is discussed here.

I. 서 론

오늘날 PWM(pulse-width modulation) 인버터는 LSI 기술과 전력TR의 발달에 따라 UPS 및 속도제어용 AC구동 시스템에 많이 응용되고 있으며 연구되고 있다. 속도제어용 AC구동시스템에 이용되는 PWM 인버터는 제어조건에 따라 모우터 철심의 자기포화 현상을 피하기 위하여 전압과 주파수를 동시에 제어하

는 VVVF(variable voltage, variable frequency) 제어 방식으로 출력 전압과 주파수의 비를 일정하게 유지시켜야 한다.^{[1][2]} VVVF의 3상출력을 얻기 위한 PWM 기술은 마이크로프로세서를 이용함으로써 하드웨어적으로 시스템의 간략화 및 제어기능의 다양화가 가능해졌다.^{[3][4]}

전통적인 SPWM(sinusoidal pulse-width modulation) 방법은 3상 정현파와 3각파를 비교하여 두파의 교차점에서 Thyristor나 TR를 스위칭하는 방법으로 스위칭시 발생하는 고조파 성분에 의하여 출력이 비정현적이며 시스템 효율이 나쁘게 된다.^[5] 이러한 고조파성분을 감소시키기 위하여 Newton-Raphson의 "Numerical technique"을 이용하여 스위칭패턴을 미리 계산하고 Look-up table 방식을 이용한 마이크로 컴퓨터 제어 방식에 대하여 많이 연구되어오고 있으

*正會員, 暎園專門大學 事務自動化工科
(Dept. of O. A., Kyeongwon College)

**正會員, 暎園專門大學 電氣科
(Dept. of Elec. Eng., Kyeongwon College)

接受日字: 1990年 3月 19日

(※ 본 연구는 89년도 문교부 학술연구 조성비에 의하여 연구되었음.)

나 이러한 방식은 강력한 대수능력을 갖는 마이크로 컴퓨터와 큰메모리용량이 필요하게 된다.¹⁾⁶⁾⁷⁾

본 논문에서는 VVVF용 3상 SPWM에 관한 새로운 기하학적 알고리즘을 제시하였고 범용 마이크로 프로세서 Z-80으로 시스템을 구현시킴으로서 종전의 방식보다 계산이 간단하고 메모리 용량을 크게 줄임으로서 realtime response가 좋고 resolution이 우수한 VVVF 인버터에 관하여 연구하였다.

II. 기하학적 SPWM 알고리즘

전통적인 SPWM방식은 정현파와 3각파를 비교하여 그 교차점에서 인버터 구동회로를 스위칭하는 방식으로 정현파의 주파수를 f_r , 3각파의 주파수를 f_c 라하면 정현파 1주기 동안의 PWM펄스의 수는 다음과 같다.

$$P = f_c / f_r \tag{1}$$

여기서, $p = 9 + (K - 1) \cdot 6$, $K = 1, 2, \dots, n$: 정수 p 값을 식(1)과 같이 설정하는 이유는 다음과 같다.

i) 그림 1 과 같이 Negative-half cycle 동안 발생하는 PWM펄스열은 Positive-half cycle 동안의 PWM펄스열에 대하여 역대칭 관계가 있기때문에 Positive-half cycle 동안의 펄스폭을 계산하여 간단히 천이시킴으로서 정현파 1주기 동안의 PWM펄스폭은 구해진다.

ii) 3상 PWM펄스열은 i)에서 얻어진 단상 PWM펄스열을 $2K + 1$ 개씩 천이시킴으로서 쉽게 구할 수 있다.

따라서 3상 PWM펄스폭은 위에서 설명한 바와 같

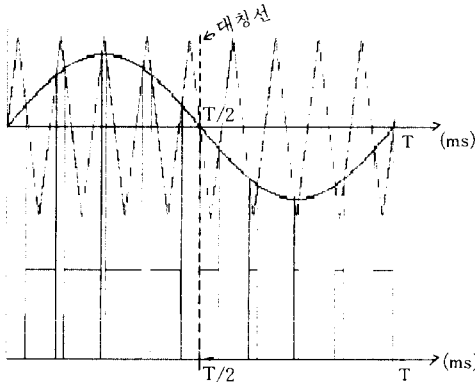


그림 1. 단상 SPWM의 시뮬레이션 결과(K=1, p=9)
Fig. 1. The simulation result of the single phase SPWM. (K=1, p=9)

이 단상 PWM의 Positive-half cycle동안의 펄스폭을 간단히 천이시킴으로서 구할 수 있음으로 소프트웨어적으로 간략하여지고 그에따른 프로세서의 응답시간을 감소시킴으로서 모우터의 폐회로 속도제어용으로 확장이 가능하며 실시간 처리응답(Real-time response)가 향상된다.

그림 1 은 $K=1, p=9$ 일때 단상 SPWM의 시뮬레이션 결과를 보여준다.

1. Positive-half cycle 동안의 PWM펄스

만약 1주기동안의 펄스의 수 $p = f_c / f_r \gg 1$ 즉 $f_c \gg f_r$ 이라면 그림 2 와같이 두교차점 사이가 Piece-wise linear하다고 할 수 있다.

$$\text{그림2에서 } \triangle FRO \cong \triangle OR'G \text{이다} \tag{2}$$

SPWM펄스폭 $\triangle T'$ 와 기하학적 방법에 의한 펄스폭 $\triangle T$ 사이의 오차 E는 다음과 같다.

$$E = [2\overline{OR} - \overline{OD} - \overline{OE}] \cos \theta \tag{3}$$

식(3)에서 오차 E는 $f_c \gg f_r$ 이면 $\overline{OD} \cong \overline{OR}$, $\overline{OE} \cong \overline{OR}$ 가 됨으로 오차 $E \cong 0$ 가 된다. 따라서

$$\triangle T' \cong \triangle T \tag{4}$$

또한 $\triangle AFO \sim \triangle ABK$ 임으로

$$\frac{1}{2} \triangle T_k : \frac{1}{2} T = (A - A_k) : A \tag{5}$$

여기서, A : 3각파의 크기

A_k : 3각파의 중점에서의 정현파의 표본치 따라서 펄스폭 $\triangle T_k$ 는 식(5)와 같다.

$$\triangle T_k = T(1 - A_k/A) \tag{6}$$

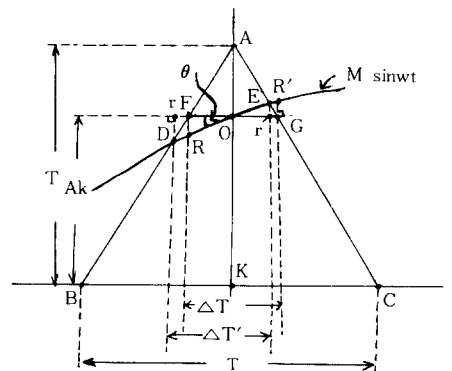


그림 2. 기하학적 SPWM 방법
Fig. 2. Geometrical SPWM method.

여기서, $T = (2fr \cdot P)^{-1} = 1/fc$

$k = 1, \dots, (p/2+1)$ 의 정수치

식(6)에서 $A_k \cong A$ 이면 펄스폭 $\Delta T_k \cong 0$ 가 되고 $A_k \cong 0$ 이면 $\Delta T_k \cong T$ 가 된다.

식(6)를 변조율 (Modulation index) M_k 을 이용하여 일 반화시키면 다음과 같다.

$$\Delta T_k = T(1 - M_k) \tag{7}$$

여기서 $M_k = A_k/A$

따라서 SPWM의 펄스폭은 변조율 M 에 의하여 가변 된다. 또한 Positive-half cycle 동안 K 번째 SPWM 펄스는 다음식으로 주어진다.

$$PT_i = \frac{1}{2fr \cdot P} \left[1 + \frac{M_k + M_{k+1}}{2} \right] \tag{8}$$

여기서 $i = 1, \dots, K-1$ 의 정수

2. Negative-half cycle 동안의 PWM 펄스

Negative-half cycle 동안의 k 번째 SPWM 펄스폭은 PT_i 의 역 (inverse) 파형과 같기 때문에 다음식(9)와 같이 주어진다.

$$NT_i = T(1 - M_k)$$

$$= \frac{1}{2fr \cdot p} (1 - M_k) \tag{9}$$

식(8), (9)에서 정현파 1주 동안의 SPWM 펄스열은 다음의 식으로 주어진다.

$$\Delta T = \sum_{k=1}^{p/2+1} T \left(1 + \frac{M_k + M_{k+1}}{2} \right) + \sum_{k=1}^{p/2+1} T(1 - M_k) \tag{10}$$

식(10)에서 펄스폭은 변조율 M_k 와 p 에 의하여 가변되며 인버터의 출력주파수는 3각파의 주기 T 를 가변 시킴으로서 가변시킬 수 있다.

3. 시뮬레이션 결과

그림 3은 전통적인 SPWM의 시뮬레이션 결과를 보여주며 표 1은 출력펄스파가 "High"에서 "Low," "Low"에서 "High"로 스위칭될 때 두 SPWM 파의 스위칭 지점을 나타낸다.

표 1에서 정현파의 반주기 ($T/2$)를 편의상 기울기가 큰부분 ($0 \sim \pi/3$, $2/3\pi \sim \pi$)과 기울기가 완만한 부분 ($\pi/3 \sim 2/3\pi$)으로 나누어 생각할때 정현파의 기울기

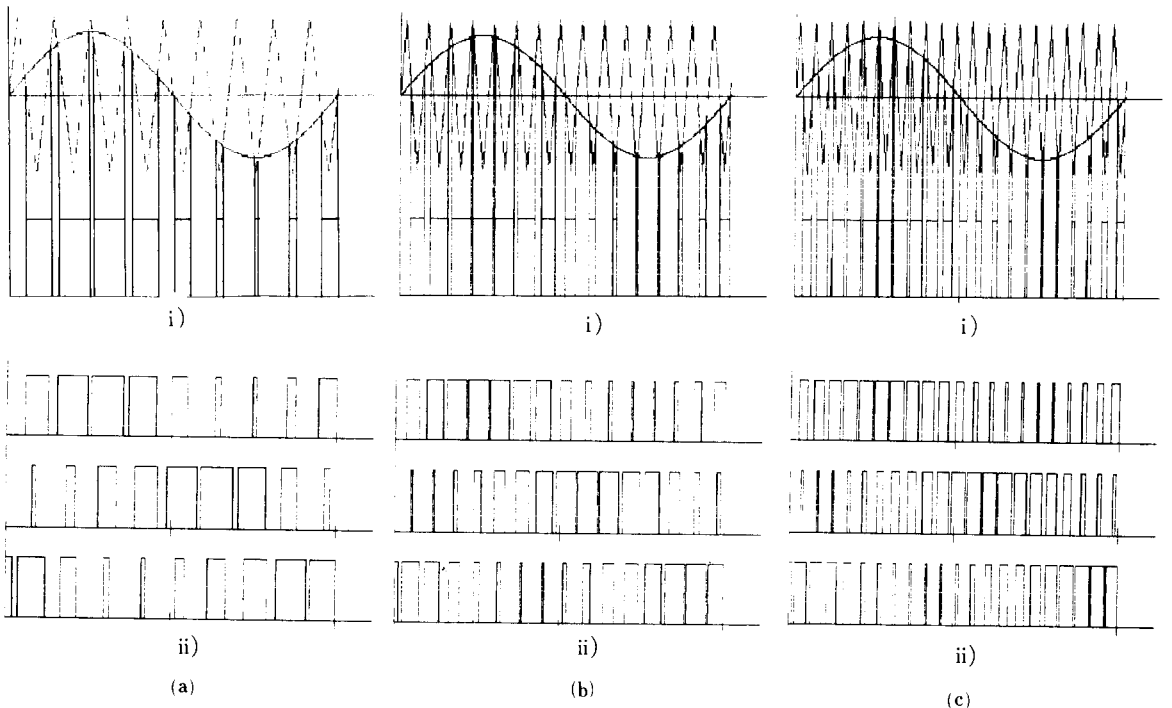


그림 3. (a) $p=9$ (b) $p=15$ (c) $p=21$ 일때 i) 전통적 SPWM ii) 기하학적 SPWM 방식의 시뮬레이션 결과

Fig. 3. The simulation results of i) the traditional SPWM method and ii) the geometrical 3-phase SPWM method for, (a) $p=9$, (b) $p=15$, (c) $p=21$.

표 1. 전통적 SPWM과 기하학적 SPWM의 스위칭 시점

Table 1. The switching point of the traditional SPWM and the geometrical SPWM.

p값	전통적 SPWM	기하학적 SPWM
p=9	0.30535 0.79927 0.93540 1.53579	0.34907 0.78788 0.95745 1.53377
	1.60735 2.20779 2.34387 2.83609	1.60782 2.21532 2.32254 2.84028
	3.13805 3.44873 3.93746 4.07709	3.14159 3.44290 3.96065 4.06787
	4.67403 4.74908 5.34602 5.48566	4.67536 4.74942 5.32574 5.49530
	5.97438 6.28507	5.93412 6.28319
	p=15	0.19364 0.45195 0.58285 0.90399
0.97904 1.33857 1.38395 1.75919		0.98494 1.33631 1.38648 1.75883
1.80457 2.16410 2.23915 2.56031		1.80164 2.16695 2.23128 2.56252
2.68598 2.94605 3.14328 3.33179		2.67347 2.94957 3.14159 3.33361
3.59884 3.72102 4.04567 4.11724		3.60971 3.72077 4.05190 4.11624
4.48029 4.52218 4.90094 4.94283		4.48155 5.52435 4.89679 4.94687
p=21	0.13954 0.31931 0.422 8 0.63347	0.14960 0.31684 0.43116 0.63211
	0.70852 0.94588 0.99824 1.25130	0.71429 0.94438 1.00041 1.25250
	1.29145 1.55499 1.58815 1.84820	1.29069 1.55567 1.58592 1.85354
	1.89183 2.14141 2.19726 2.43114	1.88646 2.14622 2.19217 2.43430
	2.50969 2.71740 2.82387 3.00016	2.50249 2.71876 2.81643 3.00091
	3.14328 3.28117 3.46095 3.56393	3.14159 3.28228 3.46676 3.56443
3.77513 3.85018 4.08756 4.13993	3.78069 3.84869 4.09101 4.13697	
4.39301 4.43316 4.69672 4.72639	4.39673 4.42965 4.69726 4.72752	
4.99344 5.03010 5.28668 5.33555	4.93249 5.03069 5.28277 5.33880	
5.57642 5.64798 5.85918 5.96565	5.56890 5.65108 5.85203 5.96635	
6.14194 6.28507	6.13359 6.28319	

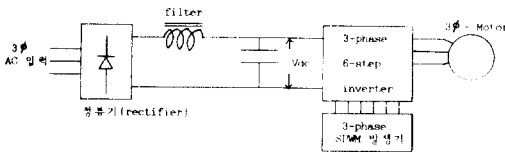


그림 4. VVVF 인버터의 시스템 계통도
Fig. 4. Block diagram of VVVF inverter.

가 완전한 부분에서 두 SPWM의 스위칭 시점은 거의 일치하지만 기울기가 큰 부분에서 p=9일 때 약간의 오차를 갖는다. 그러나 p=15, 21일 경우 두 SPWM의 스위칭 시점의 오차는 거의 무시할 정도로 작아져 거의 일치해짐을 알 수 있다.

III. 시스템 구성

그림 4는 VVVF 인버터의 시스템 계통도(System

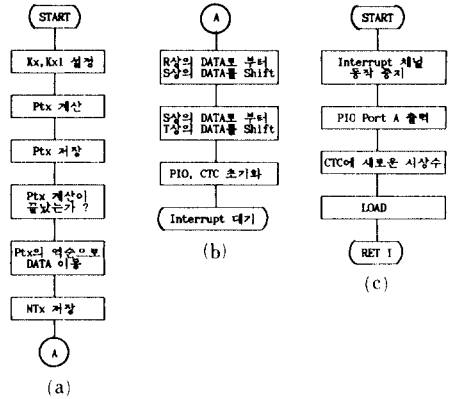


그림 5. 기하학적 SPWM 발생 흐름도
(a) 펄스폭 계산 루틴
(b) 3상 SPWM 발생루틴
(c) 인터럽트 루틴
Fig. 5. Flow chart for geometrical SPWM generation.
(a) pulsewidth calculation routine,
(b) 3-phase SPWM generation routine,
(c) interrupt routine.

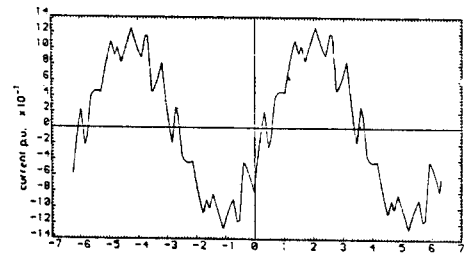


그림 6. M=0.8, p=9일 경우 전통적 3상 SPWM의 시뮬레이션 전류파형
Fig. 6. Simulated line current waveform of traditional 3-phase SPWM, M=0.8, p=9.

block diagram)이다. 60Hz 3상 전원은 다이오드로 구성된 정류기(Rectifier)를 통하여 전파정류된다. 이 정류파는 여파기(Filter)를 통하여 여파된후 맥동이 없는 일장전압을 유지하기 위하여 용량이 큰 전해 콘덴서에 충전시킨뒤 인버터 입력전압 \$V_{dc}\$로 주어진다. 인버터는 Voltage-source full bridge 인버터를 트랜지스터(BUT 13p)를 사용하여 구성하였으며 부하의 지연전류에 의한 스위칭 지연현상을 제거하기 위하여 Fly wheel 다이오드를 트랜지스터에 병렬로 접속시켰다. 3상 SPWM 발생기는 시스템 클럭이 4MHz인 마이크로프로세서 Z-80A CPU와 CTC,

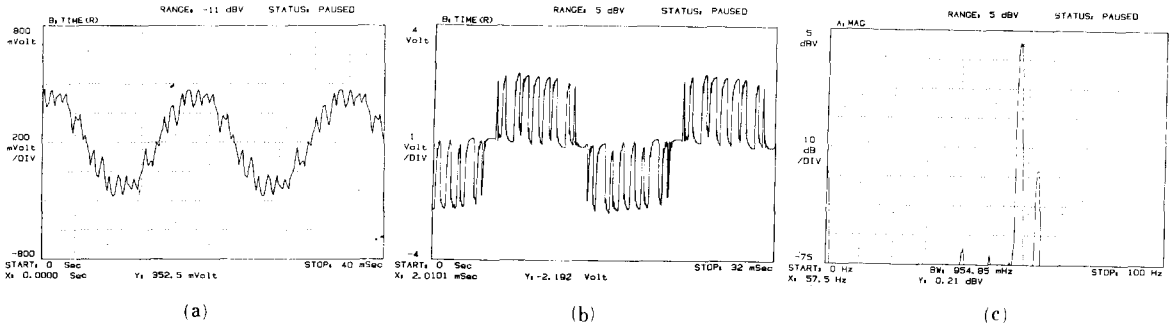


그림 7. $M=0.8, p=9$ 일 경우 SPWM의 실험 파형
 (a) 선 전류 (b) 선 전압 (c) 선 전압 스펙트럼

Fig. 7. Experimental SPWM waveform, $M=0.8, p=9$.
 (a) line current, (b) line voltage, (c) line voltage spectrum.

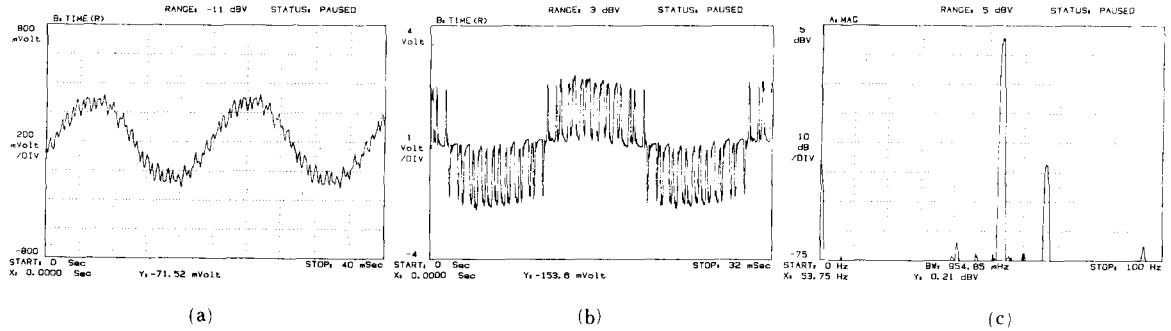


그림 8. $M=0.8, p=15$ 일 경우 SPWM의 실험 파형
 (a) 선 전류 (b) 선 전압 (c) 선 전압 스펙트럼

Fig. 8. Experimental SPWM waveform, $M=0.8, p=15$.
 (a) line current, (b) line voltage, (c) line voltage spectrum.

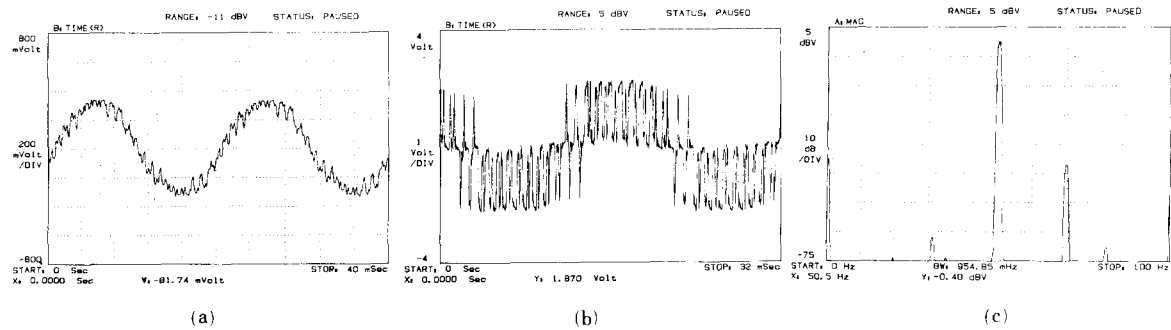


그림 9. $M=0.8, p=21$ 일 경우 SPWM의 실험 파형
 (a) 선 전류 (b) 선 전압 (c) 선 전압 스펙트럼

Fig. 9. Experimental SPWM waveform, $M=0.8, p=21$.
 (a) line current, (b) line voltage, (c) line voltage spectrum.

PIO, EPROM×1 로 구성하였으며 이때 CTC는 3채널 interrupt 제어기로 동작하여 각상의 트랜지스터 스위칭 시점을 제어한다.

그림 5는 기하학적 SPWM파를 발생시키기 위한 흐름도(Flow chart)이다.

IV. 실험 및 고찰

실험에 사용한 3상 인덕션모터는 4P 60W, 220(200)V인 파나소닉의 M9MC60G4Y이다.

그림 6은 변조율 $M=0.8$, $p=9$ 일 경우 전통적인 3상 SPWM 방식을 이용한 인덕션 모터의 임의의 상전류파형의 시뮬레이션 결과를 보여준다.

그림 7은 $M=0.8$, $p=9$ 일 경우, 그림 8은 $M=0.8$, $p=15$, 그림 9는 $M=0.8$, $p=21$ 일 경우 기하학적 3상 SPWM 방식에 의한 실험결과를 보여준다.

그림 6의 시뮬레이션 결과와 그림 7(a)의 실험결과를 비교하여보면 두 전류파형은 거의 일치함을 알 수 있다. 또한 그림 6과 그림 8(a), 그림 9(a)를 비교하여보면 p 값이 증가됨에 따라 출력파형의 resolution 이 향상됨을 알 수 있으며 스펙트럼 분석결과 그림 7(c)와 그림 8(c), 그림 9(c)에서 알 수 있듯이 $p=9$, $p=15$ 일 경우는 50~60Hz부근에 미소한 고주파성분이 존재하나 $p=21$ 일 경우는 거의 제거되었음을 알 수 있다. 따라서 p 를 증가시킴으로 인버터 출력의 고주파 성분에 의한 비정현성을 감소시킬 수 있다.

그림 10은 인버터의 출력 전압과 주파수와와의 관계를 나타낸다. 그림에 알 수 있듯이 인버터 출력전압은 50Hz이하에서는 선형적으로 증가하고 50Hz 이상에서는 일정한 전압을 유지하는 VVVF특성을 나타낸다. 인버터 출력의 VVVF제어 방법은 변조율 $M=0.8$, $p=9, 15, 21$ 로 일정하게 한 다음 출력 주파수를 CPU에 Key Board로 입력시키면 CPU는 계산처리 루우틴을 거쳐 CTC의 시상수를 변화시키게 된다. 따라서 인버터 출력 주파수는 변화되며 출력전압은 변조율(M)을 변화시켜 얻어진다.

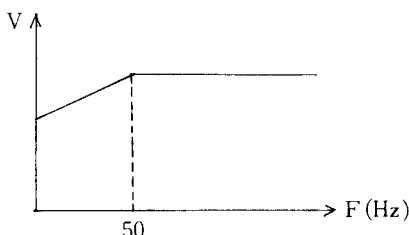


그림 10. 모터 제어용 전압과 주파수 법칙

Fig. 10. Voltage-frequency law for motor control.

V. 결 론

본 논문에서 제시한 기하학적 알고리즘에 의한 VVVF 인버터의 실험결과 다음과 같은 결론을 얻을 수 있다.

i) 마이크로프로세서를 이용하여 직접 SPWM 펄스파를 발생시킴으로서 전통적인 SPWM 방식에 비하여 하드웨어적 구성이 간단하며 Key Board에 의하여 전압과 주파수를 쉽게 가변시킬 수 있다.

ii) 식(8)에서 보듯이 스위칭패턴의 계산이 기존의 "Numerical technique" 방식에 비하여 간단하며 Positive-half cycle 동안의 스위칭 패턴을 간단히 천이시킴으로서 3상 SPWM스위칭 패턴을 구함으로써 소프트웨어적으로 간단하여지고 그에 따른 CPU의 처리 시간을 줄임으로서 모터 폐회로 속도제어용으로의 확장이 가능하며 실시간 처리응답(real-time response)이 향상된다.

iii) p 를 증가시킴에 따라 출력파형의 resolution 이 향상되며 고주파성분의 감소에 따른 출력의 비정현성을 감소시킬 수 있다.

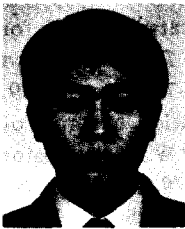
參 考 文 獻

- [1] V.V. Athani and S.M. Deshpande, "Microprocessor control of a three phase inverter in induction motor speed control system," in 6th IECI Ann. Conf, 1980.
- [2] S.B. Dewan and D.L. Duff. "Optimum design of an input commutated inverter for a.c. motor control," *IEEE Trans. Ind. Gen. Appl.*, vol. IGA-5. pp. 699-705. Dec. 1969.
- [3] L.C.P. Humblet "A realization example of a microprocessor driven P.W.M. transistor inverter," in Conf. Rec. 1979 IEE Electrical Variable-speed Drives, pp. 151-156.
- [4] H. Le-Huy, "A microprocessor-controlled pulsewidth modulated inverter," in Conf. Rec. 1978 IECI Industrial Applications of Microprocessor, pp. 223-226.
- [5] H.S. Patel and H.G. Hoff, "Generalised techniques of harmonic elimination and voltage control in thyristor inverters-Part-I, Harmonic Eliminations." *IEEE Trans. Industry Applications* vol. IA-9, pp. 310-317, May-June 1973.
- [6] S.R. Bowes and R.R. Clements, "Computer-aided design of PWM inverter systems," *IEE Proc.*, vol. 129. Pt.B, no. 1, January 1982, pp. 1-17.

[7] Bimal K. Bose and Hunt A. Sutherland," A High -Performance Pulsewidth Modulation for an Inverter-Fed Drive System Using a

Microcomputer," *IEEE Trans. on Industry Applications*, vol. IA-19, no. 2, March/April 1983.

著者紹介



韓 上 洙(正會員)

1960年 1月 9日生. 1983年 명지대학교 공대 전자공학과 졸업. 1985年 명지대학교 대학원 전자공학과 졸업(공학석사). 현재 경원전문대학 사무자동화과 전임강사. 주관심분야는 제어계측, 회로 및

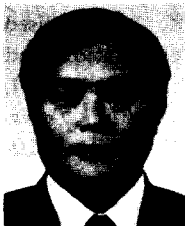
시스템 등임.



崔 宇 勝(正會員)

1955年 5月 14日生. 1977年 동국대학교 전자공학과(공학사). 1981年 동국대학교 대학원(공학석사). 1988年~현재 동국대학교 대학원(박사과정). 1981年~1987年 경원전문대학 전자계산과 조교수

1988年~현재 경원전문대학 사무자동화과 부교수. 주관심분야는 제어계측 등임.



金 在 浩(正會員)

1943年 11月 14日生. 1973年 명지대학교 공대 전기공학과 졸업. 1981年 건국대학교 대학원 전기공학과 졸업(공학석사). 1988年 건국대학교 대학원 전기공학과(공학박사). 현재 경원전문대학

전기과 교수. 주관심분야는 제어계측, 전기전자재료 등임.