

論文 90-27-5-12

LPE에 의한 GaInAs/InP PIN Photodiode의 제작 및 특성

(A Fabrication and Characterization of GaInAs/InP PIN Photodiode Grown by LPE)

朴贊勇*, 南銀洙*, 朴景鉉*, 金相培*, 朴文秀*, 李用卓*, 洪彰禧**

(Chan Yong Park, Eun Soo Nam, Kyung Hyun Park, Sang Bae Kim, Mun Soo Park,
Yong Tak Lee, and Tchang Hee Hong)

要 約

LPE로 성장한 $Ga_{0.47}In_{0.53}As/InP$ 를 이용하여 PIN photodiode(PD)를 제작하고 그 특성변수를 측정 및 분석하였다. PD 제작에 사용한 웨이퍼는 격자부정합도를 0.01% 이내로 조절하였으며, LPE 성장시 발생하는 잔류불순물 농도를 줄이기 위해 GaInAs melt를 수소분위기 및 675°C에서 20시간 baking한 후 (100)n-InP 기판에 성장하였다. 제작된 PD는 면적이 $10^{-4}cm^2$ 일 때 -5V 바이어스에서 암전류가 15nA 이하, 정전용량이 1pF 이하, 양자효율은 무반사 코팅을 하지 않은 상태에서 $1.3\mu m$ 파장에 대해 60%였다. 또 제작된 PD를 패키징하였을 때 961MHz의 주파수 응답 특성을 보였으며 565Mbps 광통신 시스템에 적용할 수 있음을 보였다.

Abstract

$Ga_{0.47}In_{0.53}As$ PIN photodiodes (PD) having various areas have been fabricated by liquid phase epitaxial techniques. Ternary melt has been baked out at 675°C in H_2 atmosphere for 20 hours before growth, which resulted in reduction of background carrier concentration of grown epi-layer. Also, lattice mismatch has been controlled within 0.01%. The room temperature performance of $10^{-4} cm^2$ area PIN PD at a bias voltage of -5V were: quantum efficiency(with no antireflection coating)=60% for $1.3\mu m$ light source, dark current $\leq 15nA$, and capacitance $\leq 1pF$. Frequency response measurement of packaged PIN PD has shown that cut-off frequency (f-3dB) was 961MHz. This PD has shown a good eye pattern when it was incorporated in a 565Mbps optical receiver.

I. 서 론

장파장영역에서 ($1.3\mu m$, $1.55\mu m$) 최저손실을 보이는 실리카 광섬유의 출현으로 광통신은 $1.3\mu m$ 및 $1.55\mu m$ 파장대의 발광소자 및 수광소자를 요구하게 되었다. 이 파장대역의 발광소자로는 $Ga_xIn_{1-x}As_yP_{1-y}$

계의 LD 및 LED가 개발되었고 수광소자로는 GeAPD(avalanche photodiode), $Ga_{0.47}In_{0.53}As$ (이하 GaInAs로 표기)PIN PD(photodiode) 및 APD 등이 개발되어 광통신 시스템에 응용되고 있다. $Ga_xIn_{1-x}As_yP_{1-y}$ 계는 x와 y값의 변화에 의해 격자상수 및 밴드갭을 변화시킬 수 있는데 InP에 격자정합을 이루기 위해서는 $y \approx 2.2x$ 의 비율로 변화하여야 하며^[1] 발광다이오드의 경우 $1.3\mu m$ 및 $1.55\mu m$ 의 빛이 발광될 수 있도록 x 및 y가 조절된다.^[2] 수광소자의 경우 초기에는 Ge이 장파장대의 광통신용 수광소자 제작에 사용되었다. 그러나 Ge은 물질특성상 누설전류가 GaInAs보다 크고, 간접천이형 밴드구조를 갖기 때문에 $1.55\mu m$ 에서 양자효율이 급격히 하락하는데

*正會員, 韓國電子通信研究所

(Electronics and Telecommunications Research Institute)

**正會員, 韓國海洋大學校 電子通信工學科

(Dept. of Elec. and Comm. Eng., Korea Maritime Univ.)

接受日字: 1990年 3月 19日

비해 GaInAs는 1.67 μm 까지 균일한 양자효율로 수광할 수 있어 수광소자 부분에서는 GaInAs가 Ge 보다 우수하다.^[3]

한편, GaInAs 결정의 응용에 관한 국내 상황을 보면, 한국전자통신연구소에서 LPE로 성장한 GaInAs/InP로 PIN PD를 제작하여 그 결과를 보고한 바 있으며,^[4] MOCVD를 이용한 GaInAs 결정성장이 곧 이루어질 전망이어서 GaInAs를 이용한 SAM-APD, JFET, OEIC 등의 연구가 활발해질 것으로 보여진다.^[5] 또한 PIN PD의 경우에 있어서도 LPE와는 달리 MOCVD로는 GaInAs 위에 InP를 성장할 수 있으므로 표면에 노출되는 pn 접합 부분이 GaInAs 보다 밴드갭이 큰 InP에 놓이도록 할 수 있어 누설전류를 감소시킬 수 있다.^[6]

본 연구 논문에서는 광통신용 PIN PD의 설계, (100)InP 기판에 고순도 GaInAs 에피층 성장, PIN PD의 제작공정 및 그 특성, 565Mbps 광전송시스템에의 적용실험결과 등에 대하여 기술하기로 한다. PD가 좋은 특성을 갖기 위해서는 누설전류 및 정전용량이 작아야 하고, 양자효율이 커야 한다. II절에서 PD의 누설전류, 정전용량 및 양자효율과 광수신기의 수신감도와와의 관계를 PIN-FET type의 광수신기를 가정하여 계산하였다. III절에서는 결정성장 및 소자 제작에 관해 논의하였다. 양질의 PD를 제작하기 위해서는 격자정합이 이루어져야 하고 두께를 잘 조절하여야 하며 표면형상(surface morphology)이 좋아야 한다. 또한 정전용량을 낮추기 위해서는 흡수층의 불순물 농도를 낮추어야 하므로 성장용액의 baking 방법이 도입되어야 하는데 이들 사항에 대해서도 III절에서 논의하였다. IV절에는 수광소자의 각 변수에 대한 측정결과 및 565 Mbps 광전송시스템 적용실험 결과를 보였다.

II. 광수신기의 수신감도에 대한 PIN PD 특성변수의 영향

PIN PD로 광수신기를 제작하는 경우 수신감도를 좋게 하기 위해 입력 정전용량이 적은 GaAs MESFET을 전치증폭기의 첫단으로 많이 사용한다. 이 경우 고려해야할 잡음성분은 FET 게이트 누설전류 및 PIN PD의 누설전류에 의한 산탄잡음(shotnoise), PIN PD 및 FET 입력단 바이어스 저항에 의한 열잡음, FET 채널의 열잡음, 게이트 유도잡음 및 상관잡음이다. 이 때 PIN-FET 광수신기의 입력으로 총 등가 잡음전류밀도는 식(1)과 같다.^[7]

$$\langle i_n^2 \rangle = (4kT/R_L + 2qI_L)I_L B + (4kT/\gamma g_m)(I_L B/R_L^2 + (2\pi C_T)^2 I_L B^3) \quad (1)$$

여기서 k 는 볼츠만 상수, T 는 절대온도, q 는 전자의 전하량, R_L 은 PIN PD 및 FET 입력단 바이어스 저항치, g_m 은 FET의 트랜스 컨덕턴스, I_L 은 PIN PD의 누설전류 I_a 와 FET 게이트 누설전류 I_g 의 합, B 는 전송속도(bit rate), C_T 는 광수신기 입력단에서의 총 정전용량으로 PIN PD의 접합용량 C_{PD} 와 FET의 입력용량 C_g 및 부유용량 C_s 의 합이다. Γ 는 GaAs FET의 경우 1.78, I_2 및 I_3 는 회로잡음과 관련된 상수로 NRZ 데이터의 경우 각각 0.56 및 0.087이다. 주어진 전송속도에서 수신감도를 좋게하기 위해서는 식(1)에서 가능하면 R_L 과 g_m 을 크게하고 I_L 과 C_T 를 줄여야 함을 알 수 있다. 따라서 PIN PD의 I_a 와 C_{PD} 는 각각 I_L 과 C_T 에 포함되므로 가능한 한 I_a 와 C_{PD} 를 작도록 PIN PD를 제작하여야 함을 알 수 있다. 이 때 광수신기의 수신감도는 비트오율(BER)이 10^{-9} 일 때 식(2)와 같이 주어진다.

$$\langle P \rangle = (h\nu Q / \eta q) \langle i_n^2 \rangle^{1/2} \quad (2)$$

여기서 η 는 PIN PD의 양자효율, $\langle P \rangle$ 는 광수신기로 입력되는 평균수신 광전력, h 는 플랑크 상수, ν 는 입력광의 주파수, Q 는 BER과 관련된 상수로 BER이 10^{-9} 일 때 약 6이다. 식(2)의 수신감도 계산에서 모든 잡음은 정규분포를 하는 것으로 가정하였다. (1)식에서 알 수 있듯이 전송속도가 커지게 되면 수신감도는 B^3 항에 포함된 변수 C_T 값에 주로 영향을 받게 된다. 그림 1은 (1)식과 (2)식을 써서 수신감도를 수치계산한 것이다. 계산에서 g_m 은 30mS, 부하저항은 무한대로 가정하였으며 양자효율은 50%로 가정하였다. 그림 1-a는 누설전류를 작게 놓아 누설전류에 의한 영향을 무시하고 C_T 값 의존도만을 보인 것이다. 그림으로부터 수신감도는 C_T 값에 매우 민감하게 변한다는 것을 알 수 있다. 이 현상은 전송속도가 클수록 심하며 (1)식에서 B^3 에 비례하는 것으로도 쉽게 알 수 있다. 그림 1-b는 정전용량 C_T 를 1pF으로 고정하고 누설전류의 변화에 따른 수신감도의 변화를 보인 것이다. 전송속도가 커지면 수신감도에 미치는 누설전류의 영향은 다른 영향들에 비해 무시할 수 있을 만큼 작으며, 이 결과로 미루어 565Mbps 광통신용 수광소자의 경우 누설전류가 1 μA 이하이면 수신감도에 미치는 누설전류의 영향은 무시할 수 있음을 알 수 있다. 그러나 소자의 수명 및 신뢰도가 누설전류에 크게 의존하기 때문에 소자의 신뢰성 향상 및 저주파수영역에서의 고수신감도를 위해서는 누설전류가 작을수록 좋다. 현재 상용화된 GaInAs PIN PD의 경우 누설전류는 5V의 동작전압에서 50nA 이

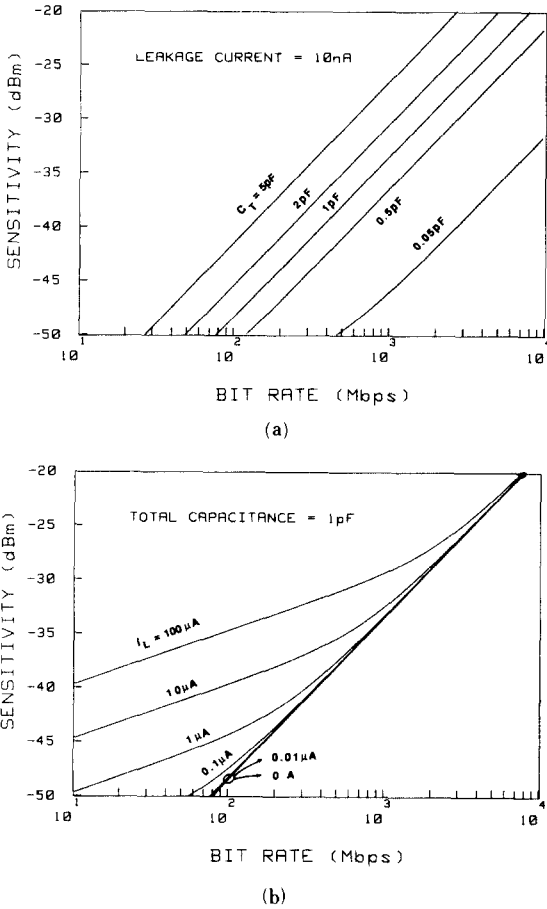


그림 1. PIN-FET 광수신기의 수신감도
 (a) 정전용량에 따른 수신감도의 변화
 (b) 누설전류에 따른 수신감도의 변화
Fig. 1. Sensitivity calculation for PIN-FET type optical receiver.
 (a) Sensitivity vs total capacitance.
 (b) Sensitivity vs total leakage current.

하의 값을 갖고 있다. 따라서 본 연구에서도 누설전류가 최소한 이보다 작은 값을 갖도록 주의하였다. 또 정전용량은 565Mbps의 전송속도에 목표를 둔다면 그림1-a에서 알 수 있듯이 C_{PD}가 적어도 1pF 이하가 되어야 한다. 또한 양자효율은 무반사(AR) 코팅을 하지 않은 상태라 하더라도 50% 이상은 얻을 수 있으므로 그림 1의 계산에서 가정한 양자효율 50%라는 조건은 타당한 값이라 볼 수 있으며, 무반사 코팅을 한다면 양자효율을 70% 이상으로 높일 수 있으므로 이 경우에는 수신감도를 그림 1의 결과보다 1.4배 정도 향상시킬 수 있을 것으로 기대된다.

한편 그림1이 C_T와 수신감도와의 관계를 보인 자료이므로 광수신기를 설계하는 입장에서는 C_T의 구성요소인 C_g 및 C_s를 고려하여 C_{PD} 값을 선택하여야 할 것이다. 또한 수신감도는 수신기의 다른 잡음들을 고려하면 그림 1에서 읽는 값보다 약간 더 떨어지게 된다.^[8]

III. GaInAs/InP 결정성장 및 소자 제작

1. 액상성장(LPE) 방법을 이용한 GaInAs/InP 결정성장

결정은 고순도 수소분위기에서 수평이동형 흑연보트로 supercooling 방법을 써서 성장하였다.^[9,10] 용매는 6N의 순도를 갖는 In을 사용하였고, 용질은 도핑되지 않은 GaAs 및 InAs를 조성비에 맞추어 사용하였다. 용액의 포화온도는 650°C, 성장온도는 646°C, 냉각속도는 분당 0.2°C, ΔT는 4°C로 하였다. ΔT > 10°C이면 성장된 결정의 조성이 바뀌는 현상이 일어날 수 있으며, 냉각속도가 클 경우에도 성장된 결정의 조성이 바뀔 수 있음에 주의하여야 한다.^[9] p층은 성장용액에 Zn를 첨가하여 성장하였다.

InP는 650°C 정도의 고온에서는 열분해로 인한 기판의 손상이 발생하므로 이를 제거하기 위해 순수한 In 용액으로 기판의 일부를 용액 식각(melt etch)한 다음 중간층으로 Sn을 도핑한 n-InP를 성장하였다. i-GaInAs층은 646°C에서 성장시켰으며, 성장층의 두께는 시간으로 조절하였다. GaInAs의 흡수계수가 10⁴cm⁻¹ 이므로 PD 제작을 위해서는 2~4μm 정도가 적당한 것으로 알려져 있다.^[3] 원하는 두께의 i층이 성장되었을 때 GaInAs를 성장시켰다. p층의 두께는 얇을수록 양자효율의 손실이 적으나, p층이 얇게 되면 PD 제작 후 wire bonding할 때 가해지는 충격이 pn 접합부에 결정결함을 유도하여 누설전류의 원인이 되므로 적당히 두꺼워야 하며, R. H. Moss등^[3]에 의하면 1μm 정도가 적당한 것으로 알려져 있다.

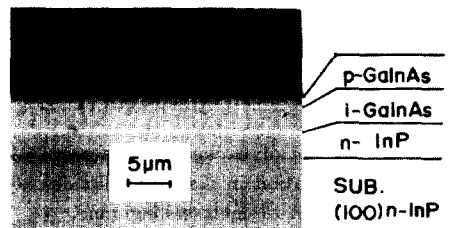


그림 2. 성장된 GaInAs/InP의 단면 사진
Fig. 2. Cleaved and etched cross section of GaInAs/InP.

그림 2는 성장된 웨이퍼의 단면사진을 보인 것이다. i-GaInAs는 120초, p-GaInAs는 30초간 성장하였으며 단면은 $K_3Fe(CN)_6$ (250mg) : KOH (1g) : H_2O (4cc) 용액으로 수 초간 에칭한 후 2000배의 광학현미경으로 관찰하였다. 그림으로부터 각 층이 고르게 성장되었음을 알 수 있다. 성장된 웨이퍼의 격자부정합도는 $CuK\alpha_1$ line을 이용한 X-선 회절실험 결과 0.01% 이내였으며, 이는 성장된 에피층이 기판인 InP와 격자정합을 이루었음을 말해 준다.

결정성장에서 언급하여야 할 중요한 사항으로 PD 제작에 사용할 웨이퍼는 분당 0.2°C 정도의 낮은 냉각속도의 supercooling 방법으로 성장시키는 것을 지적할 수 있는데 그 이유는 냉각속도가 클 경우 성장 중 온도의 변화로 인하여 격자상수가 바뀔 수 있고, step cooling 방법을 사용할 경우에는 에피층의 질이 equilibrium cooling 방법보다 떨어지기 때문이다.^[9,10]

2. 고순도 에피층 성장

수광소자에 응용될 에피층은 흡수층이 불순물 농도가 낮은 양질의 결정이어야 한다. LPE로 성장시킨 $Ga_xIn_{1-x}As_yP_{1-y}/InP$ 는 도핑을 하지 않아도 잔류 불순물에 의해 약 $10^{17} cm^{-3}$ 의 도핑농도를 갖는 n형이 되는데, 그 원인은 용액내에서 분배계수 (distribution coefficient)가 큰 Si이 결정 성장에 참여하여 dopant로 작용하기 때문인 것으로 알려져 있다.^[13] 이러한 잔류 불순물을 줄이는 방법으로는 700°C 부근의 온도 및 수소 분위기에서 장시간 baking하는 방법이 좋은 것으로 알려져 있다.^[14,15] 표 1은 GaAs 및 InAs를 In에 넣고 baking 한 시료의 baking 시간에 따른 잔류불순물 농도를 보인 것이다. Baking 온도는 675°C였으며, pn 접합을 형성하여 C-V로 측정하였다. Baking 시간이 길어짐에 따라 잔류불순물 농도는 크게 감소한 것을 알 수 있다. 따라서 $\sim 10^{15} cm^{-3}$ 정도의 고순도 에피층을 성장하기 위해서는 적어도 20시간 이상 baking 하여야 함을 알 수 있다. 그림 3은 20시간 baking하여 성장한 시료와 baking을 하지 않고 성장한 시료의 PL (photoluminescence)을 상온에서

표 1. Baking 시간에 따른 GaInAs의 불순물 농도 감소

Table 1. Reduction of background carrier concentration in GaInAs epitaxial layer as a function of melt baking time.

Baking time (h)	0	10	20
Background carrier concentration	$\sim 10^{17}/cm^3$	$1.5 \times 10^{16}/cm^3$	$2 \times 10^{15}/cm^3$

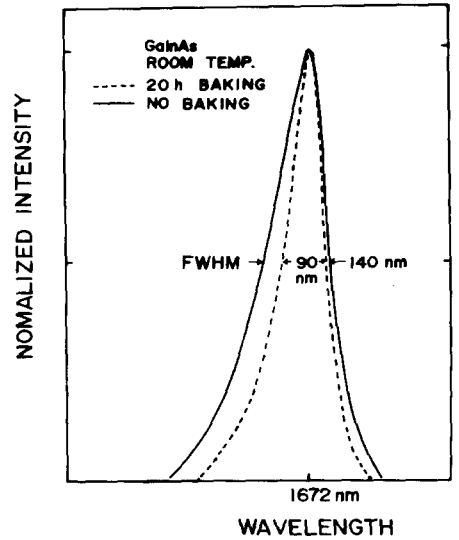


그림 3. 성장용액의 baking 시간에 따른 GaInAs의 상온 PL 비교

Fig. 3. Baking time dependence of PL spectrum shape of GaInAs at room temperature.

측정한 결과이다. PL의 FWHM은 20시간 baking 한 시료는 90nm, baking 하지 않은 시료는 140nm,로 성장된 에피층의 결정특성이 20시간 baking 하지 않은 시료보다 우수함을 보여주고 있다. 중심파장은 1.672 μm 였다.

3. 소자 제작 공정

제작하고자 하는 PIN PD의 구조는 메사형으로 그림 4와 같으며, 공정은 (1) p-면 전극 형성 (2) 메사 에칭 (3) n-면 연마 (4) n-면 전극 형성의 순으로 하였다. p-면 전극형성은 lithography 공정을 거친 후

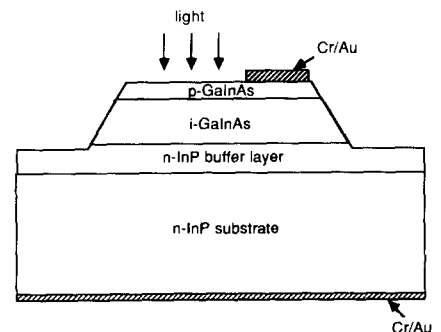


그림 4. 메사형 PIN PD 구조

Fig. 4. A structure of mesa type PIN PD.

E-beam evaporator로 Cr/Au를 500/3500Å의 두께로 차례로 증착하고 lift off 과정으로 전극 패턴을 만들었다. Lift off 공정이 쉽도록 하기 위해 PR을 1.3μm 정도로 입힌 다음 chlorobenzene에 10분간 처리하였으며, 전극형성이 완료된 시료는 425°C에서 30초의 열처리를 거쳐 메사에칭 공정을 위한 lithography 작업을 하였다. 메사에칭은 PR을 에칭마스크로 하여 H₂SO₄:H₂O₂:H₂O를 부피비로 1:8:1로 섞은 용액으로 행하였다. 30초의 에칭시간으로 4μm 두께의 Ga-InAs는 완전히 에칭되었다. 뒷면 전극은 mesh #1200인 SiC로 연마한 후 Br-methanol로 에칭한 다음 Cr/Au를 증착하였다. 전극증착시 와이어본딩을 실시할 때는 전극을 두껍게 할수록 좋는데 그 이유는 본딩시 발생하는 압력에 의해 결정결합이 생기기 쉬우며 금속전극이 두꺼울수록 충격의 흡수가 용이하기 때문이다.¹⁶⁾ 그러나 증착법으로는 두꺼운 전극을 열기 힘들 뿐 아니라 두꺼운 전극으로는 lift off가 어려워 지므로 소자의 제품화를 위해서는 전기도금 등의 방법을 도입하여 2μm 가량의 두꺼운 전극을 형성하여야 할 것으로 생각된다.

IV. 소자의 특성 측정 및 논의

제작된 PD의 순방향 전류-전압 특성을 그림 5에 나타내었다. 세로축은 I(dV/dI), 가로축은 I로 표시되었으며, parameter analyzer HP 4145-B를 사용하여 측정하였다.

다이오드에 순방향으로 전압이 걸리면 전류-전압 관계는

$$I = I_0 [\exp(qV/nkT) - 1] \tag{3}$$

로 표시된다.¹⁷⁾ 여기서 n은 ideality factor이다. 직렬 저항의 존재로 인한 전압강하를 고려하여 (3)식의 V에 V-IR_s를 대입하고 -1항을 무시하면 (4)식과 같이 정리할 수 있다.¹⁸⁾

$$I(dV/dI) = nkT/q + IR_s \tag{4}$$

(4)식에서 k는 볼츠만 상수이며 300K에서 kT/q=26mV이다. 그림 5의 직선으로 나타낸 그래프와 (4)식을 비교하면 기울기가 R_s이고, 세로축 절편이 nkT/q에 해당되므로 제작된 PD의 직렬저항은 17Ω, ideality factor는 약 1.25의 값을 갖는 것으로 판명된다. 이 결과로 미루어 볼 때 순방향 전류는 주로 확산에 의해 일어나며 이는 pn 접합부내의 결정결합이 많지 않음을 뜻하므로 PD 제작에 충분한 양질의 결정이 성장된 것으로 평가할 수 있다.

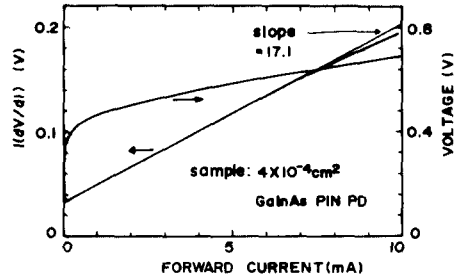


그림 5. 제작된 PIN PD의 순방향 전류-전압 특성
Fig. 5. Forward current-voltage characteristics of the PIN PD.

2. 역방향 전류-전압 특성: 암전류

PIN PD는 역전압하에서 동작하는 소자이므로 역전압에서 광신호가 없을 때 흐르는 전류는 잡음으로 작용하게 되며 이를 암전류(또는 누설전류)라 부른다. 암전류의 생성원인은 (1) p층의 소수 캐리어인 전자와 n층의 소수 캐리어인 정공이 공핍층으로 확산되는 확산전류, (2) 공핍층 내에서 열적으로 생성된 전자-정공쌍이 전기장에 의해 분리되어 발생하는 전류, (3) 표면 누설전류, (4) tunneling에 의한 전류 및 (5) pn 접합부내에 존재하는 결정결합에 의한 전류 등이다.^{19,20)} 여기서 표면 누설전류는 passivation을 잘 해주면 제거할 수 있고, pn 접합내(공핍층 내부)에 존재하는 결정결합에 의한 전류는 결정성장음 완전히 함으로써 무시할 수 있는 수준까지 낮출 수 있다. 나머지 세 항은 이론적인 계산이 가능하다. 확산전류는 다이오드가 어떤 형태의 접합구조를 갖느냐, 즉 다이오드의 기하적인 구조와 관련이 있으며, 메사형일 경우 10⁻⁴cm²의 다이오드 면적에 대해 0.2nA 이하로 계산된다.⁹⁾ 따라서 확산전류는 다른 전류들에 비해 무시할 수 있다. 공핍층 내에서 열적 생성된 전자-정공 쌍에 의한 전류는 생성-재결합 전류라 부르며 가해진 역전압의 함수이다. 즉,

$$I_{G-R} = (qn_1Aw/\tau_{eff}) (1 - e^{-qV/2kT}) \approx qn_1Aw/\tau_{eff} \tag{5}$$

으로 표현된다.^{19,20)} 여기서 τ_{eff}는 공핍층 내의 전자(또는 정공)의 유효 평균수명으로 500ns 정도의 값을 가지며,¹⁹⁾ w는 V의 함수로 공핍층 너비(depletion layer width)이다. PIN PD는 주로 -5V에서 동작하게 되므로 (5)식의 지수항은 무시가능하게 된다. 따라서 (5)식의 마지막 항과 같이 근사할 수 있다. (5)식에서 전압에 의존하는 변수는 공핍층의 너비인 w밖에 없으며 w는 V^{1/2}에 비례하므로 생성-재결합

에 의한 전류는 $V^{1/2}$ 에 비례하게 된다. (5)식에 $n_1 = 5.4 \times 10^{11} \text{ cm}^{-3}$,⁽¹⁹⁾ $\tau_{eff} = 500 \text{ ns}$, $V = -5$, $w = 2 \mu\text{m}$, $A = 10^{-4} \text{ cm}^2$ 를 대입하면 $I_{c-r} = 3.5 \text{ nA}$ 로 계산된다.

전압이 증가하여 30V에 이르게 되면 tunneling에 의한 전류가 급격히 커지게 된다. Tunneling에 의한 전류는

$$I_{tun} \approx \gamma A \exp(-2\pi \theta m_0^{1/2} \epsilon_g^{3/2} / qhE_m) \quad (6)$$

으로 표현된다[4, 19]. 여기서 h 는 플랑크 상수 ϵ_g 는 에너지 갭, E_m 은 $-2(V + V_{bi})/w$ 로 주어지는 전기장, θ 는 $\alpha(m_c^*/m_0)^{1/2}$ 로 주어지는 차원이 없는 상수이고 γ 는 tunneling을 하는 운송자(carrier)의 초기 및 마지막 상태에 의존하는 변수로 band-band tunneling의 경우는 $\gamma = (2m^*/\epsilon_g)^{1/2}(q^2 E_m V/h^2)$ 로 표현된다.⁽¹⁹⁾ 밴드갭내의 trap을 통해 tunneling을 하는 경우 γ 는 trap density에 비례하게 되며 앞의 표현과는 달라지게 된다. 또 α 는 band-band tunneling의 경우 ~ 1 이고 m_c^* 는 전도대에서의 전자의 유효질량이다. (6)에서 tunneling에 의한 전류는 전압에 대해 지수함수로 증가함을 알 수 있으며 10V 이하의 낮은 전압에서는 무시해도 좋을 만큼 작기 때문에 PIN PD의 경우 Tunneling 전류는 고려대상에서 제외한다. 따라서 PIN PD의 경우 낮은 bias에서 사용하므로 생성-재결합에 의한 전류가 가장 중요한 항이 된다.

그림 6은 제작된 PIN PD의 누설전류 특성으로 10^{-4} cm^2 , $2.25 \times 10^{-4} \text{ cm}^2$ 및 $4.5 \times 10^{-4} \text{ cm}^2$ 의 면적을 갖는 세 종류의 다이오드에 대해 침상상태에서 parameter analyzer로 측정된 것이다. 보편적 동작전압이 $-5V$ 에서 암전류는 면적이 10^{-4} cm^2 , $2.25 \times 10^{-4} \text{ cm}^2$ 및 $4.5 \times 10^{-4} \text{ cm}^2$ 인 각 다이오드에 대해 각각 15.84nA,

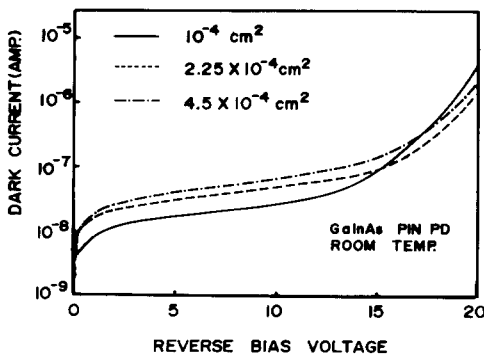


그림 6. 제작된 PIN PD의 암전류 특성

Fig. 6. Measured reverse bias dark current characteristics.

29.23nA 및 39.35nA였다. 이들을 면적과 비교해 보면 면적에 직접 비례하지 않고 있음을 알 수 있는데 그 원인은 다음과 같은 이유에 의한 것으로 생각되어진다. 즉 각 다이오드는 같은 공정을 거친 동일 웨이퍼 상의 것이므로 웨이퍼의 격자부정합 및 공정상의 오류는 배제할 수 있고, 확산전류, 생성-재결합 전류, band-band tunneling 및 band-trap-band tunneling 등 모든 경우에 있어서 (5)식과 (6)식에서 볼 수 있듯이 누설전류는 면적에 비례하여야 한다. 따라서 면적에 비례하지 않는 누설전류를 갖는 것으로 표면에 노출된 pn 접합부를 생각할 수 있다. 즉, 표면에 노출된 pn 접합부에서의 누설전류가 주된 원인일 경우 누설전류는 표면에 노출된 pn 접합부의 둘레 길이에 비례하게 될 것이다. 그러나 실험결과는 면적에 비례하는 항과 표면에 노출된 pn 접합부 길이에 비례하는 항이 섞여져 있는 것으로 판단되므로 그림 6의 결과는 bulk에서의 생성-재결합 전류와 표면에 노출된 pn 접합부를 통해 흐르는 표면누설전류의 합으로 생각할 수 있다. 표면누설전류의 또 다른 증거는 그림 6에서 볼 수 있듯이 15V 부근에서 tunneling에 의한 전류가 우세해지는 것에서도 찾을 수 있다. 표면누설전류를 무시하고 이론적으로 계산하면 band-band tunneling에 의한 전류가 30V 이상이 되어야 생성-재결합에 의한 전류보다 우세해진다. Tunneling이 우세하게 되는 전압이 계산치보다 낮게 나타나는 원인은 우선 band-trap-band tunneling을 생각할 수 있다.⁽⁴⁾ 즉, 밴드갭 내부에 에너지 준위를 갖는 trap의 경우에 있어서 tunneling은 band-band tunneling 보다 낮은 전압에서 일어나게 되기 때문이다. 그러나 pn 접합 내부의 trap이 주 원인일 경우 tunneling이 우세해지는 전압이 면적이 달라도 같은 것으로 생각되는 반면 그림 6의 결과는 작은 면적의 다이오드가 큰 면적의 다이오드에 비해 낮은 전압에서 tunneling이 시작되는 것으로 보아 표면에 노출된 pn 접합부에 존재하는 surface state에 의해 많은 영향을 받고 있는 것으로 생각된다. 즉 전기장의 분포가 균일하지 않고 표면에 노출된 pn 접합부가 bulk보다 전기장이 높기 때문에 노출된 pn 접합부에서 먼저 tunneling이 발생하는 것으로 여겨진다. 따라서 누설전류를 더욱 감소시키기 위해서는 표면의 passivation에 관한 연구가 진행되어야 할 것으로 생각되며 현재 연구중에 있다.

3. p-n 접합의 정전용량

PD의 광신호에 대한 응답속도는 carrier transit time 및 p-n 접합의 정전용량과 결합된 RC 시정수

에 의해 제한된다. 여기서 carrier transit time은 공핍층에서 생성된 carrier가 전장에 의해 drift하는 시간 및 공핍층 밖에서 생성된 carrier가 공핍층으로 확산하는 시간의 합이다. 일반적으로 drift 시간은 $w=2\mu\text{m}$, 전자의 포화속도를 10^7cm/sec 라 하면 20ps 로 계산되므로 무시 가능하다. 또 p층에서 광흡수에 의해 생성된 전자가 공핍층으로 확산하는 시간은 $\tau_{diff}=L_n^2/2.4D_n$ 으로 주어진다.^[20] 이 식에서 L_n 은 전자의 확산 거리로 p층의 두께를 $1\mu\text{m}$ 이내로 조절하므로 $L_n\approx 1\mu\text{m}$ 로 둘 수 있고, D_n 은 전자의 확산계수로 $260\text{cm}^2\text{sec}^{-1}$ 의 값을 갖는다. 이 값을 대입하고 계산해 보면 $\tau_{diff}\approx 20\text{ps}$ 이며 이는 수십GHz 이상의 응답속도를 고려하는 경우가 아닐 때는 무시할 수 있음을 뜻한다. 따라서 본 연구에서는 p-n 접합의 정전용량만 고려하였다.

PD에서 p층의 도핑농도 (N_A)는 10^{18}cm^{-3} 이상이므로 i층의 불순물농도 N_D 를 $N_D < 10^{16}\text{cm}^{-3}$ 로 가정하면 $N_A \gg N_D$ 의 근사가 성립한다. 따라서 C_{PD} 의 N_D 및 전압과의 관계는

$$(C_{PD}/A)^{-2} = 2(V_{bi} + V_A) / qK\epsilon_0 \quad (7)$$

로 근사할 수 있으며,^[17] A는 면적, k는 상대 유전율로 GaInAs의 경우 약 12, $\epsilon_0 = 8.85 \times 10^{-14}\text{F/cm}$ 이다. 그림 7에 제작된 PD의 $1/C^2$ 과 V의 관계를 보였다. 그림의 기울기로부터 흡수층의 잔류불순물 농도가 20시간 동안 baking한 후 성장한 시료는 $N_D = 2 \times 10^{15}\text{cm}^{-3}$, 10시간 baking 한후 성장한 시료는 $N_D = 1.5 \times 10^{16}\text{cm}^{-3}$ 를 얻었으며, V_{bi} 는 전압축에 대한 절편으로부터 각각 0.44V 및 0.65V임을 알 수 있었다.

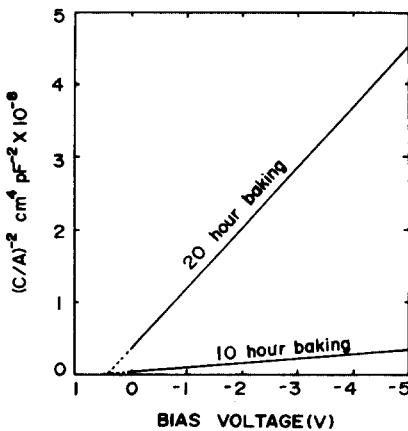


그림 7. 제작된 PD의 $1/C^2-V$ 특성
 Fig. 7. $1/C^2-V$ characteristics of the fabricated photodiode.

(7)식으로부터 C_{PD} 와 N_D 및 면적과의 관계를 계산해 보면 1pF 이하의 정전용량을 갖는 고속 PD를 제작하기 위해서 흡수층의 잔류불순물 농도가 $2 \times 10^{15}\text{cm}^{-3}$ 이하일 경우 PD의 면적을 $2 \times 10^{-4}\text{cm}^2$ 이하로 줄이면 되므로 광섬유와의 결합 및 본딩에 있어서 큰 문제를 초래하지 않지만 흡수층의 불순물 농도가 10^{16}cm^{-3} 이상인 경우는 같은 정전용량을 갖도록 하기 위해서 면적을 훨씬 줄여야 하므로 광섬유와의 결합 및 본딩문제가 복잡해진다. 따라서 좋은 특성의 PD를 제작하기 위해서는 20시간 이상 baking하여 흡수층의 불순물 농도를 줄여주는 공정이 반드시 포함되어야 할 것으로 생각된다.

4. 양자효율

양자효율 (η)은 입사된 광자의 갯수에 대해 생성된 전자-정공쌍의 갯수로 정의되며 responsivity(입력광 파워에 대한 출력 광전류)를 측정함으로써 구할 수 있다. 이들의 관계식은

$$R \equiv \frac{\text{측정된 광전류}}{\text{입사광 파워}} = \eta \frac{q\lambda}{hc} \quad (8)$$

으로 표현된다. 따라서 양자효율을 구하기 위해 responsivity를 구하여야 하므로 다음과 같이 측정 시스템을 구성하였다. $1.3\mu\text{m}$ 파장의 반도체 레이저 광원과 본 연구에서 단일모드 광섬유를 부착하여 제작한 PD 사이에 가변 광 감쇄기(optical attenuator)를 삽입하였는데 가변 광 감쇄기를 사용한 이유는 PD로 입사하는 광의 세기를 변화시키기 위함이었다. 이러한 구조로 측정 시스템을 구성한 후 PD로 입사하는 광파워를 가변 광 감쇄기로 조절하면서 PD에서 발생하는 출력 광전류를 측정된 후 PD에 부착된 광섬유를 cut-back 방법으로 reference optical power meter에 결합시켜 절대 광출력을 조사하였다. 그림 8에 측정된 결과를 보였는데 가로축은 입사하는 광의 파워를 로그 눈금으로 나타낸 것으로 광파워를 P라 할 때 $10\log(P/\text{mW})$ 를 dBm으로 정의하였다. 그림 8에서 보면 본 연구에서 제작된 PD는 최소 측정 광출력이 -55dBm 임을 알 수 있으며 이를 Watt로 표시하면 약 3nW 의 입사 광 파워를 측정할 수 있음을 뜻한다. -55dBm 보다 큰 광파워에 대해서는 균일한 양자효율을 가지며 그 값은 약 60% 정도의 값을 보였다. 본 연구에서 제작한 PD는 무반사막을 입히지 않은 것이므로 표면 반사에 의해 약 30%의 손실이 발생하는 것을 감안하면^[20] 무반사 코팅으로 양자효율을 증가시킬 경우 80% 이상의 양자효율을 기대할 수 있을 것으로 생각된다.

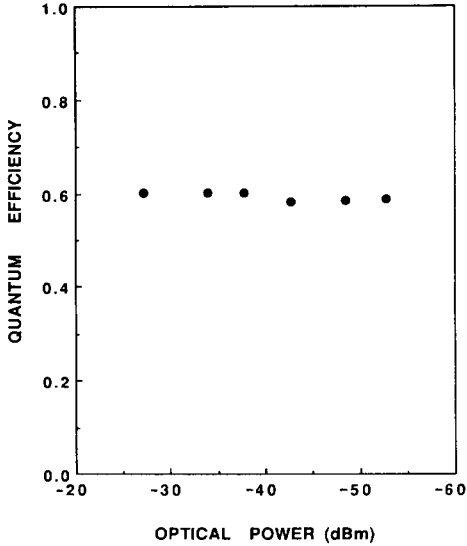


그림 8. 1.3 μm 파장의 광파위에 대한 양자효율
 Fig. 8. Quantum efficiency vs incident optical power of 1.3 μm light.

5. 광수신기에의 응용

그림 9는 제작된 PIN PD를 butterfly형 header에 올려 die bonding, wire bonding 및 부하저항(50Ω)을 연결한 후 주파수 응답특성(frequency response)을 lightwave component analyzer (HP8702)를 이용하여 측정한 결과이다. 그림 9로부터 f_{-3dB} 는 961MHz임을 알 수 있다.

그림 10은 광통신 시스템에 적용하여 565 Mbps random 신호를 수신하였을 때의 eye-pattern이다. 그

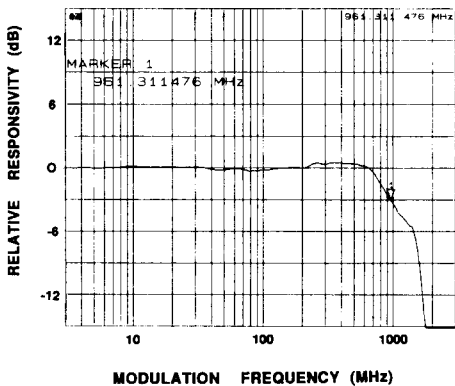


그림 9. Lightwave component analyzer로 측정한 주파수 응답 특성
 Fig. 9. Frequency response of PIN PD.

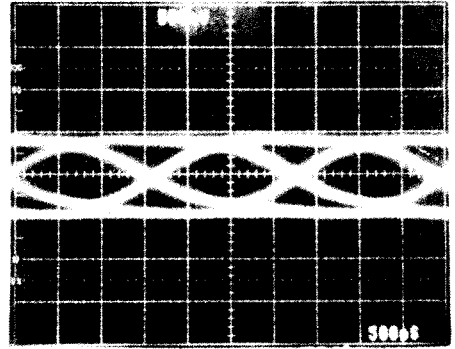


그림 10. 565Mbps random 신호에 대한 eye-pattern
 Fig. 10. Eye-pattern for 565Mbps random signal.

림에서의 eye opening은 제작된 PD가 565Mbps급 광통신 시스템에 사용 가능하다는 것을 보여주고 있다.

V. 결 론

본 연구에서 제작한 PD는 칩상태에서 측정하였을 때 -5V에서 20nA이하의 낮은 암전류 특성을 보였으며, 면적을 줄이고 성장용액을 20시간 baking 하여 불순물 농도를 $2 \times 10^{15} \text{cm}^{-3}$ 이하로 줄임으로써 정전용량도 10^{-4}cm^2 의 면적을 갖는 PD에서 1pF 이하로 낮출 수 있었다. 불순물 농도는 가해진 전압에 따른 정전용량의 변화를 측정하여 C-V 관계를 이용하여 계산하였다. 그 결과 20시간 baking 하였을 경우 불순물 농도는 $2 \times 10^{15} \text{cm}^{-3}$ 이하로 낮아졌다. 양자효율은 60%였으며 무박사코팅을 할 경우 80% 이상을 얻을 수 있을 것으로 생각된다. 또한 961MHz의 주파수 응답특성을 얻었으며 565Mbps 급 광수신기에 적용하여 비교적 깨끗한 eye pattern을 얻을 수 있었다. 결론적으로 고순도 결정성장 방법으로 낮은 정전용량 및 낮은 암전류 특성을 갖는 PIN PD를 제작하였으며 이 결과를 바탕으로 하여 무박사 코팅 기술 및 패키징 기술이 보완되면 565Mbps 이상의 고속 광통신에 사용될 PIN PD의 상용화가 가능할 것으로 생각된다.

參 考 文 獻

[1] T.P. Pearsall, "Ga_{0.47}In_{0.53}As: A Ternary semiconductor for photodetector applications," *IEEE J. Quantum Electron.*, QE-16, 709 (1980)
 [2] G.P. Agrawal and N.K. Dutta, *Long Wavelength Semiconductor Lasers*, Van Nostrand

- Reinhold Co., New York, 1986.
- [3] R.H. Moss and S. Ritchie, "The development of gallium indium arsenide for photodetectors," *Br. Telecom. Technol. J.*, **1**, 7 (1983)
- [4] E.S. Nam, C.Y. Park, T.H. Hong & Y.T. Lee, "The fabrication and application performance of InGaAs/InP PIN Photodiode for 565Mbps Lightwave Communication Systems," Korean Institute of Electronic Engineers, Wave and Quantum Electronics Committee Conf. on Waves and Lasers, Jan, 1989.
- [5] 이용탁 외, "OEIC 기술개발 사업중 2 Gbps 장파장 광수신 OEIC 개발에 관한 연구(I)." 한국전자통신연구소, 1989.
- [6] V. Diadiuk et al. "Low dark-current, high gain GaInAs/InP Avalanche photodetectors," *IEEE J. Quantum Electron.*, **QE-17**, 260 (1981)
- [7] R.G. Smith and S.D. Personick, *chapt. 4 in Semiconductor Devices for Optical Communication*, H. Kressel eds., Springer-Verlag, 1980.
- [8] M.S. Park et al., "Analysis of sensitivity degradation caused by the flicker noise of GaAs-MESFET's in Fiber-Optic Receivers," *IEEE J. Lightwave Technol.*, **LT-6**, 660 (1988)
- [9] G.E. Stillman et al., "InGaAsP Photodiodes," *IEEE Trans. Electron Devices*, **ED-30**, 364 (1983)
- [10] M. Feng et al., "Lattice constant, Bandgap, thickness and surface morphology of InGaAsP-InP Layers Grow by Step-cooling, Equilibrium-cooling, Supercooling and Two-phase-solution-techniques," *J. Electron. Materials*, **9**, 241 (1980)
- [11] E. Kuphal, "Phase diagrams of InGaAsP, InGaAs and InP Lattice-matched to (100) InP," *J. Crystal Growth*, **67**; 441 (1984)
- [12] S. Yamajaki et al., "Liquid phase epitaxial growth for (111)A InP/GaInAs Heterostructure Avalanche Photodiodes," *Fujitsu Sci. Tech., J.*, **20**; 329 (1984)
- [13] J.D. Oliver, "Electrical characterization and alloy scattering measurements of LPE $\text{Ga}_x\text{In}_{1-x}\text{As}/\text{InP}$ for high frequency device applications," *J. Crystal Growth*, **54**, 64 (1981)
- [14] T.C. Penna et al., "A study of the growth of high-purity InGaAs by Conventional LPE," *J. Cryst. Growth*, **67**; 27 (1984)
- [15] 이용탁 외, "광통신 기술 개발 사업중 광자공학 기술 개발, 한국전자통신연구소, pp73-103, 1988
- [16] R.F. Leheny et al. "Characterization of $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ photodiodes exhibiting low dark current and low junction capacitance," *IEEE J. Quantum Electron.*, **QE-17**, 227 (1981)
- [17] S.M. Sze, *Physics of Semiconductor Devices*, 2nd ed., New York: Wiley, 1981.
- [18] R.J. Nelson et al., "CW electrooptical properties of InGaAsP ($\lambda = 1.3\mu\text{m}$) Buried-heterostructure lasers," *IEEE J. Quant. Electron.*, **QE-17**, 202 (1981)
- [19] S.R. Forrest, "Performance of $\text{In}_x\text{Ga}_{1-x}\text{As}_y\text{P}_{1-y}$ Photodiodes with Dark Current Limited by Diffusion, Generation Recombination, and Tunneling," *IEEE J. Quant. Electron.*, **QE-17**, 217 (1981)
- [20] T.P. Pearsall et al., *chapt. 2 in Semiconductors and Semimetals*, vol. 22-D, Academic Press, 1985.

著 者 紹 介

**朴 贊 勇 (正會員)**

1959年 7月 21日生. 1978年~1982年 서울대학교 물리학과 학사. 1984年~1986年 한국과학기술원 물리학과 석사. 1986年~현재 한국전자통신연구소 광전자연구실 연구원. 주관심분야는 광전소자

및 광전집적회로 등임.

●

南 銀 洙 (正會員) 第25卷 第12號 參照

현재 한국전자통신연구소 광전자 연구실 연구원

●

朴 景 鉉 (正會員) 第27卷 第4號 參照

현재 한국전자통신연구소 광전자 연구실. 선임 연구원

金 相 培 (正會員)

1959年 2月 15日生. 1977年~1981年 아주대학교 공과대학 전자공학과 학사. 1981年~1983年 한국과학기술원 전기 및 전자공학과 석사. 1983年~1987年 한국과학기술원 전기 및 전자공학과 박사. 1987年~현재 한국전자통신연구소 광전자연구실 선임연구원. 주관심분야는 광전소자 및 광전집적회로 등임.

●

李 用 卓 (正會員) 현재 한국전자통신연구소 광전자 연구실장

●

朴 文 秀 (正會員) 第27卷 第4號 參照

현재 한국전자통신연구소 광전자연구실 선임연구원

●

洪 彰 禧 (正會員) 第26卷 第11號 參照

현재 한국전자통신연구소 광전기술 연구부 위촉연구원