

초고집적 소자 제조를 위한 건식 식각 기술 동향

權 光 虎 , 金 輔 佑
 韓國電子通信研究所 單位 工程開發室

I. 서 론

서브 마이크로론 시대를 맞이하여, 반도체 소자는 패턴 크기의 미세화, 구조의 고층화, 고신뢰성을 추구하고 있다.

이에 따라 건식 식각은 각종 반도체 재료의 초미세 임체적 구조의 실현을 위해 가장 필수적인 요소로 인정되고 있으며, 건식 식각에 있어 높은 형상의 제어성, 미세화 및 낮은 식각 손상 등의 요구는 한층 엄격해지고 있다. 이에 따라 소자 설계 및 공정에서 필요로 하는 각종 요구 조건을 수렴하기 위한 공정 장비 및 공정 기술의 개발에 많은 연구와 노력을 기울이고 있다.

II. 건식 식각 공정의 요구조건

집적회로의 집적도는 빠른 속도로 향상되고 이에 따라 소자 제조 공정 조건도 한층 엄격해지고 있다. 표 1은 1M DRAM 이상의 소자 제조 공정 추세¹⁾를 나타낸 것이다.

이를 실현하기 위한 식각 특성도 계속적인 개발이 요구되며, DRAM 세대당 요구되는 각 재료의 식각 특성을 표 2에 나타내었다. 이외에 집적도 향상에 따른 식각 손상 및 오염이 점점 심각한 문제로 등장하고 있어 이에 대한 연구가 활발히 진행중이다.

결국 건식식각 공정의 최대 과제는 식각 형상의 제어, 식각 선택비의 향상 및 손상(damage)과 오염(contamination)의 저감이라고 할 수 있다. 한편 새로운 소자 제작 조건에 대응한 새로운 물질의 식각 및 특수 공정의 개발등이 계속적으로 요구되고 있다.

표 1. 반도체 소자의 제조공정 추세

집적도	1M	4M	16M	64M	256M
실개물(μm)	1.3~1	1~0.7	0.5	0.35	0.25
층간 정렬도(μm)	0.3~0.4	0.2~0.3	0.1~0.2	0.12	0.08
Al 피치(μm)	3.0~2.5	2.0~1.5	1.5	1.2	0.9
배선층수	2	3	4	5~6	6
contact 크기(μm)	1.0	0.7	0.5	0.35	0.25
via크기(μm)	1.2	1.0	0.7	0.5	0.35
게이트 산화막(nm)	20	15~10	12.5	10	8 이하
게이트 물질	polycide	polycide	polycide	polycide/ refractory	polycide/ refractory
축삭개폐사티	buried/ stacked	buried/ stacked ONO*	buried/ stacked ONO	buried/ 고유전율	buried/ 고유전율
웨이퍼 크기(mm)	125~150	150	150~200	200	200~300
생산년도	1987	1989	1992	1995	1998

*ONO : oxide-nitride-oxide

1. 높은 형상의 제어성

패턴 크기의 미세화는 CD(critical dimension) 조절 허용 한도(대략 실개물의 10% 이내)를 엄격히 제한하고 있다(256M DRAM의 경우 $\pm 0.025\mu\text{m}$ 이내).

한편 미세화에 있어 횡방향의 축소는 이루어졌으나, field 산화막, Al 배선막 두께등의 수직 방향의 축소는 거의 이루어지지 않았다. 따라서 앞으로 좁은 선 폭에 비해 깊은 contact hole, via hole 혹은 트렌치와

표 2. DRAM세대당 요구되는 각 재료의 식각특성

식각 특성	16M	64M	256M
다결정 실리콘			
최소선평(μm)	0.5~0.6	0.35~0.4	0.25~0.3
균일도(3σ)	10%이내	5%이내	3%이내
선택비(PR)	5~6:1	10:1	10:1
선택비(산화막)	50~100:1	100~150:1	200:1
CD조절(3σ)	0.05μm이내	0.03μm이내	0.01μm이내
microloading	10%이내	5%이내	4%이내
산화막(contact)			
최소크기(μm)	0.5×0.5	0.35×0.35	0.25×0.25
aspect비	4:1이내	4:1이내	5:1이내
선택비(PR)	5~7:1	10:1	10:1
선택비(underlayer)	15~20:1	25~30:1	35~40:1
CD조절(3σ)	0.05~0.1μm	0.05μm이내	0.02μm이내
균일도(3σ)	10%이내	5%이내	3%이내
microloading	10%이내	5%이내	4%이내
금속			
최소폭(μm)	0.7	0.6	0.5
피치(μm)	1.5	1.2	1.0
aspect비	1.6:1이내	2.0:1이내	2.0:1이내
선택비(PR)	3:1	4:1	5:1
선택비(산화막)	15:1	20:1	20:1
CD조절(3σ)	0.05~0.1	0.03~0.05	0.03이내
균일도(3σ)	10%	5%	3%
웨이퍼 크기(mm)	150~200	200	200~300

같은 높은 aspect (식각 깊이/식각폭)비의 공정에 대한 요구가 점차 증대될 전망이다. 이는 고도의 식각 제어성을 요구하고 있다. 이온 충격을 받는 부분의 식각 반응이 용이하며, 이온의 방향성이 수직하다고 가정할 때 이방성 식각이 가능하다. 따라서 전원층에 자기 바이어스가 걸리는 반응성 이온 식각 기술이 16 M DRAM 세대까지 주종을 이루었다. 한편 플라즈마에서 생성된 래디컬이 식각 물질과 화학 반응하여 진행되는 측벽 식각이 최대한 억제되어야 하는데 이를 위해 식각 측벽에 보호막을 형성하는 가스 플라즈마를 이용하기도 한다. Si를 식각하는 경우, 수소 가스의 첨가나 탄소를 포함한 할로젠 가스의 사용은 형상의 측벽에 보호막을 형성하여 이온의 보조적 역할에 따른 이방성 식각이 가능하고, 또한 마스크로 사용되는 감광막이 이온 충격에 의해 분해되어 위와 비슷한 현상이 나타난다. 한편 측벽 식각 방지를 위하여 래디컬의 화학 반응을 최대한 억제하고, 그 결과 이

방성 식각이 되도록 하는 저온 식각 방법 등의 새로운 기술이 연구중이다.

2. 고 선택성

표 2에 나타난 바와 같이 각종 막의 박막화(예 게이트 산화막 및 얇은 확산층) 및 소자의 입체화는 선택비(재료간의 식각 속도차)의 향상을 요구하고 있다. 이는 소자의 수율 및 재현성과 밀접한 관계가 있다. 식각 선택비는 식각 가스의 종류 및 플라즈마내 이온의 에너지 등의 식각 변수에 크게 좌우된다. 예를 들어 불소와 염소 원자를 이용하여 n⁺ polysilicon의 등방성 식각(고압력, 저 이온 에너지의 공정 조건)을 수행하면 산화막과의 높은 선택성을 얻을 수 있다. 이는 각 재료의 결합 에너지의 차이 때문으로 알려져 있다. 그러나 수직 형상으로 이행되면서 식각 선택비는 현저하게 악화된다. 이는 수직 형상을 위해 필수적인 이온 에너지가 증가하면 물리적 스퍼터링 효과가 증가하여 선택비가 감소하기 때문이다. 따라서 이온 충돌 에너지를 적절히 조절하기 위해 플라즈마 생성과 시료에 걸리는 전원의 분리 조절에 의해 이온 에너지에 주로 영향을 미치는 시료에 걸리는 자기 바이어스를 적절히 조절하고 있다.

3. 저 손상 및 오염

반도체 소자의 미세화 및 고신뢰도화에 있어 최근 문제로 대두되고 있는 것이 건식 식각중 발생하는 각종 손상과 오염이다. 건식 식각에서 선천적일 수 있는 이러한 손상과 오염을 그림 1에 나타내었다. 그림에 나타난 바와 같이 이러한 선천적인 손상과 오염의

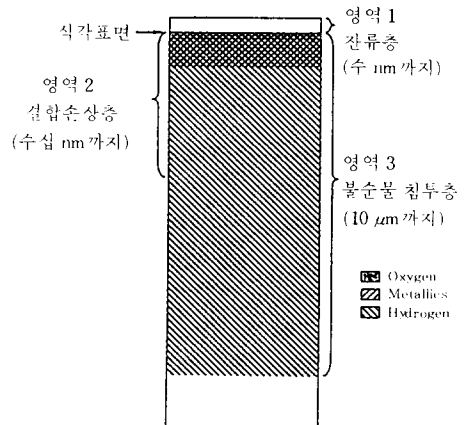


그림 1. 건식 식각에 의해 발생하는 여러가지 손상과 오염

영향은 식각 재료에 기본적으로 3가지 종류의 층을 형성한다. 즉 잔류막층, 침투층(불순물 침투) 및 손상층이며 이들 층간의 경계는 분명하지 않다²⁾

오염은 화학 반응 및 반응 생성물로 이루어진 잔류막층과 식각 도중에 노출된 재료에 스며들 수 있는 불순물에 기인하며 식각 공정에서 선천적인 것이다.

반응성 이온 식각에 의한 오염은 프레온계 가스를 이용하는 경우, 중착막은 (CF_n)를 단위(monomer)로 하는 것으로 분석 결과 추정되고 있다. 이 잔류막은 400°C 근방까지 상당히 안정하여 열분해되지 않는다. 오염의 또다른 원인으로 감광막을 들 수 있다. 감광막은 주로 탄소와 수소로 이루어져 있어 이들이 식각되어 식각 표면으로 이동하기도 한다. 그러나 소자 구조상 요구되는 식각 성능과 오염 발생이 trade-off 관계에 있는 경우가 있다. 선택비 및 이방성의 향상을 달성하기 위하여 반응성 이온 식각 공정에서 오염의 주요 원인인 polymer를 생성시키는 공정이 쓰이기도 한다.

한편 이들 오염은 게이트 재료의 경우에는 누설 전류의 발생 등 전기적 성질이 저하되고, 실리콘 트랜지스터의 경우에는 캐패시터의 성장시에 산화막의 두께가 불균일해지는 등의 원인이 되기도 하여 식각후 완벽한 제거를 위한 연구가 활발히 진행중이다.

한편 손상은 전극근처에서 발생하는 이온 sheath에 의해 가속된 이온에 의한 충격과 UV radiation에 의해 주로 일어나는 것으로 알려져 있다. 이온 충격은 반도체와 절연체의 결합 손상을 발생시킬 수 있고, UV radiation은 절연체에 결합 손상을 야기할 수 있다. 일반적으로 반응성 이온 식각에서 식각의 방향성과 식각 속도를 향상시키기 위해 자기 바이어스를 크게 하는 경향이 있다. 이로인해 전원측에서 그 크기가 수백 volts에 달하기도 한다. 이렇게 형성된 고전계에 의해 가속된 이온에 의해 식각 시료에 손상이 발생한다. 그림 2는 반응성 이온 식각의 주요 원인의 하나로 예측되는 이온 에너지의 분포를 ECR 및 반응성 이온 식각을 비교하여 도식적으로 나타내었다. 반응성 이온 건식 식각에서는 이온 sheath 폭이 평균 자유 행로보다 크면 sheath내에서 이온이 중성 입자와 충돌하여 산란이 일어난다. 따라서 평균 이온 에너지가 sheath 전압보다 적으나 고에너지측으로 tail이늘어져 sheath 전압에 가까운 에너지를 갖는 이온이 입사할 가능성이 있다. 이들 고에너지를 갖는 이온에 의해 결정성이 파괴되고 불순물이 웨이퍼 내부로 침입하게 된다. 또한 플라즈마 발광중의 각종 파장의

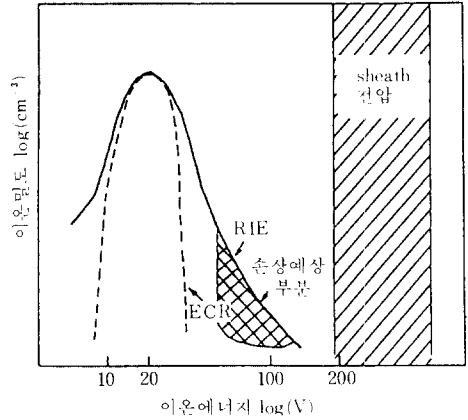


그림 2. ECR과 반응성 이온 식각의 이온 에너지 분포(추정)

에너지에 의해 손상이 야기되기도 한다. 다소의 손상은 열처리에 의해 회복되기도 하나, OSF (oxidation-induced stacking faults)의 발생원이 되기도 하여 소자 특성에 중대한 악영향을 미치기도 한다. 그러므로 이방성 식각 반응을 일으키는데 최소의 에너지를 효율적으로 공급하고 이온 충격 손상의 최소화가 요구된다. 이를 위해 저온 저에너지 이온 식각 및 damage free를 목표로 화학 반응에 의한 식각에 대한 연구가 진행중이다. 그림 2에서 나타난 바와 같이 이온 에너지가 적은 ECR식각이 반응성 이온 식각에 비해 손상의 저감에 유리한 것으로 알려져 있어 이의 적극적 활용이 크게 기대되고 있다.

4. 기타

식각의 균일성 및 웨이퍼간의 재현성을 향상시키기 위해, 장비의 공정 처리 방식은 일괄 처리 방식(batch type)의 비율이 감소하고, 낱장 처리 방식(single wafer processing type)의 장비가 주류를 이루고 있다. 왜냐하면 일괄처리 방식의 경우, 플라즈마와 chemical environment가 웨이퍼 위치에 따라 항상 다소 차이가 나며, 식각 균일성 혹은 화학 반응 조차도 배치 크기와 마스크 패턴에 따른 식각 면적에 영향을 받을 수 있는 반면, 장비조건 및 플라즈마 변수를 일정하게 고정시키고 한장씩 식각하면 식각 균일성 및 웨이퍼간 재현성의 향상을 얻을 수 있기 때문이다. 그러나 낱장 처리 방식은 식각의 균일성 및 장비의 유지 보수가 간편하고 장비의 소형화가 가능한

장점이 있으나 식각 처리 능력(throughput)은 현저하게 감소한다. 따라서 이를 극복하기 위하여 식각 속도의 고속화는 필수적이라 할 수 있으며, 이는 손상의 저감을 위해 이온 에너지를 증가시키지 않고, 플라즈마내에 식각 활성종의 밀도를 증가시키는 것이 필요하다.

Ⅲ. 건식 식각 장비의 개발 추세

건식 식각 개발 초기단계에는 원통형 식각 장비(barrel etcher)가 개발되었으며, 이로부터 이온이 전극에 수직하게 입사하도록 하여 이방성 식각이 가능하도록 한 평행 평판 전극 식각 장비(planar parallel plate etcher)로 발전하였고, 웨이퍼 처리 능력을 증가시키기 위해 3차원으로 확장한 Hexode 식각 장비가 개발되어, 1980년대 초까지 이들 장비가 주종을 이루었다. 대표적으로 반도체 제조 산업에 이용된 식각 방식으로 capacitively couple 13.56MHz rf 방전 및 저주파 방전(예 400 KHz)등이 있다. 이들은 전원측에 걸리는 자기 바이어스(플라즈마내에서 이온과 전자의 이동도의 차에 의해 자생적으로 전원측에 형성됨)를 이용하여 이방성 식각을 수행하는 식각 방식이다. 이때는 플라즈마 생성 기술보다는 식각 가스에 의한 화학 반응에 관심이 집중되어 있었다. 그러나 소자의 크기가 작아짐에 따라 이온의 에너지에 의한 손상이 문제점으로 부각되고, 고도의 선택비의 향상이 요구되었다. 이를 해결하기 위하여 자기 바이어스를 제어하는 것이 요구되었으며 이에따라 새로운 플라즈마 발생 장치들이 고안되었다.

1. ECR(electron cyclotron resonance) 식각 장비

1960년대 후반에 핵 융합의 응용을 목적으로 미국에서 처음으로 연구 개발되었으나 1980년대 초에 일본 NTT를 중심으로 반도체 제조 공정에 이용되기 시작하였다. 그림 3은 대표적인 ECR 장치를 도식적으로 나타내었다. 이는 마이크로파(2.45 GHz) 여기에 의해 구동되는 자기 응용 소스(magnetically enhanced source)를 이용한다. 재래식의 평행 평판 전극 구조에서는, 플라즈마는 capacitively coupled rf 전원 에 의해 생성되고, 자기 바이어스는 연결된 전원 에 의해 결정된다. 따라서 플라즈마 생성과 자기 바이어스의 크기는 분리 조절이 불가능하다. 이를 극복하고,

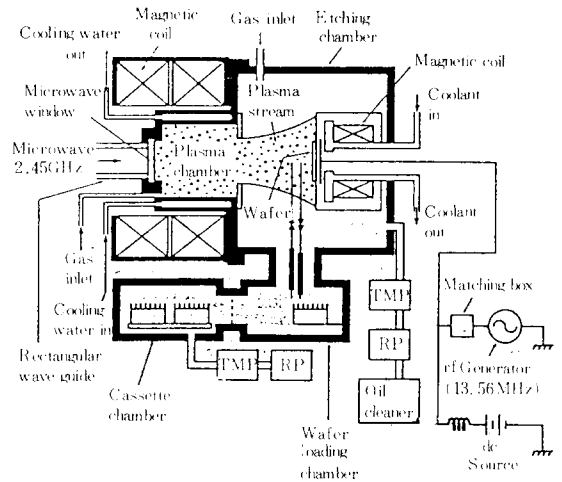
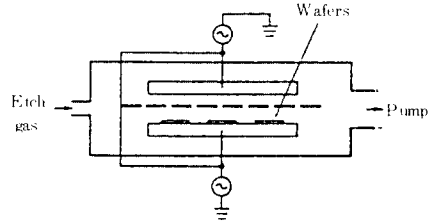
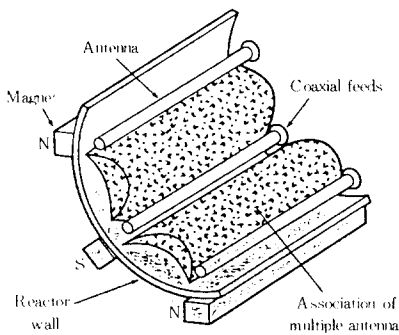
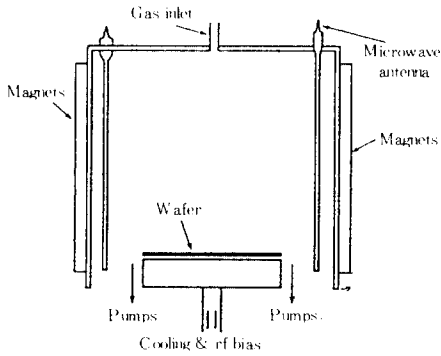


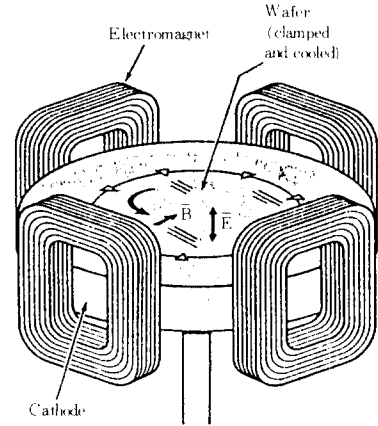
그림 3. ECR장치 구조 개략도

이온 에너지를 독립적으로 조절하고자 하는 필요에 의해 마이크로파 플라즈마가 개발되었다. ECR은 낮은 이온 에너지(10-20 eV)의 분포로 인한 기판 손상을 억제할 수 있고, 이온 에너지를 플라즈마 변수로부터 독립적으로 조절할 수 있기 때문에 식각 특성의 제어성이 대폭 향상될 수 있다. 높은 방전 효율에 의해 고진공(일반적으로 10^{-5} - 10^{-2} torr) 하에서 고밀도 플라즈마 형성이 가능하다. 고진공에서 식각이 이루어지므로 대부분의 반응 가스에 대해, 중성 래니컬의 작용이 현저히 감소하여 undercut이 거의 없는 고정밀도의 식각 특성이 가능하다. 또한 반응 생성물의 재부착 문제도 거의 무시될만 하다. 한편 고진공하에서 방전용 전극없이도 작동할 수 있으므로 각종 반응성 가스의 사용이 가능하다. 그러나 대부분의 ECR 식각에서, 웨이퍼는 플라즈마의 down-stream에 척으로 고정되어 있다. 따라서 고밀도 플라즈마를 발생시키지만 가끔 그 밀도는 소스에서 웨이퍼가 식각되는 지역으로 이동함에 따라 감소한다. 그러므로 소스와 웨이퍼가 긴 확산 영역에 의해 분리될 때 어느 정도의 이온 산란이 일어나는 단점이 있다. 한편 자석 코일(magnet coil)의 이용과 마이크로파/플라즈마 커플링이 복잡하며, 웨이퍼 크기의 증가에 따라 자석 코일을 확대하는 것은 어렵고 비싸다. 이에따라 코일을 이용하는 마이크로파 소스의 대안으로 다극성 자석(multipole magnets)과 inductively coupled rf 전원이 제안되었다.

그림 4는 다극성 자석에 의한 플라즈마 형성 방식



(a) Triode



(b) 전계회전자계 반응로 개략도

그림 4. 다극성 자석을 이용한 식각 장비의 구조 개략도

그림 5.

을 나타내었다.³¹ 이는 2.45GHz의 마이크로파에 의해 여기되고, 다극성 자계에 의해 포획된 마이크로파 다극성 플라즈마를 형성하며, 이때 고밀도 플라즈마는 수직 실린더의 벽 근처에 형성된다. 이는 코일을 이용하는 경우에 비해 훨씬 융통성이 있고, 플라즈마 균일성을 유지하면서 임의의 크기까지 확장이 가능하다. 그러나 마이크로파/플라즈마 커플링이 복잡한 단점을 지니고 있다.

Inductively coupled rf 전원을 이용하는 것 중에는 helical resonator³²가 있다. 이는 복잡한 자석 코일 및 마이크로파를 사용하지 않고, rf 전원을 이용하여 마이크로파에 의한 인체에의 유해성을 배제하였다.

2. 자계 응용 반응성 이온 식각 및 Triode 식각장비

1980년대 중반에 플라즈마 생성과 이온 충돌 에너지를 분리하여 조절하고자 하는 새로운 기술이 평행 평판 전극 구조에 도입되었다. 대표적인 방식은 triode

및 자계 응용 반응성 이온 식각 장비(magnetically enhanced reactive ion etcher)이다. 그림 5는 triode 식각 장비 및 자계 응용 반응성 이온 식각 장비를 나타내었다.

Triode 장비는 한 챔버내에 두개의 전원을 인가하여 1개의 rf 전원은 플라즈마를 생성하는데 이용되고, 또 하나의 전원을 이용하여 시료에 걸리는 자기 바이어스를 독립적으로 조절이 가능하도록 하여 식각 형상의 제어능력을 향상시켰다.

자계 응용 반응성 이온 식각 장비는 플라즈마를 생성하는데 있어 자장과 rf전원을 이용하는 방식이다. 일반적으로 플라즈마는 자계에 포획되어 방전 효율이 높아지고 고진공에서도 고밀도 플라즈마의 생성이 가능하다. 따라서 고진공하에서도 높은 식각 속도를 얻을 수 있고, 입사 이온과 중성 원소의 충돌 확률이 감소하여 이방성 식각이 가능하다. 한편 rf 전원에 의해 충돌 이온의 에너지를 독립적으로 조절이 가능하여 서브 마이크로 소자 제작에 있어 점점 그 비

중이 커지고 있는 식각 손상을 저감하는 장점이 있다.

0.5 μ m이하의 미세 선폭의 가공을 위해서는 ECR형 혹은 자계 응용 플라즈마를 이용한 방식이 주로 이용될 듯 하다. 이들 방전 기구를 이용한 식각 방식이 장래의 유망한 가공기술로 기대되는 이유는 아래와 같다. 첫째, 낮은 공정압력(가스 압력)에서도 방전 효율이 높은 것이다. 기존의 반응성 이온 식각방식(수십 mm)에 비해 플라즈마 sheath의 두께가 감소(수백 μ m)한다. 이로 인하여 sheath내에서 이온의 중성 입자와 충돌 확률이 감소하여, 플라즈마 sheath에 걸리는 전계에서 가속된 양이온은 웨이퍼상의 피가공막에 수직으로 입사가 가능하다. 따라서 정밀한 형상 제어를 필요로 하는 Si trench, contact hole, polysilicon 및 Si와 같은 금속 배선 재료 등의 식각에 유리하다. 둘째, 제 2의 전원을 인가하여 플라즈마 형성과 독립적으로 이온 에너지를 제어하여 식각 선택비를 향상시킬 수 있다. 셋째, 중성 입자의 평균 자유 행로가 커서, 플라즈마내 래디컬의 균일한 분포가 가능하다. 이는 크기가 큰 웨이퍼의 가공에 유리하다.

IV. 현재 추진되고 있는 주요 연구 방향

1. 식각 반응 기구의 해석

식각 반응은 플라즈마내에서 활성 입자의 생성, 활성 입자의 식각 표면으로의 이동 및 흡착, 표면 물질과의 화학 반응 및 반응 생성물의 이탈에 의해 식각이 진행된다. 따라서 화학 반응성이 강하고, 증기압이 높은 할로젠 화합물을 발생시키는 F, Cl 혹은 Br등을 포함하는 가스를 이용한다. 미세 가공에 사용되는 반응성 이온 식각은 이방성 식각형상을 얻기 위하여 식각 표면과의 화학 반응이 일정한 방향으로 진행되도록 입자 빔을 조사하여 이온 응용 반응을 일으키고 있다.

따라서 반응성 이온 식각은 할로젠 원소와 표면 물질의 화학 반응과 입자의 식각 표면에 충돌에 기인한 반응 촉진의 2가지가 동시에 일어난다. 그러나 자세한 식각 기구는 복잡하여 완전하게 규명되고 있지 않다. 수십 eV에서 수백 eV에 이르는 에너지를 갖는 이온이 식각 표면과 충돌하여 표면에 흡착된 할로젠 원소와 표면 물질과의 반응을 촉진하는 것이 실험적으로 증명되고 있으며, 현재 이온 응용 반응에 관하여 다음의 모델들이 제안되고 있다.

1) Chemical sputtering

충돌 이온의 에너지가 휘발성 생성물을 만드는 표

면 화학 반응을 촉진한다는 모델로서¹⁵⁾ Tu등에 의해 제안되었다. 불소 계열의 가스를 이용하여 Si를 식각하는 경우, 이온 충돌은 표면에 흡착한 F와 Si의 반응을 $SiF \rightarrow SiF_2 \rightarrow SiF_3 \rightarrow SiF_4$ 로 진행하여 이탈하기 쉬운 SiF_4 의 생성을 촉진한다는 것이다. 이들은 Si에 Ar^+ 과 XeF_2 동시에 공급하면 반응 생성물의 75% 이상이 SiF_4 이라는 질량 분석의 측정 결과를 근거로 하고 있다. Coburn 및 McNein등이 이 모델을 지지하고 있다.

2) Chemically enhanced physical sputtering

이온 충격에 의해 충돌이 당구공이 부딪쳐 가는 모양으로 퍼져간다고 하는 충돌 cascade가 생성 반응물의 이탈을 촉진한다는 모델로서¹⁶⁾ Haring등에 의해 제안되었다. 이온 조사의 역할은 표면의 반응 생성물에 에너지를 전달하여 생성 반응물을 이탈시키는 것이라고 설명하고 있다. 이들은 Si에 Ar^+ 이온과 XeF_2 를 동시에 공급하였을 때에 형성되는 반응 생성물은 SiF_4 가 아니고 SiF_n ($n < 3$)라고 보고하였다. Si 표면에서는 화학 반응에 의하여 SiF_n 이 생성되지만 결합 에너지가 Si-Si보다 작고 충돌 cascade에 의하여 근소한 에너지를 주는 것만으로도 탈리가 촉진된다고 설명하고 있다. Si와 Cl_2 의 계에 대해서도 Dieleman등이 이 모델로서 설명할 수 있다고 하는 결과를 보고하고 있다.

그외에 이온 충격에 의하여 표면 손상층이 형성되어 반응 site가 증가한다는 damage enhanced reaction 모델¹⁷⁾과 표면층 밀도로 물리적으로 트랩된 반응 생성물이 이온 충격에 의하여 이탈한다는 ion induced detrapping 모델¹⁸⁾이 있다.

이상의 모델중 이온 에너지가 화학 반응의 촉진에 기여한다고 하는 chemical sputtering 모델과 반응 생성물의 탈리 촉진에 기여한다고 하는 chemical enhanced physical sputtering 모델이 주목되고 있으나 결론에 도달하지는 못하였다.

한편 식각 반응에 있어, 흡착한 활성 입자와 표면 물질의 화학 반응에 전자가 관여하기도 한다.

Si의 식각 반응은 기판의 전도성이나 캐리어 농도에 뚜렷이 의존하며 P형, non doped, N형 순으로 식각 속도는 빨라진다. 이를 doping 효과라고 부른다. 이는 Si 기판으로 부터 공급되는 자유전자가 식각 반응에 기여하고 있음을 의미한다. F에 의한 Si의 식각을 예로들면, $F + e \rightarrow F^-$ 의 반응에 의하여 음이온이 생기면 증발하기 쉬운 SiF_4 분자가 형성되기 쉽기 때문이라고 설명하고 있다.

일반적으로 래디컬만으로 식각한 경우, 금속, 반도체, 절연물의 순으로 식각속도는 급격히 감소한다. 물질내의 자유전자가 식각에 관여하고 있음을 의미한다. 절연물을 식각하기 위해 입자 충격이나 단파장의 광 조사가 필요하게 되는 것은 화학 결합이나 자유전자의 여기가 반응에 불가피하기 때문이다.

2. 저온 건식 식각⁹⁾

저온의 정의는 0°C에서 -150°C까지 광범위하다. 그림 6은 저온 건식 식각 장비의 구조를 나타내었다.

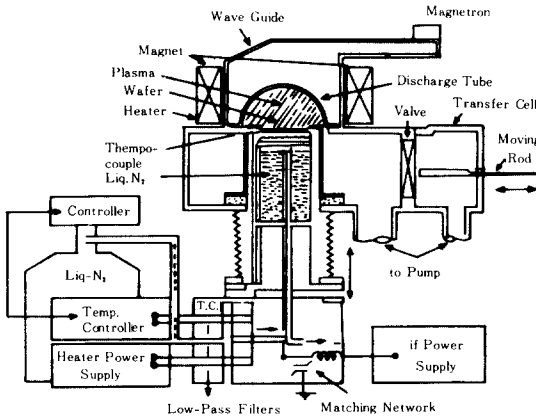


그림 6. 온도조절 전극을 갖는 저온 마이크로파 플라즈마 식각장비

웨이퍼는 액체 질소에 의해 냉각되는 하부 전극에 장착되며, 그 뒷면은 헬륨 가스(LN₂에 의해 미리 냉각된)로 냉각된다. 기관 온도를 낮게 하면 중성 래디컬의 의한 반응 속도는 급격히 감소하지만 이온 응용 반응 속도는 온도 변화에 민감하지 않음을 이용하는 것으로 래디컬과 식각표면의 반응 확률을 작게 하고 식각 반응을 이온 응용 기구에 한정시키는 것이라고 설명할 수 있다. 시료 온도가 저하하면 래디컬(영향을 미치는 대부분의 래디컬이라고 간주되는 정도의 저 에너지를 지닌 이온) 반응 확률이 저하하는 특성을 지닌 반응계에서는 래디컬에 의한 측벽 식각 속도는 감소한다. 한편 에너지가 큰 이온의 반응 확률이 높아지면 이온의 입사가 가능한 시료 평면부의 식각 속도는 크다. 이와 같이 저온 식각은 에너지가 작은 래디컬과 에너지가 큰 이온의 피가공막에 대한 반응 확률차를 이용하는 방법이다.

예를 들면 SF₆ 플라즈마를 이용하여 Si를 식각하는 경우 SF₆ 플라즈마내에서 F 래디컬이 다량으로 생성된다. 이로 인해 실온에서는 측벽 식각이 과도하게

진행된다. 그러나 -90°C에서는 측벽 식각이 급격히 감소하고, -130°C에서는 측벽 식각이 거의 일어나지 않는다. 이는 이온의 조사를 받지 않는 패턴의 측벽은 온도가 낮아 SiF⁺→SiF₂⁺→SiF₃⁺→SiF₄의 반응이 제어되기 때문이다. 따라서 저온 공정에 의해 이방성 식각이 가능하며, 저온에서는 고체내의 확산이 느린 결합이나 오염은 표면 근처로 제한되어 SiO₂-Si 계면의 손상이 저감될 수 있는 장점을 지니고 있다. 반면 반응 생성물의 증기압이 적을 경우, 저온에서는 생성물이 시료 표면에서 이탈하기 어렵고 또한 재 부착하기 쉬우므로 식각 속도의 저하 및 형상의 이상 등을 유발할 수 있다. 특히 시료에 부착된 반응 생성물이 부식의 원인이 될 수도 있다.

저온에서 이온 응용 반응에 따라 이방성 식각을 실현할 수 있는 것은 반응 확률의 에너지 및 온도 의존성이 큰 계통에서만 적용이 가능하다. 반응 확률이 이온의 에너지 및 온도에 크게 의존하지 않는 계통의 경우, 저온 식각 공정은 효율적이지 못하다.

3. 중성 빔 응용 식각¹⁰⁾

플라즈마 식각에서는 시료 표면에 +/- 하전입자가 다량으로 입사한다. 시료의 근처나 내부에 때때로 전위차가 발생하여 얇은 절연막에 전류가 흘러 결합 발생이나 절연 내압의 열화를 초래한다. 이는 게이트 절연막 등이 얇아지게 됨에 따라 한층 더 중요하게 된다.

식각에 있어 이온의 역할은 그 운동에너지에 의하여 화학 반응을 촉진하는데 있다. 이온은 가속되어 에너지를 주기 위하여 필요하지만 본래 식각 반응에는 불필요하다. 중성 빔 식각은 기본적으로 반응성 이온 식각과 동일한 방식이다. 단지 입사 입자의 전하에 기인하는 소자 손상을 방지하고자 하는 방법이다. 운동 에너지가 큰 중성 입자를 이온 대신으로 사용하므로 전하가 없는 것이 특징이다. 따라서 전하에 의한 손상, 예를 들면 게이트 열화 혹은 dangling bond의 발생을 최소로 억제할 수 있다. 또 다른 장점으로는 전하를 갖고 있지 않기 때문에 입자의 직진성이 높다는 것으로 저 에너지에서도 패턴 가장자리의 하전에 의해서 이온의 운동 방향이 휘어지는 일은 일어나지 않는다.

전하를 띠고 있지 않은 중성 빔과 별도의 플라즈마내에서 발생시킨 중성 래디컬을 동시에 표면에 조사하여 SiO₂를 식각하여 0.2μm 패턴을 형성하고, 절연막이 얇아도 열화하지 않음이 보고되었다.

V. 맺음말

서브마이크론 시대에 접어들어 건식 식각에 대한 공정 조건의 한층 엄격해지고 있다. 이에 대응하기 위해 고 식각 형성 제어성, 고선택성 및 저손상등을 목표로 하여 건식 식각 기술은 꾸준히 발전해 왔다. 장비측면에서 보면, 고진공에서 고밀도 플라즈마 형성이 가능한 ECR 혹은 자계 응용 반응성 이온 식각 장비의 사용이 급격히 증가되고 있으며, 식각 재료에 걸리는 자기 바이어를 플라즈마 생성 전원과 분리하여 조절하는 방향으로 전개되고 있다.

한편, 중성 래디컬의 반응률을 제어하러는 저온 공정과 이온에 의한 단점을 줄이려는 중성 빔 식각 기술이 활발히 연구중이며 장치 이의 활용이 크게 기대되고 있다.

參 考 文 獻

[1] Joel M. Cook, and Kevin G. Donohoe, Solid State Technol., p. 119, Apr. 1991.

[2] Stephen J. Fonash, J. Electrochem. Soc., vol. 137, no. 12, Dec. 1990.
 [3] M.C. Vella , et al., Rev., Sci. Instrum., vol. 59, p. 2357, 1988.
 [4] J.M. Cook, et al., J. Vac. Sci. Technol., vol. 8B, no. 1, p. 1, 1990.
 [5] Tu, Y. Y., Chuang, T.J. and Winters, H. F., Physical Review B. vol. 23, no. 2, p. 823, Jan. 1981.
 [6] Haring, R.A., Haring, A., Saris, F.W. and de Vries, A.E., Applied Physics Letters, vol. 41, no. 2, p. 174, July 1982.
 [7] Winters, H.F., J. Vac. Sci. Technol., vol. A3, p. 700, 1985.
 [8] McFeely, F.R., Morar, J.F. and Himpsel, F.J., Surface Science, vol. 165, p. 277, 1986.
 [9] Shinichi Tachi, et al., Appl. Phys. Lett., vol. 52, no. 8, p. 616, Feb. 1988.
 [10] Mizutani, T. and Yunogami, T., Japan. J. Appl. Phys., vol. 29, no. 10, p. 2220, Oct. 1990.

筆 者 紹 介



權 光 虎
 1959年 6月 18日生
 1985年 2月 고려대학교 전기공학과 (학사)
 1987年 2月 고려대학교 전기공학과 (석사)

1987年 2月~1991年 2月 한국전자통신연구소 연구원
 1991年 3月~현재 한국전자통신연구소 선임연구원



金 輔 佑
 1952年 8月 7日生
 1975年 2月 부산대학교 물리학과 (학사)
 1978年 2月 부산대학교 대학원 물리학과 (석사)

1978年 6月~1981年 9月 삼성반도체(주)
 1986年 7月~1987年 6月 일본 동경대학 전자공학과 외국인 연구원
 1981年 9月~현재 한국전자통신연구소 실장