

論文 91-28A-1-11

# Si 기판 위에 Mo-Silicides의 형성과 그 특성에 관한 연구

## (A Study on the Properties and Formation of Mo-Silicides on Si-Substrate)

趙 漢 洙\*, 趙 顯 春\*, 崔 珍 奭\*, 白 壽 鉉\*

(Han Soo Cho, Hyun Choon Cho, Jin Seog Choi, and Su Hyon Paek)

### 要 約

Composite target을 사용하여 단결정 실리콘과 다결정 실리콘 기판위에 형성시킨 Mo-Si mixture film을 Ar 분위기에서 급속열처리(rapid thermal annealing, 600-1200°C)하여 MoSi<sub>2</sub>를 형성시켰다. 형성된 MoSi<sub>2</sub>는 SEM (scanning electron microscopy), X-ray diffractometer, 4-point probe 그리고 Auger profile을 사용하여 분석 하였다. MoSi<sub>2</sub>의 면저항, surface roughness 그리고, 형성온도는 기판의 종류에 거의 무관하였으며, RTA 온도 800°C에서 부터 MoSi<sub>2</sub>가 형성되기 시작하였고, 1000°C에서 완전한 상전이(phase transformation)가 일어났으며, 1200°C에서 비저항 74 μΩ-cm 정도의 안정된 MoSi<sub>2</sub>가 형성됨을 알았다.

### Abstract

MoSi<sub>2</sub> was formed by RTA (Rapid Thermal Annealing at 600-1200°C) under Ar ambient from the Mo-Si mixture film which was deposited on single and poly-Si substrates. The MoSi<sub>2</sub> film was investigated by SEM, X-ray diffractometer, four-points probe and AES profile.

It was found that the resistivity, the surface roughness, and the formation temperature of MoSi<sub>2</sub> were independent on the type of Si substrates.

The formation of MoSi<sub>2</sub> started from 800°C and the phase transformation was completed at 1000°C. The stable MoSi<sub>2</sub> with the resistivity of 74 μΩ-cm was formed at 1200°C.

### I. 서 론

최근 IC의 집적도가 VLSI에서 ULSI급으로 증가함에 따라 소자의 feature size가 감소하고, 배선 재료의 길이가 증가하게 되어 현재 게이트 전극과 배선 재료 물질로 널리 사용되고 있는 다결정 실리콘보다 저항이 낮은 새로운 재료가 요구되고 있다.<sup>1)</sup>

실리사이드는 다결정 실리콘 보다 훨씬 낮은 비저항을 갖고 있을 뿐 아니라 접착 특성이 매우 양호하여 새로운 배선 재료로써 각광을 받게 되었다. 특히 이중 RMS(Refractory Metal Silicides)는 고온 안정성과 화학적 안정성이 우수하여 앞으로도 매우 큰 적용 가능성을 가지고 있다.

이러한 RMS 즉 W, Ti, Ta, Mo-silicides를 형성하는 일반적인 방법으로는 순수한 금속을 실리콘 기판에 증착한 후 열반응으로 형성하는 방법, co-sputter로 형성하는 방법, 그리고 금속과 실리콘의 비가

\*正會員, 漢陽大學校 材料工學科  
(Dept. of Materials Eng., Hanyang Univ.)  
接受日字: 1990年 10月 30日

일정하게 소결된 composite target으로 부터 sputter 하여 형성하는 방법등이 있다. 그런데, 실리사이드를 형성하는 제반방법에 따라 형성된 실리사이드의 특성이 다르게 나타나므로 이들 조건에 대한 자세한 특성 연구가 절실하다.

이와 같은 RMS 중에서 Molybdenum-disilicide (Mo-Si<sub>2.3</sub>)는 다른 실리사이드 보다 다소 비저항이 높다는 단점은 있으나 film이 고온 공정후에도 좋은 성질을 유지하며 Al과의 반응성이 없고 leakage current를 줄일 수 있는 source/drain contact metallization<sup>12-14</sup> 및 게이트전극 재료로서 우수한 특성을 가지고 있다. 그러나, 이에 대한 연구는 아직 미비한 상태이며 형성기구 또한 아직 규명되고 있지않은 실정이다.

따라서 본 연구에서는 불순물의 개입이<sup>15</sup> 우려되지만, 공정이 편리한<sup>16</sup> composite target를 사용해서 단결정 실리콘 기판과 다결정 실리콘 기판위에 MoSi<sub>2.3</sub> mixture film을 증착한 후 RTA(Rapid Thermal Annealing)를 이용하여, Mo-실리사이드 형성기구와 제반특성에 대한 기본자료를 제공하여 공정기술 개발의 도약을 도모하고자 한다.

II. 실험방법

1. 시편제작

결정 표면이(100)이고 비저항이 3 - 8 Ω-cm인 p-type Si를 준비하였다. 기판의 상태가 실리사이드의 형성에 미치는 영향을 조사하기 위해서 실리콘 기판을 single-Si과 poly-Si으로 나누어 실험을 진행하였다. 또한 기판위의 자연 산화물은 100 : 1로 희석된 HF용액에 120sec 동안 담구어 제거하였다. Furnace에서 1000℃ dry oxidation으로 두께가 430±30 Å 인 SiO<sub>2</sub>를 형성시킨 후 LPCVD로 poly-Si을 3500 Å 정도 증착시켰다. 이와같이 준비된 single Si-sub. 위와 poly-si 위에 Si/Mo의 비가 2.3인 composite target을 DC-magnetron sputtering 방법을 사용하여 각각 2000Å 정도의 두께로 증착시켰다. 실리사이드를 형성하기 위하여 600 - 1200℃의 온도 영역에서 Ar 분위기로 20초간 RTA(Rapid Thermal Annealing)를 하였다. 그림 1. 과 표 1.은 본실험의 순서도와 시편 구분을 나타낸 것이다.

2. 측 정

이와 같이 준비한 MoSi<sub>2.3</sub>의 형성과정을 알아보기 위해 SEM 단면사진과 X-ray diffractometer를 사용하였으며, 형성된 MoSi<sub>2.3</sub>의 면저항 값은 4-point probe로 5회 측정하여 그 평균값을 취하였다. 또한

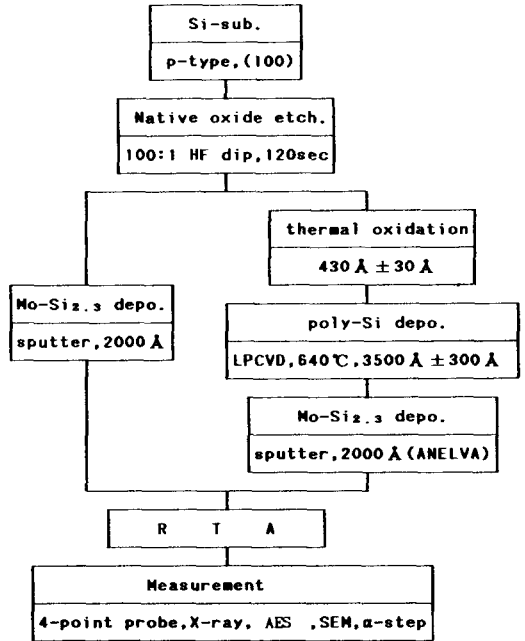


그림 1. 실험 순서도  
Fig. 1. A flow chart of experimental process.

표 1. 시편구분

Table 1. A specification of samples.

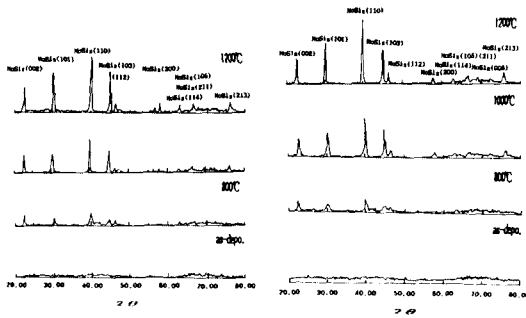
RTA Temp. Sub.	as-depo	600℃	700℃	800℃	900℃	1000℃	1100℃	1200℃
Si-sub.	1	2	3	4	5	6	7	8
Poly-Si	11	12	13	14	15	16	17	18

RTA 조건에 따른 MoSi<sub>2.3</sub>의 성분비는 1, 4, 8 시편에 대하여 AES를 사용하여 분석하였고 surface roughness는 α-step으로 측정하였다.

III. 결과 및 고찰

1. MoSi<sub>2.3</sub>의 형성

그림 2는 Ar 분위기에서 RTA 시간이 20초 일때, RTA온도에 따른 MoSi<sub>2.3</sub>의 X-선 회절무늬를 나타낸 것이다. 그림 2(a)의 단결정 실리콘 기판 위에 증착된 Mo-Si mixture film의 경우, as-depo. 상태에서는 MoSi<sub>2.3</sub>의 peak가 나타나지 않은 것으로 보아, 이 경우는 Mo와 Si의 mixture가 아무런 반응없이 단지 혼합되어진 비정질 상태라고 생각되며, RTA 온도가 800℃에서 tetra-MoSi<sub>3</sub> peak가 발견되었고, 1000℃,



(a) on single Si sub (b) on poly-Si sub

그림 2. Ar 분위기에서 20초간 RTA 하였을때 RTA 온도에 따른 Mo-silicides의 X-ray 회절 peak

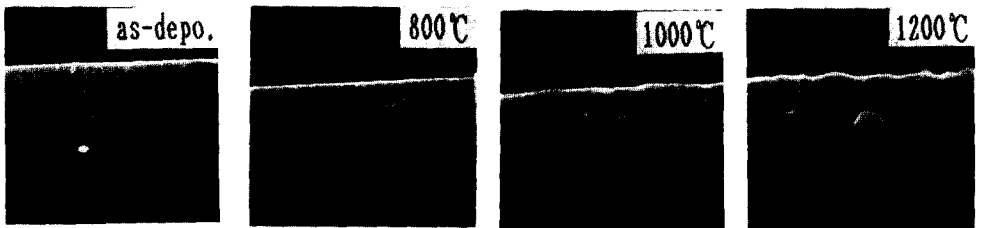
Fig. 2. X-ray diffraction peak of MoSi<sub>2</sub> as a function of RTA temp., in Ar ambient.

1200°C로 온도가 높아짐에 따라 이들 peak의 intensity가 증가하였다. 따라서, 800°C에서 Mo-silicides의 형성이 시작 된다는 것과, 1000°C 이상에서 안정한 Mo-실리사이드가 형성된다는 것을 알수 있다. 그림 2 (b).의 다결정 실리콘 위에 증착된 Mo-Si mixture

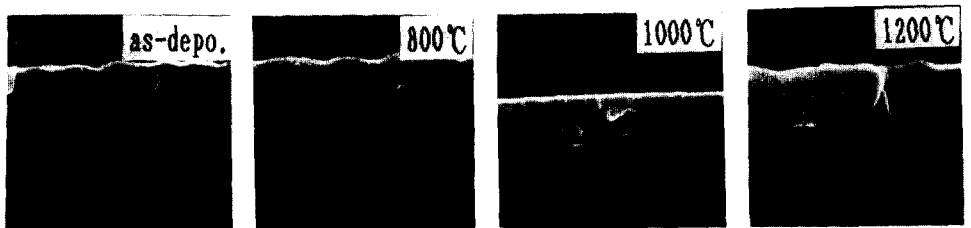
film의 회절 peak는 단결정 실리콘 기판위에 증착된 MoSi<sub>2</sub>의 peak와 거의 일치하고 있는데, 이로써 composite target으로 증착된 MoSi<sub>2</sub>의 형성반응은 기판의 종류와는 거의 무관하다고 생각된다.

그림 3은 Ar분위기에서 20초간 RTA하였을때, RTA온도에 따라서 형성된 시료를 10만배 확대한 SEM 단면 사진을 나타낸 것이다. 단결정 기판과 다결정 기판에서 모두 RTA 온도가 800°C일때, 미세한 결정립이 성장하기 시작하였으며, 이는 X-ray에서 tetra-MoSi<sub>2</sub> peak가 나타나기 시작했던 온도와 일치하였다. RTA 온도 1000°C와 1200°C에서는 grain들의 조대화된 현상을 볼 수 있었고, composite target으로 증착할 경우 Si과 Mo이 인접한 상태로 증착되므로 짧은 거리만을 확산하여 반응하는 short-range reaction으로 MoSi<sub>2</sub>가 구형성장을 한 것으로 보여지며, 이는 순수한 molybdenum 금속을 실리콘 기판위에 증착한 후 열반응으로 형성 하였을때의 columnar 성장과는 다른점이 있었다.

SEM 단면사진에서 나타난 Mo-silicides의 surface roughness는 다결정 실리콘 기판위에 증착된 film의 경우, 단결정 실리콘 기판위에 증착된 surface roughness 보다 다소 거칠게 보였으나, 기판 상태와는 거의 무관하게 나타났다.



(a) on single Si sub



(b) on poly-Si sub

그림 3. Ar 분위기에서 20초간 RTA 하였을때 RTA 온도에 따른 Mo-Silicides의 SEM 단면사진(X 100,000)

Fig. 3. SEM cross section view of MoSi<sub>2</sub> as a function of RTA temp.in Ar ambient.

그림 4는 Ar 분위기에서 RTA 시간이 20초 일때 RTA 온도에 따른 MoSi<sub>2</sub>의 Auger depth profile 을 나타낸 것이다. As depo. 상태에서는 Si/Mo atomic ratio가 2.33±10% 이었고 800℃와 1200℃에서는 각각 2.37±10%, 2.00±10%이었다. RTA 온도가 증가함에 따라 Si/Mo의 atomic ratio가 감소하여 1200℃에서는 2.00정도로 되어, 완전히 MoSi<sub>2</sub>로 상전이 가 일어났음을 알 수 있으며, 이는 앞의 결과를 잘 입증해 주고 있다. 이때 atomic ratio의 감소와 함께 남은 excess Si은 실리콘 기판 쪽으로 확산된 것으로 생각된다.

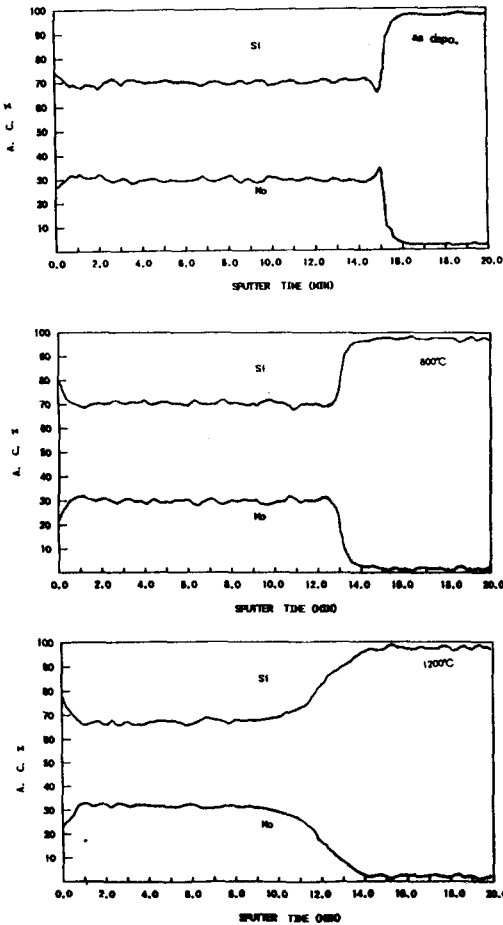


그림 4. Ar 분위기에서 20초간 RTA 하였을때 RTA 온도에 따른 Mo-Silicides의 Auger depth profile.  
 Fig. 4. Auger depth profile of Mo-Silicides as a function of RTA temp. in Ar ambient.

2. MoSi<sub>2</sub>의 전기적 특성

그림 5는 Ar분위기에서 RTA 시간이 20초 일때, RTA 온도에 따른 MoSi<sub>2</sub>의 면저항 값을 나타낸 것이다. 면저항은 RTA 온도의 증가에 따라 감소하였으며, 800℃에서 부터 면저항 값이 급격한 감소 하였다. 이는 이 온도에서 tetra-MoSi<sub>2</sub>가 형성되기 시작하였기 때문으로 사려된다. 또한 이것은 같은 온도에서, X-ray에서의 tetra-MoSi<sub>2</sub> peak와 SEM 단면 사진에서의 미세한 결정립 성장과 잘 일치 하는 것이다. 면저항과 형성된 MoSi<sub>2</sub> 두께를 곱하여 비저항을 구하였다. RTA 온도가 1100℃ 일때, 단결정 실리콘 기판과 다결정 실리콘 기판위에서 형성된 MoSi<sub>2</sub>의 비저항 값은 각각 131μΩ-cm, 144μΩ-cm 이었 으며, 1200℃에서는, 각각 74, 76 μΩ-cm 이었다. RTA 온도가 1000℃에서 1200℃ 사이에서의 면저항 값의 감소는 RTA 온도증가에 따른 grains들의 조대화 가 비저항의 감소에 영향을 준 것으로 생각되며, 이는 SEM에서 관찰한 것과 잘 일치한다. 단결정 실리콘 기판위에 형성된 MoSi<sub>2</sub>의 비저항값은 다결정 실리콘 기판위에 증착된 MoSi<sub>2</sub>와 비교하여 다소 높았으나, 기판 종류에 관계없이 거의 일치하고 있음을 알 수 있다.

3. MoSi<sub>2</sub>의 표면 특성

그림 6은 Ar 분위기에서 RTA 온도에 따른 MoSi<sub>2</sub>의 surface roughness(Ra) 값을 나타낸 것이다.

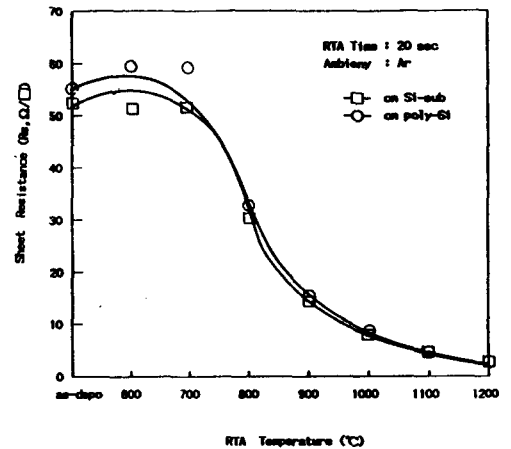


그림 5. Ar 분위기에서 20초간 RTA 하였을때 RTA 온도에 따른 MoSi<sub>2</sub>의 면저항 값의 변화  
 Fig. 5. The change of sheet resistance of MoSi<sub>2</sub> as a function of RTA temp. in Ar ambient.

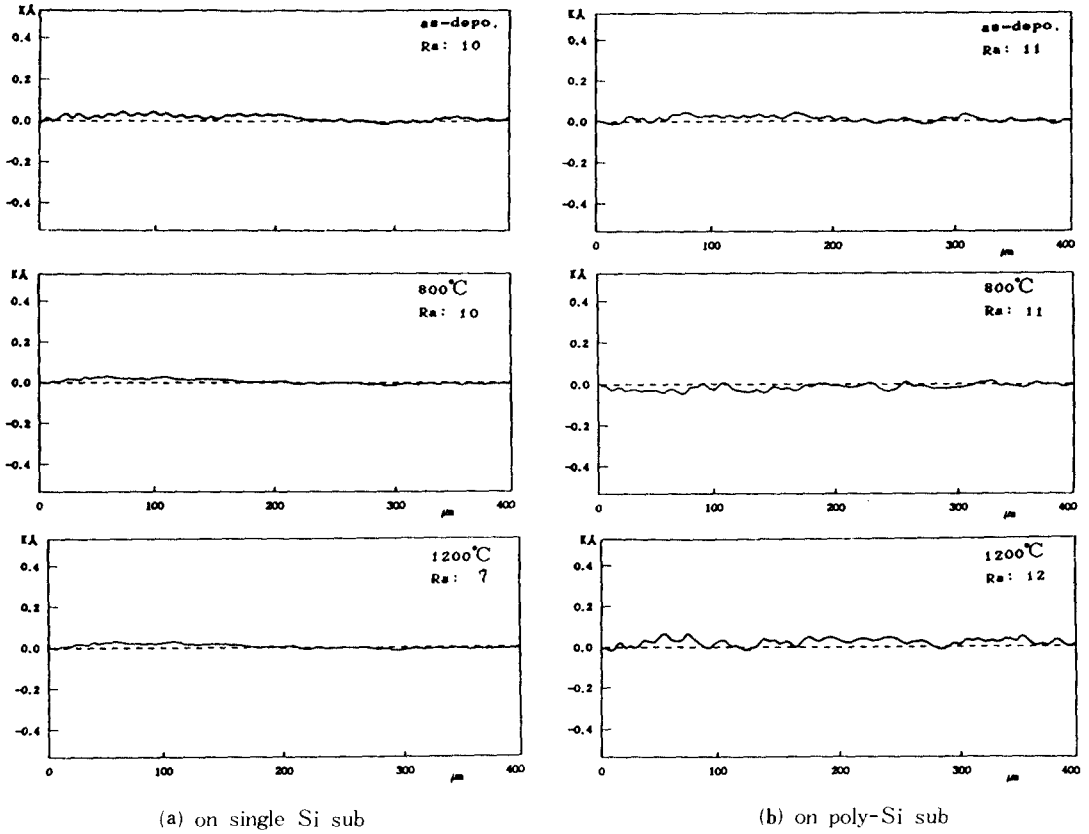


그림 6. Ar 분위기에서 20초간 RTA 하였을때 RTA 온도에 따른 MoSi<sub>2</sub>의 surface roughness

Fig. 6. Surface roughness of MoSi<sub>2</sub> as a function of RTA temp. in Ar ambient.

단결정 실리콘 기판위에 형성된 실리사이드의 경우 Ra 값이 7 - 10Å 이었고, 다결정실리콘 기판 위에서는 11 - 16Å으로 기판 상태에 무관하게 모두 좋은 surface roughness 값을 보였다.

실리콘 기판과 다결정 실리콘 기판위에서 매우 우수하다.

5. RTA 온도의 증가에 따라 MoSi<sub>2</sub>가 형성되고 남은 excess Si은 Si-sub. 쪽으로 확산되었다.

#### IV. 결 론

#### 參 考 文 獻

1. RTA 온도가 800°C일때 MoSi<sub>2</sub>가 형성되기 시작하고, 1200°C에서 비저항 74 - 76 μΩ-cm 정도의 안정한 MoSi<sub>2</sub>가 형성됨을 알았다.
2. Composite target으로 형성된 Mo-Si 혼합물을 800°C 이상에서 RTA 했을때 생긴 MoSi<sub>2</sub>의 grain 형상은 구형이었다.
3. Composite target으로 증착된 MoSi<sub>2</sub>의 면저항, surface roughness 그리고, 형성온도는 기판 종류에 거의 무관하였다.
4. Surface roughness(Ra)는 7 - 16Å으로 단결정

- [1] S.P. Murarka, Silicides for vlsi application, Academic press, (1983)
- [2] S.P. Murarka, J. Vac. Sci. Technol., 17 (1980) 77.
- [3] A.K. Sinha, J. Vac. Sci. Technol., 19 (1981) 778.
- [4] H.J. Geipel and C.W. Koburger. Proc. (1981) Symp. on VLSI Technology, IEEE, New York, (1981), p. 78.
- [5] T.P. Chow, D.H. Bower, R.L. Van Art and W. Katz, J. Electrochem. Soc., 130 (1983)

952.  
 [6] F.T. Turner and D.J. Harra, *Semiconductor Group. Rep.* 12, 1984 (Varian Associates, Palo Alto, CA 94303, U.S.A.).

[7] Robert chow and dennis nichols, *Thin Solid Films*, 118 (1984) 139-147  
 [8] C.H. Sridhar, R. Chow and G. Nocerino, *Thin Solid Films*. 140 (1986) 51057.

---

著 者 紹 介

---



**趙 漢 洙 (準會員)**  
 1966年 5月 18日生. 1989年 2月 한양대학교 재료공학과 졸업. 1991年 1月~현재 한양 대학교 재료공학과 대학원 석사과정. 주 관심분야는 VLSI 배선재료인 silicide 개발 등임.



**趙 顯 春 (正會員)**  
 1964年 2月 5日生. 1984年 2月 한양대학교 금속공학과 졸업. 1986年 한양대학교 재료공학과 석사 졸업. 1989年~산업 연구원 (KIET) 근무. 현재 한양대학교 재료공학과 박사 과정. 주 관심 분야는 화합물 반도체 및 VLSI 배선재료 등.

**崔 珍 爽 (正會員)**    第27卷 第12號 參照  
 현재 한양대학교 재료공학과 대학원 박사과정

**白 壽 鉉 (正會員)**    第27卷 第12號 參照  
 현재 한양대학교 재료공학과 교수