

마이크로프로세서를 이용한 3상 브리지 컨버터의 제어회로 설계에 관한 연구

노창주* · 김윤식* · 김영길** · 유진열** · 류승각**

A Study on the Design of a Control Circuit for Three-Phase
Full Bridge Converter Using Microprocessor

C.J. Noh*, Y.S. Kim*, Y.G. Kim**, J.Y. Yu**, S.K. Lyu**

Abstract

The three-phase full(6-pulse) bridge controlled rectifier is one of the most widely used types of solid-state converters in DC drive applications for higher performance. In most of the previous designs, the gate control circuits of the converter have been designed with analog method which can be easily affected by noise. Nowadays with advances of microelectronics and power electronics, microprocessor and peripheral LSIs are increasingly used for eliminating this problems.

In this paper, a novel general-purpose microprocessor-based firing system and control scheme for a three-phase controlled rectifier bridge has been developed and tested. Using the phase relations between Δ -Y transformer in power operation part, gate pulse of the converter is generated with real time process so that microprocessor may share its time to control algorithms efficiently. The firing angle of the converter is smoothly controlled in the range of 0° to 180° with a fast response and a constant open loop gain, even for the case where the converter is fed by a weak AC system of unregulated frequency. The hardware and software control circuit implementation built around a 80286 microprocessor is discussed, and the experimental results are given. This scheme uses less hardware components and has higher dynamic performance in variable speed DC drive applications.

* 正會員, 工學博士, 韓國海洋大學校

** 正會員, 韓國海洋大學校 大學院

기호설명

- α : Firing delay angle[rad]
- γ : Turn-off angle of thyristor or conduction angle[rad]
- μ : Commutation overlap angle[rad]
- ω : Angular frequency[rad/sec]
- θ_n : Phase angle[rad]
- ϕ_A, ϕ_B, ϕ_C : Digitized three - phase power signals
- Q_{1-6} : Thyristors
- I_d : Average output current or load current[A]
- i_a, i_b, i_c : Line current[A]
- i_G : Cathode to gate current[A]
- L_c : Commutating inductance or source inductance[H]
- V : rms value of converter line to line voltage[V]
- V_{dc} : Average voltage of converter output [V]
- V_{dm} : Mximum voltage of converter output (at $\alpha = 0^\circ$)[V]
- v_a : Phase voltage[V]
- v_{ab} : Line to line voltage[V]
- v : Output voltage converter[V]

1. 서 론

최근 다이리스터등 전력용반도체 소자들의 대용량화 고속화및 저가격화에 힘입어 반도체 전력 변환장치가 산업현장에서 점차 널리 사용되어가고 있으며, 그중 직류전동기 가변속 제어, 윈치 및 크레인, 전기철도등 교통수단의 견인, 고압직류송전(high-voltage DC transmission)및 초전도 전력저장 장치(SMES) 등의 응용분야에는 교류-직류 전력변환 장치인 다이리스터를 이용한 3상 브릿지 컨버터가 핵심적으로 사용되고 있다.¹⁾

그런데 이러한 컨버터들에 있어서 다이리스터

의 위상제어가 기존의 아날로그 방식으로 행하여지는 경우, 온도 영향등에 의한 저항및 선형소자등 제어회로의 정수값들의 변동으로 인하여 전원과 제어회로간의 동기화의 곤란, 잡음발생, 성능의 저하등의 한계에 봉착하게 된다.

한편 이러한 문제점들을 해결하기 위하여 마이크로프로세서에 의한 디지털 방식의 게이트 제어회로가 Tang, Dewan등에 의하여 연구 발표되었으나, 이들 연구에서는 위상제어각 발생자채를 주로 인터럽트 처리방식에 의해서 행하여 왔기 때문에, 인터럽트 처리루틴에 소요되는 시간 동안은 마이크로프로세서의 동작을 레프트 제어인 산품에 할애할 수 없고, 제어회로가 복잡해지며, 컨버터의 위상제어각 분해능 향상에도 한계가 있다.

따라서 본 연구에서는 이러한 문제점들을 개선하기 위하여 3상전원 위상검출부에 사용된 $\Delta - Y$ 변압기 결선의 1,2차측간의 위상관계와 LSI 8253등을 이용하여 제어각발생을 시간저연 없이 온라인으로 가능하게 함으로써 마이크로프로세서의 동작을 제어동작등에 보다 더 할애할 수 있게 하였다. 그리하여 기존의 방식에 비하여 간편하며, 속응성, 선형성, 신뢰성, 융통성등 고기능을 갖추며 제어각 $0, 5^\circ$ 의 분해능을 갖는 위상제어 범위 $0^\circ - 180^\circ$ 의 3상 브리지 컨버터 제어회로를 설계 제작하여 직류 전동기 속도제어등의 분야에 사용할 수 있게 하였다.

2. 3상 브리지 컨버터의 기본 이론

2.1 3상 브리지 컨버터의 원리⁴⁾

Fig. 1은 2상한 운전이 필요한 산업 응용분야에 널리 사용되고 있는 3상 다이리스터 브리지 컨버터의 기본회로로서 정(+)측에 Q_1, Q_3, Q_5 , 부(-)측에 Q_4, Q_6, Q_2 각각 3개씩 6개의 다이리스터 스위치들로 구성되어 있으며 이들은 전사이클에 걸쳐 매 60° 간격으로 점호된다.

3상 브리지 컨버터에서 어떤 순간에 어느 다이리스터가 도통될 것인가를 결정하는 요인은 3상

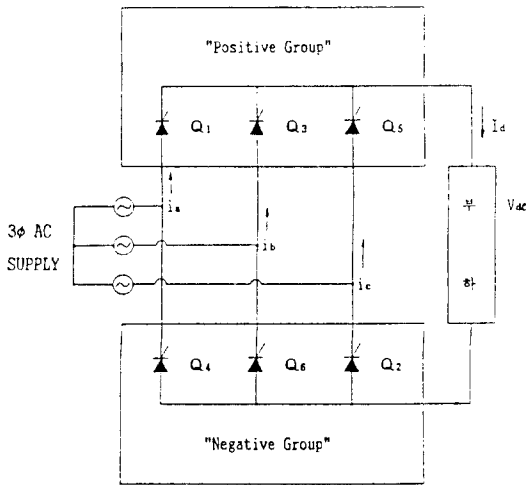


Fig. 1 Power circuit of 3-phase full bridge converter

전원 상전압 v_{an} , v_{bn} , v_{cn} 의 조합인 선간전압 v_{ab} , v_{ac} , v_{bc} , v_{ba} , v_{ca} , v_{cb} 중 어느 선간전압이 그 구간에서 양 또는 음의 최대가 되느냐 하는 것이다. 3상전원의 상전압이 각각

$$\begin{aligned} v_{an} &= \sqrt{2}V/\sqrt{3} \sin(\omega t - \pi/6) [V] \\ v_{bn} &= \sqrt{2}V/\sqrt{3} \sin(\omega t - 5\pi/6) [V] \dots\dots(1) \\ v_{cn} &= \sqrt{2}V/\sqrt{3} \sin(\omega t - 9\pi/6) [V] \end{aligned}$$

인 경우, 선간전압들은

$$\begin{aligned} v_{ab} &= \sqrt{2}V \sin \omega t [V] \\ v_{ac} &= \sqrt{2}V \sin(\omega t - \pi/3) [V] \\ v_{bc} &= \sqrt{2}V \sin(\omega t - 2\pi/3) [V] \dots\dots\dots(2) \\ v_{ba} &= \sqrt{2}V \sin(\omega t - \pi) [V] \\ v_{ca} &= \sqrt{2}V \sin(\omega t - 4\pi/3) [V] \\ v_{cb} &= \sqrt{2}V \sin(\omega t - 9\pi/3) [V] \end{aligned}$$

와 같이 표현된다. 컨버터가 부하회로를 구성하기 위하여 정(+)측 및 부(-)측의 다이리스터가 각 1개씩 동시에 통류되지 않으면 안되며, 정(+)측 다이리스터는 부(-)측 다이리스터와 $\pi/3$ 위상차를 가지며 교호로 도통된다. 위상 $\omega t = \pi/3 + \alpha$ 일때 다이리스터 Q_6 는 이미 도통중이고 Q_1 이 점호된다. $(\pi/3 + \alpha) \leq \omega t \leq (2\pi/3 + \alpha)$ 구간동안 다이리스터 Q_1 과 Q_6 가 도통되며 선간전압 $v_{ab}(=v_{an} - v_{bn})$ 가 부하 양단에 나타난다. 구간, $\omega t = 2\pi/3 + \alpha$ 에서 다이리스터 Q_2 가 점호

되고 Q_6 는 중지역바이어스 된다. 자인 전류에 의하여 Q_6 가 소호되며, $(2\pi/3 + \alpha) \leq \omega t \leq (\pi + \alpha)$ 구간 동안에 Q_1 과 Q_2 가 도통하여 선간전압 v_{ac} 가 부하 양단에 나타난다. 컨버터에서 다이리스터 스위치의 번호가 Fig. 1과 같이 매겨졌다고 하면 다이리스터의 점호순서는 1-2, 2-3, 3-4, 5-6, 및 6-1과 같이 된다. 점호지연각은 $0^\circ < \alpha < 180^\circ$ 까지 사용가능하며 $0^\circ < \alpha < 90^\circ$ 에서는 컨버터 모드로, $90^\circ < \alpha < 180^\circ$ 에서는 인버터 모드로 작동한다. Table 1에서는 위상 ωt [rad]의 구간에 따라 도통되는 다이리스터와 부하에 나타나는 전압을 보여주고 있다.

< Table 1 > Conducting sequence of thyristors. ⁴⁾

Interval	Voltage Applied to Load	Conducting Thyristors	Thyristor to be turned on
$\pi/3 < \omega t < 2\pi/3$	v_{ab}	Q_6, Q_1	Q_1
$2\pi/3 < \omega t < \pi$	v_{ac}	Q_1, Q_2	Q_2
$\pi < \omega t < 4\pi/3$	v_{bc}	Q_2, Q_3	Q_3
$4\pi/3 < \omega t < 5\pi/3$	v_{ba}	Q_3, Q_4	Q_4
$5\pi/3 < \omega t < 2\pi$	v_{ca}	Q_4, Q_5	Q_5
$2\pi < \omega t < 7\pi/3$	v_{cb}	Q_5, Q_6	Q_6

모한 컨버터의 출력평균전압은

$$\begin{aligned} V_{dc} &= \frac{3}{\pi} \int_{\alpha}^{\alpha + 2\pi/3} v_{ab} d(\omega t) \\ &= \frac{3\sqrt{2}V}{\pi} \cos \alpha \dots\dots\dots(3) \end{aligned}$$

가되며, 점호지연각 $\alpha = 0^\circ$ 인 경우 최대 출력평균전압은

$$V_{dm} = 3\sqrt{2} V/\pi \dots\dots\dots(4)$$

로 되고, 점호지연각 α 인 경우 규준화된 출력전압은

$$V_n = V_{dc}/V_{dm} = \cos \alpha \dots\dots\dots(5)$$

로 되어, 점호지연각 α 를 제어함으로써 교류전압을 가변 직류전압으로 만들 수 있다. Fig. 2는 Fig. 1의 3상브릿지 컨버터에 평형 삼상 교류전원을 공급하였을시 점호지연각 $\alpha = 45^\circ$ 에서의 전압과 전류 파형을 나타내고 있다.

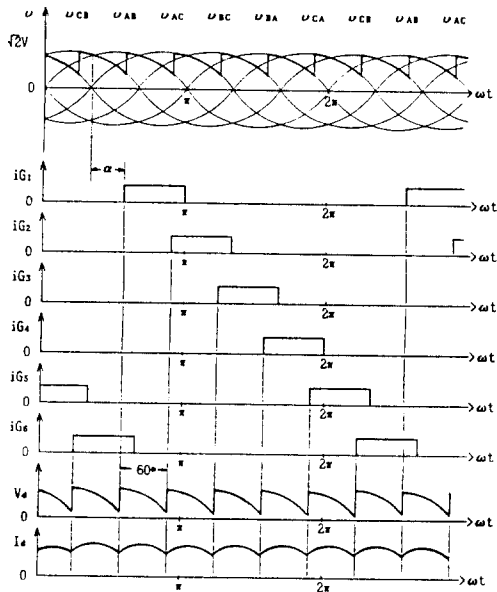


Fig. 2 Waveforms of 3-phase bridge converters. (for firing angle $\alpha = 45^\circ$)

2.2 고조파 성분 및 전류(轉流)⁵⁾

점호지연각 α 의 변화에 따라 변하는 삼상브릿지 제어정류기의 출력전압 v_o 을 푸리에(Fourier) 급수 전개하면 다음과 같다

$$v_o = V_{dc} + \sum_{n=1}^{\infty} c_n \cos(n\omega t - \theta_n) [V] \dots\dots (6)$$

단, $c_n = [a_n^2 + b_n^2]^{1/2} [V]$

$$\theta_n = \tan^{-1} \frac{a_n}{b_n} [\text{rad}]$$

$$a_n = \frac{6}{\pi} \int_{(\alpha + \pi/3)}^{(\alpha + 2\pi/3)} v_o \sin n\omega t d(\omega t) [V] \dots\dots (7)$$

($n=6, 12, 18, \dots\dots$)

$$b_n = \frac{6}{\pi} \int_{(\alpha + \pi/3)}^{(\alpha + 2\pi/3)} v_o \cos n\omega t d(\omega t) [V] \dots\dots (8)$$

($n=6, 12, 18, \dots\dots$)

6펄스 컨버터 출력파형 v_o 는 제 $6n(n=1, 2, 3, \dots)$ 차수의 주파수를 포함하고 있으며, 펄스수가 증가하면 파형은 평활하기 쉽고 적은 누설 리액턴스라도 전류파형을 평활시킬 수 있다. 또한 입력측의 변압기 및 출력측 브리지 결선의 다양화

를 통한 다상 다중펄스 컨버터도 설계 가능하며 입력전원의 한 주기당 펄스수가 많게 할수록 컨버터 출력 전압에 고차고조파가 나타나게 되어 출력 전압의 평활이 용이해진다. 또한 입력전류 i_a 는

$$i_a = \sum_{n=1,2,\dots}^{\infty} \sqrt{2} I_n \sin(n\omega t + \theta_n) [A] \dots\dots (9)$$

단, $\theta_n = \tan^{-1} \frac{a_n}{b_n} = -n\alpha [\text{rad}]$

I_n : 입력전류 n 차 고조파의 실효값.

으로 제 $6n \pm 1$ 차(1, 5, 7, 11, 13, ...) 고조파를 포함하고 있다.

펄스($p=6$) 컨버터에서 두 다이리스터간의 전류겹침각 μ 는

$$\mu = -\alpha + \cos^{-1} \left(\cos \alpha - \frac{\sqrt{2} \omega L_c I_a}{V} \right) [\text{rad}] \dots\dots\dots (10)$$

여기서,

L_c : 전류 인덕턴스

(commutating inductance),

I_a : 부하전류, V : 선간전압의 실효값.

로 되어, 전원 인덕턴스(inductance)와 선전류가 적을수록, 선간전압이 커질수록 적어지며, 점호지연각 α 가 반사이클을 중심으로 멀어짐에 따라 커진다. 또한, $90^\circ < \alpha < 180^\circ$ 인 인버터 모드에서 확실한 전류(轉流)를 위하여서는, 전류 겹침각 μ 에 다이리스터가 전류를 완료하고 게이트가 제어능력을 회복하는데 필요한 시간인 제어진각(制御進角) γ 를 더한 간격인 전류여유각 β 를 확보해야 한다.

$$\beta = \mu + \gamma, \alpha = 180 - (\mu + \gamma) \dots\dots\dots (11)$$

여기서, β : 전류여유각, μ : 전류 겹침각, γ : 제어진각

3. 시스템의 설계

Fig. 3은 본 연구에서 설계된 3상브리지 컨버터 시스템의 전체 블록도로서 주요 구성부분은 3상

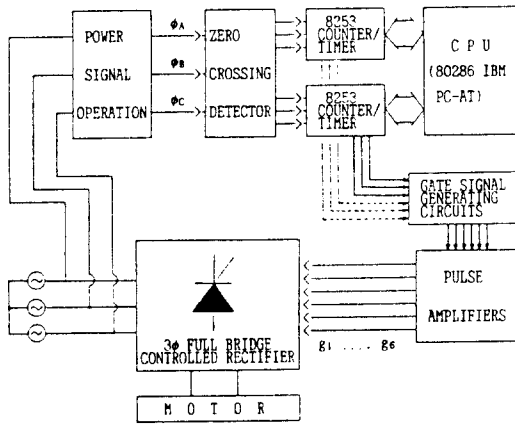


Fig. 3 Simplified functional block diagram of overall system.

220V 상용전원과 제어회로간의 동기신호및 상호차점 신호 획득을 위한 전원신호 조작부(power signal operation), 영교차점 검출부(zero crossing point detector), 제어각 α 에 해당하는 실제 펄스폭을 발생 시키기 위한 8253(programmable interval timer), i80286을 CPU로 갖는 IBM PC-AT, 게이트 신호 증폭부, 다이리스터 브리지, 그리고 부하로서 사용된 직류 전동기로 구성되어 있다.

본 연구에서 설계된 회로의 특징은, 전원과 제어회로간의 위상 동기화및 제어가 발생 기준 시점으로서 상대적으로 구하기 어려운 입력 선간전압의 상호차점 대신에 입력선원측 Δ -Y 결선의 위상관계를 이용하여 이와 동일한 위상을 가지며 구하기 용이한 영교차점을 구하고 이를 8253의 게이트 단자에 직접 인가하여 사용한 점이다. 이렇게 함으로써 제어각 발생시 중점의 방법인 인터럽트를 사용하지 않고 온라인으로 제어각 발생이 가능케 하였으며 인터럽트는 오직 제어동작등에만 사용될 수 있도록 하였다.

3.1 전원신호 조작부및 영교차점 검출부

3상 6펄스 다이리스터 컨버터에서 모든 다이리스터는 전 사이클에 걸쳐 턴온되며, 어떤 순간에 어느 다이리스터가 도통할 것인가를 결정하는 요인은 3상 선간 전원전압 $u_{ab} u_{bc} u_{ca}$ 와 이들의 반전

신호인 $u_{ba} u_{cb} u_{ac}$ 6상의 조합으로 어느 순간에 어느 것이 전원 최고전압인가 하는 것이다. 또한 Table 1에서 보는 바와 같이 1번 다이리스터(Q_1)가 점화될 수 있는 구간은 u_{ab} 가 6상중 최대가 되는 $\pi/3$ [rad] 부터이며 이 지점은 u_{cb} 와 u_{ab} 의 상호차점(相交叉點)이자 u_{ac} 의 영교차점(零交叉點)이기도 하다. Fig. 4는 전원과 게이트 제어회로간의 위상신호 동기화및 검출을 위한 Δ -Y 결선된 변압기의 1-2차측 간의 선압 위상선도로서, 외부 삼각형은 1차(Δ)측을, 내부 삼각형은 2차(Y)측을 나타내고 있으며, 여기서 2차(Y)측 상전압은 1차(Δ)측 선간전압과 동상(同相)임을 알 수 있다.⁶⁾ 또한 위상신호 동기화및 검출을 위한 Δ -Y 결선 변압기에서 1차측이라 함은 다이리스터 브리지와 병렬로 연결되므로 다이리스터 브리지의 결선의 앞단이 어느 결선이건 상관없이 전원회로와 다이리스터 브리지간의 동기화된 위상을 참조할 수 있다. 따라서 전원과 제어회로간의 위상을 동기화시킴에 있어서 구하기 어려운 상호차점 대신에 이와 동일한 위상을 가지며 구하기 용이한 영교차점을 구하여 이용하였다.

그러므로 Q_1 다이리스터를 점화하기 위한 기준 시점인 1차측 Δ 결선의 u_{cb} 와 u_{ab} 의 상호차점이란 곧 u_{ac} 의 영교차점이며 이는 2차측의 Y결선에서 얻을 수 있는 $-u_{cn}$ 의 영교차점이다.

3상 220V 상용전원은 3개의 동일한 단상 변압기로 구성된 3상 Δ -Y 결선 변압기를 거쳐서 접지분리된 후 응답특성이 빠른 연산증폭기(OP Amp.) 비교기에서 로화되고 제너다이오드를

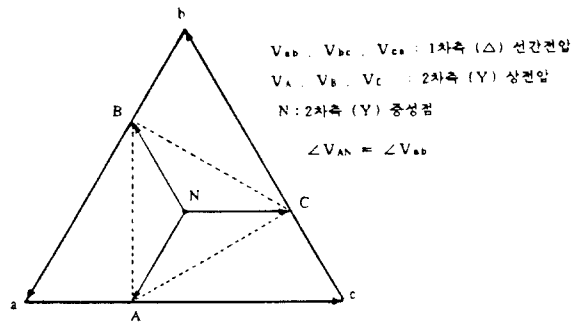


Fig. 4 Phase diagram of Δ -Y transformer connection.

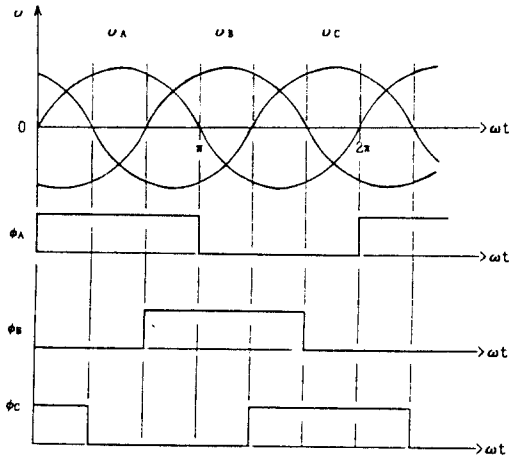


Fig. 5 Waveforms of digitized 3-phase power signals.

거쳐서 디지털화된 TTL 레벨의 영교차점 신호 Φ_A, Φ_B, Φ_C 로 만들어진다. Fig. 5는 성형Y결선인 2차측의 상전압 v_A, v_B, v_C 와 디지털화된 영교차점 신호 Φ_A, Φ_B, Φ_C 와의 관계를 보여주고 있다. 이 Φ_A, Φ_B, Φ_C 신호는 슈미트트리거(schmitt trigger)와 단안정 멀티바이브레이터를 거쳐 파형 정형된후 다음단에 있는 8253의 게이트 신호로 인가되어 제어각 α 에 해당하는 게이트 신호를 발생시킬 수 있게 한다.

3.2 점호각 제어 및 8253 회로부

영교차점 검출부에서 얻어진 6개의 영교차점

신호는 제어각 발생을 위하여 각각 프로그래머블 인터벌 타이머(programmable interval timer)인 8253의 게이트에 인가되어 제어각 α 에 해당하는 펄스의 펄스로 바뀌어 출력되게 된다. 이때 8253은 카운팅 데이터 만큼의 인터벌을 갖는 펄스를 출력시키는 Programmable one shot 모드인 [Mode 1], 16비트, 십진카운터로 사용하였다. 8253에 인가되는 클럭은 PC 확장슬롯에서 제공되는 8 MHz 클럭을 4분주시켜 2 MHz로 하여 공급되게 하였다. 다이리스터 6개의 게이트를 위하여 칩당 3개의 카운터 타이머가 내장된 8253이 2개 사용되며 전체 6개의 카운터에 미리 로드시킨 카운팅데이터 값을 카운트다운 함으로써 원하는 제어각 α 를 발생시킨다. 본 연구에서는 8253의 게이트는 전원과 브리지회로와의 위상 관계를 고려하여 온라인으로 얻어낸 영교차점 신호(zero crossing signal)를 병렬연결하여 바로 이용하였으므로 종래의 영교차점마다 인터럽트를 걸어서 턴온될 다이리스터를 결정하는 방식에 비하여 프로세서 연산 시간이 짧고 동작이 확실하다는 면에서 장점을 가진다. 이를 제어하는 프로세서는 80286 마이크로프로세서의 8 MHz IBM PC-AT를 사용하였다. Fig. 6은 8253의 「Mode 1」 동작을 보여주고 있으며 Fig. 7은 8253의 IBM PC 확장 슬롯과의 접속을 위한 어드레스 디코딩 및 인터페이싱 결선도이다. 8253 TIMER/COUNTER의 6개의 출력신호는 각각의 게이트신호 발생 및 증폭회로에 인가된다.

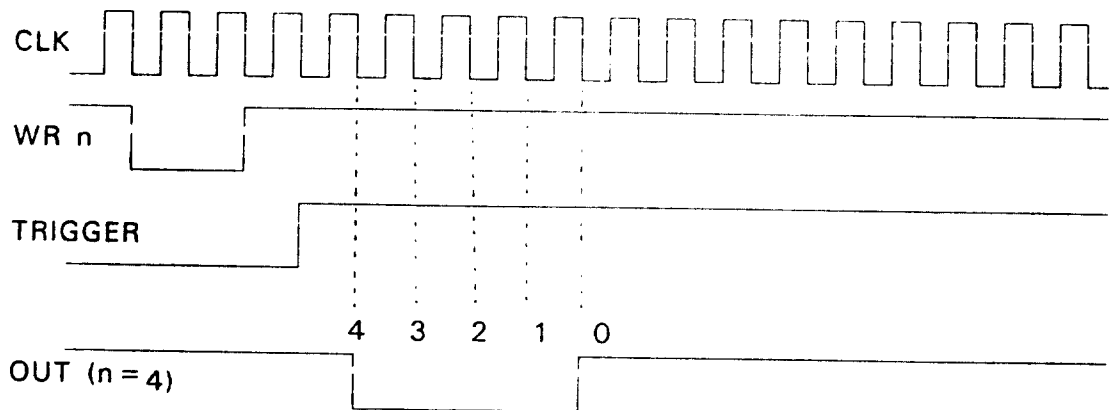


Fig. 6 Mode-1 operation of 8253 programmable interval timer.

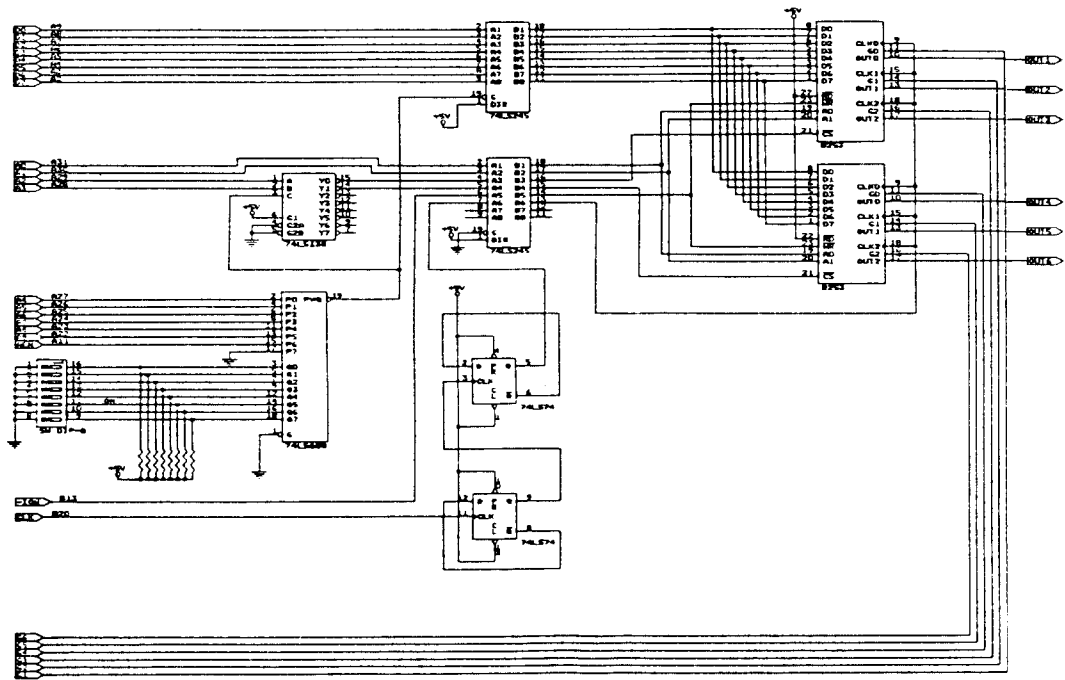


Fig. 7 Connection diagram of 8253 interfacing circuit.

3.3 A/D 콘버터 및 인터럽트 발생부

전동기 속도는 전동기와 직결된 타코제너레이터(T/G)로부터 검출하여 PCL-812 PG의 멀티플렉서, 프로그래머블 증폭기를 거쳐 A/D 콘버터의 입력 채널(Ch_0)를 통해 받아 들이고 A/D 콘버터는 EOC(end of conversion)를 통해 8259 IR에 인터럽트 요구신호를 보내게 된다.

콘버터가 전동기 속도제어등에 가변 직류전원으로 사용되는 경우 전동기의 속도 측정 제어 알고리즘의 계산 및 콘버터의 위상제어등을 위하여 프로세서는 콘버터 시스템 및 주변장치에 일정한 시간 간격으로 서비스를 해주어야 한다. 3개의 단안정 멀티바이브레이터(mono-stable multivibrator)에서 출력되는 6개의 영교차점 신호는 8253 TIMER/COUNTER의 각 게이트에 보내지며, 또한 이들은 논리 OR 되어 마스터 인터럽트 콘트롤러 8259내에 있는 IR5(IRQ 05) 단자의 인터럽트요구 입력으로 사용될 수도 있다. 본 연구에서는 축차근사형, 12 Bit, 30 KHz인 Advantech사의 PCL-812PG A/D콘버터를 사용하

였는데 트리거 모드로 우보드 프로그래머블 타이머 트리거모드가 사용되었다. 본 연구에서는 A/D콘버터의 End of conversion 펄스를 이용하여 PC의 확장슬롯에 나와있는 IR5(IRQ05) 단자에 인가 함으로써 인터럽트를 발생하게 하였으며 이 단자의 인터럽트 번호는 $0D_{16}$ 이고 벡터는 34-37₁₆번지에 저장되어 있다.

8259 인터럽트 콘트롤러의 인터럽트 요구 입력 라인에 End of conversion 신호인 "H" 펄스가 인가되면 콘버터 시스템은 마이크로프로세서에 인터럽트를 요구한다. 그러면 8259의 IR에 대응하는 비트가 셋트되고 8259는 인터럽트 우선 순위, 인터럽트 마스크 상태를 판단한 후에 INT 신호로 CPU의 INTR에 인터럽트를 요구한다. CPU로부터 인터럽트를 승인하는 INTA 신호가 나오면 8259는 이 INTA 신호에 동기하여 인터럽트 벡터 및 CALL 명령을 출력시킨다. 최후의 INTA 신호의 상승 에지(Edge)에서 가장 우선 순위가 높은 IR 입력의 ISR 비트를 셋트하고, 동시에 대응하는 IRR 비트를 리셋트 하게 된다. ISR

비트는 CPU의 인터럽트 서비스 종료까지 적당한 인터럽트 명령(end interrupt)를 주는 것으로 리셋트 된다. 그러면 CPU는 수행중인 프로그램을 중단하고 인터럽트 서비스 루틴을 수행한다.

3.4 게이트 신호 발생 및 증폭 회로

삼상 브릿지 제어정류기에서는 상호차점으로부터 최소한 $2\pi/3 - \alpha$ [rad] 구간 동안 게이트 신호가 공급이 되어야 하며 점호실패 방지를 위하여 연속펄스 신호가 게이트신호로 인가되어야 한다. Δ -Y 결선 변압기의 2차측인 Y 결선에서 맨 먼저 $\pi/3$ [rad] 부터 2π [rad]까지 한주기동안 $\pi/3$ [rad] 간격으로 발생하는 디지털화된 상전압 신호를 각각 $\phi_C, \phi_B, \phi_A, \phi_C, \phi_B, \phi_A$ 라 하고, 또한 8253의 Out 단자를 통해 나오는 6개의 신호를 각각 $G_1, G_2, G_3, G_4, G_5, G_6$ 라 하면, 매 제어각 α 마다 $2\pi/3 - \alpha$ 구간 동안 게이트 신호가 발생될 수 있도록 하기 위하여 ϕ_C 와 G_1, \dots, ϕ_A 와 G_6 를 각각 AND 시키고 또 그 AND 출력을 발진기(oscillator) 출력과 AND 시켰다. 이 신호는 12V 정도로 증폭 및 절연되어 콘버터에 있는 다이리스터의 게이트와 캐소드에 인가된다. Fig. 8에는 회로도 및 각부 파형이 나타나 있으며 (a)는 회로도이고 (b)는 (a)회로도의 각 점에 나타나는 파형 중 다이리스터 Q_1 게이트신호에 대한 각부 파형을 보여주고 있다. Fig. 8에서 알수 있듯이 8253 모드-1 특성에 의해 발생할 수 있는 리플펄스를

제거해 주기위하여 저역통과 필터회로를 사용했다. 또한 연속펄스 방식은 Op Amp로 구성된 발진기로부터 나오는 펄스와 게이트 구간 신호가 논리적으로 AND되어 출력된다. 한편, 발진기 출력 펄스의 주파수는 식(12)과 같다.

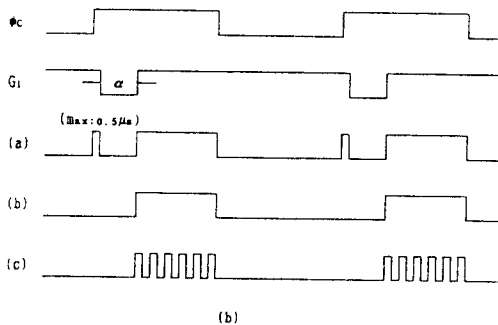
$$frequency = \frac{1}{2 \cdot \Delta T}$$

$$\Delta T = R_1 \cdot C_1 \cdot \ln\left(1 + \frac{2R_2}{R_3}\right) \dots\dots\dots (12)$$

Fig. 9는 80286 마이크로프로세서를 가진 IBM PC-AT를 포함한 전체 시스템의 결선도로서 콘버터 시스템중 1개의 다이리스터를 대상으로 영교차점 검출에서부터 해당 다이리스터가 게이트되기까지의 과정을 보여주고 있는 회로도이다.

3.5 소프트웨어의 구성

설계된 콘버터 시스템을 구동하는 프로그램은 메인프로그램과 인터럽트 서비스루틴으로 구성되어 있다. 메인프로그램에서는 8253 TIMER/COUNTER 및 8259 인터럽트 컨트롤러 A/D콘버터를 초기화 하고난 후 인터럽트를 기다리는 무한루프 동작을 수행한다. 인터럽트 서비스루틴은 A/D 콘버터의 End of conversion 신호가 8259 IR단자에 인가되는 순간에 시작된다. 인터럽트가 발생하면 다음과 같은 인터럽트 서비스루틴을 수행한다. 전동기에 부착된 타코제너레이터에서 나오는 속도신호를 A/D 콘버터를 통하여 읽어들이고 후 설정값(set point)과 비교하여 오차신호를 구한후 제어 알고리즘을 거쳐서 제어신호 및 점호제어각 α 에 해당하는 8253의 카운팅 데이터로 만들어서 2개의 8253내에 있는 6개의 카운터에 로드시킨다. 이 카운팅 데이터는 순차적으로 발생하는 다음번 영교차점에 의해서 8253이 게이트 될때 제어각 α 에 해당하는 펄스폭으로 출력된다. 그리고는 다시 메인프로그램으로 돌아가서 다음 인터럽트 요구신호를 기다리게 된다. 이상 프로그램에 대한 흐름도가 Fig. 10에 나타나 있다.



(a) Gate signal generating and amplifying circuit.
 (b) Waveforms of gate signal generating circuit.

Fig. 8 Gate pulse generating circuit.

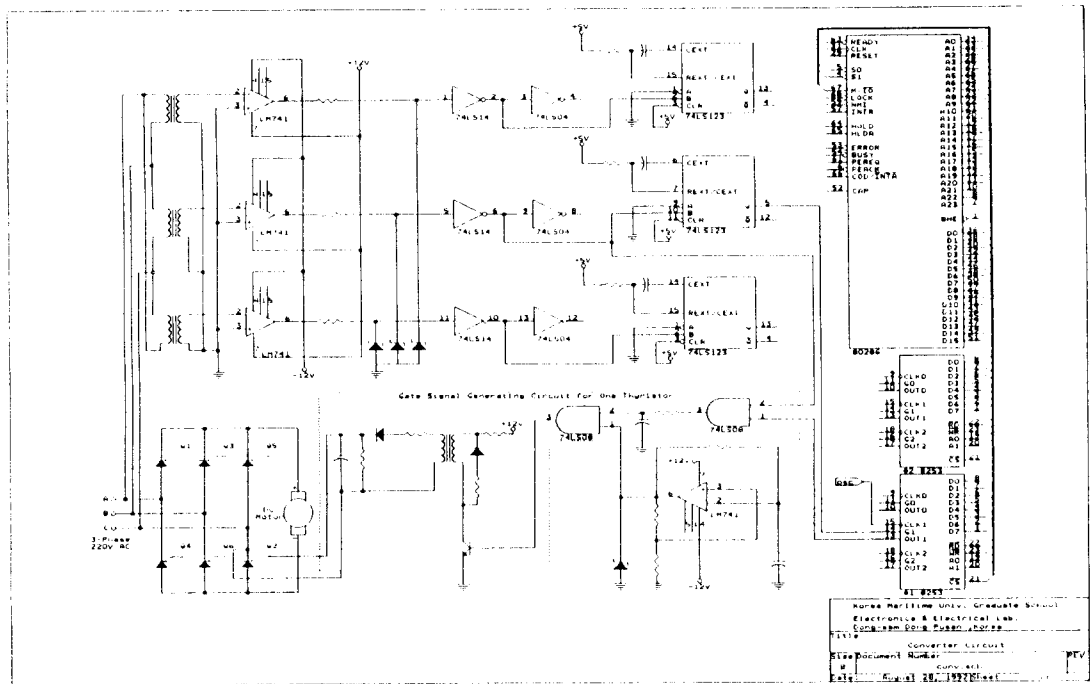
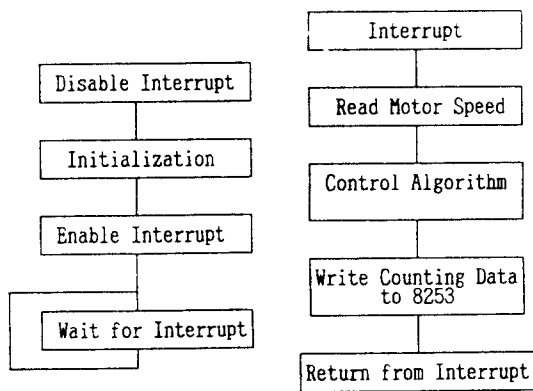


Fig. 9 Connection diagram of overall system.



a) Main program b) Interrupt service routine
 Fig. 10 Simplified flowcharts of main and interrupt program.

4. 실험 및 고찰

설계 제작된 3상 다이리스터 컨버터를 80286 마이크로프로세서를 갖는 IBM PC-AT를 중심으로 구성하여 3상 220볼트 상용전원을 입력받아 0.5마력 직류 전동기에 인가하여 시운전 해본 것

과 컨버터 출력성능면에 있어서 양호한 제어각 분해능과 전압제어 신호에 대한 시간지연이 거의 없는 빠른 응답 특성과 원하는 가변전압 제어 성능을 확인할 수 있었다. 이때 사용한 다이리스터 소자는 660볼트, 20암페어 용량의 GE-C228M였다.

한편, 본 실험에서 점호제어각 α 에 해당하는 8253의 카운팅 데이터는 다음과 같이 구하였다. 2 MHz의 클럭이 공급되고 있는 8253 Timer/Counter에서 카운팅 데이터를 C라 하고, 그때의 점호 지연시간을 T라 하면

$$T = C \times \frac{1}{2 \text{ MHz}} = (5 \times 10^{-4}) \times C \text{ (ms)} \quad (13)$$

$$\alpha = \frac{360^\circ \times T \text{ (ms)}}{16.667 \text{ (ms)}}$$

$$= \frac{360^\circ \times (5 \times 10^{-4}) \text{ (ms)} \times C}{16.667 \text{ (ms)}} \dots\dots\dots (14)$$

그러므로 점호제어각을 α 로 하기위한 카운팅 데이터 C는

$$C = \frac{\alpha \times 16.667 \text{ (ms)}}{360^\circ \times (5 \times 10^{-4}) \text{ (ms)}} \dots\dots\dots (15)$$

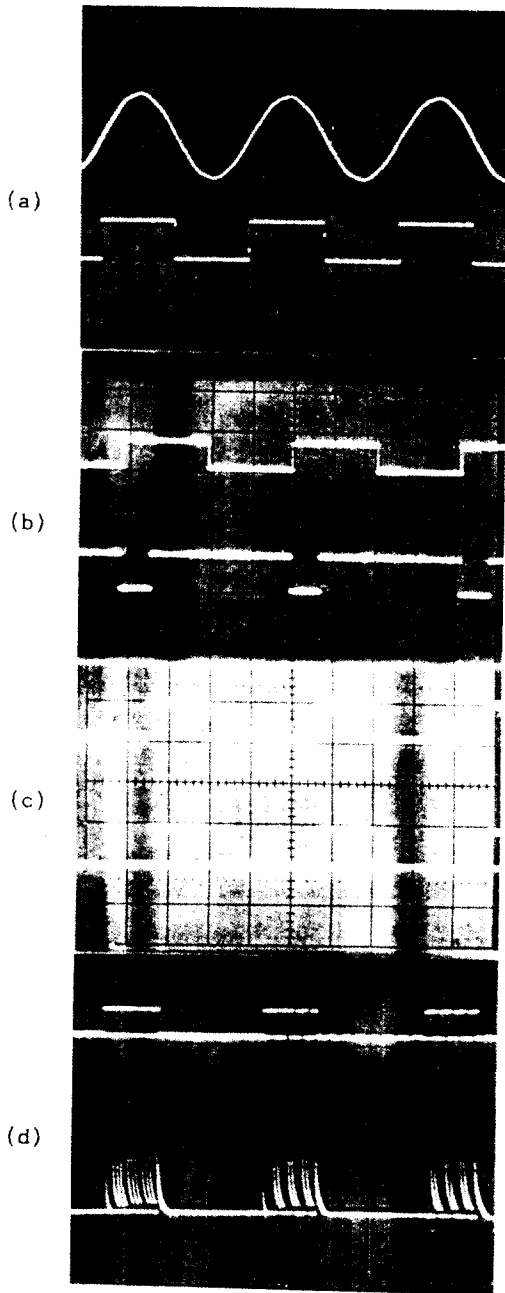


Fig. 11 Waveforms of gate pulse generating circuit.
 (a) v_A and ϕ_A (5V/DIV, 5ms/DIV)
 (b) 8253 counter/timer output (5V/DIV, 5ms/DIV)
 (c) gate pulse generating circuit output (5V/DIV, 5ms/DIV)
 (d) gate pulse amplifying circuit output (5V/DIV, 2.5ms/DIV)

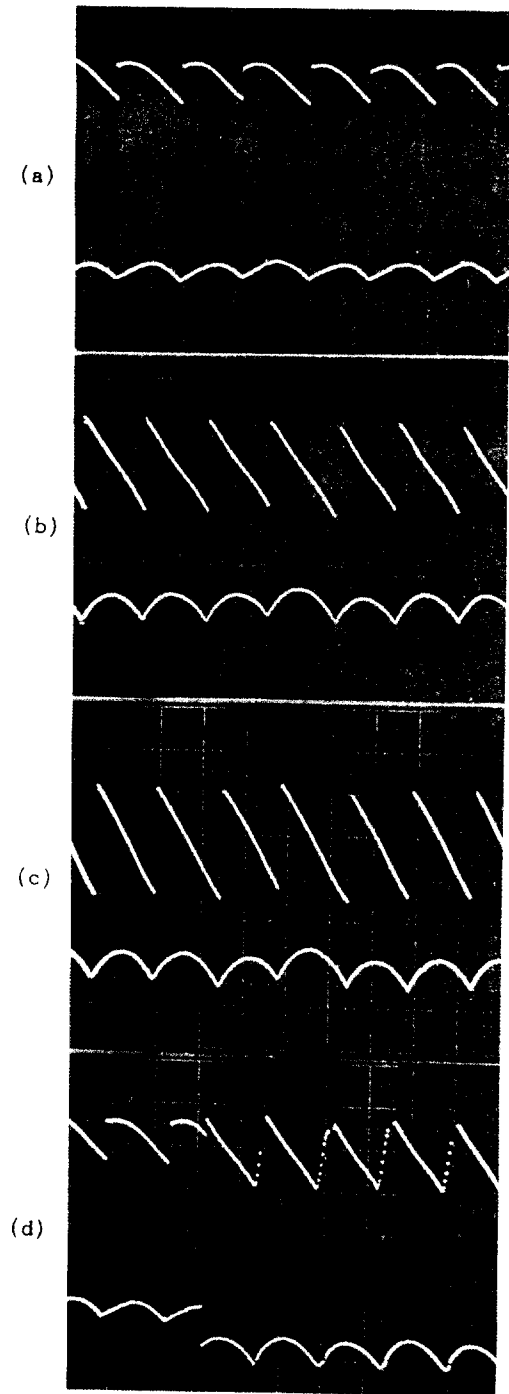


Fig. 12 Waveforms of the converter output voltage and current for some firing angles. (100V/DIV, 2ms/DIV)
 (a) $\alpha = 15^\circ$ (b) $\alpha = 45^\circ$ (c) $\alpha = 60^\circ$
 (d) transient state of α from 15° to 45°

가 된다. 식 (15)를 이용하여 제어각 0.5° 간격으로 그에 대응하는 카운팅 데이터를 만들어 룩업 테이블(look-up table)로 RAM에 작성해 놓고 이를 이용하였다.

Fig. 11은 설계된 콘버터의 제어회로 각부 사진이며, 사진(a)는 Δ -Y 결선 변압기의 2차측인 Y 결선에서 A상의 상전압 v_A 와 이것의 디지털화된 파형 ϕ_A 를 보이고 있고, 사진(b)는 8253 GATE 단자 입력신호와 OUT단자 출력신호 G1을 보이고 있으며, 사진(c)는 Fig. 8 게이트 신호 발생회로의 각부파형으로서 위 파형은 게이트 구간을 나타내는 구형파 아래 파형은 연속펄스를 만들어 주기 위하여 게이트 구간 신호와 발지회로로부터 -AND 시킨 파형이다. 또한 사진 (d)는 게이트 신호증폭기의 입출력 파형을 보이고 있다. Fig. 12는 콘버터 출력을 직류전동기에 인가하여 운전중 일때의 전동기 양단의 전압과 전동기 아마추어 전류의 파형사진으로서 (a)는 제어각 $\alpha=15^\circ$ 인 경우 (b)는 $\alpha=45^\circ$ 인 경우 (c) $\alpha=60^\circ$ 인 경우 (d)는 $\alpha=15^\circ$ 에서 $\alpha=45^\circ$ 로 바뀌는 경우의 파형으로 정밀한 위상 제어가 가능함을 보여주고 있다.

5. 결론 및 과제

이상과 같은 80286 마이크로프로세서와 LSI 8253등을 이용한 3상 브리지 콘버터의 제어회로 설계에 관한 연구를 통하여 다음과 같은 결론을 얻었다.

- 1) 종래의 아날로그 방식의 단점인 온도변화 등에 따르는 전원전압과 제어회로간의 동기화 문제 및 잡음의 영향등을 배제한 융통성을 갖는 양호한 성능의 6-펄스 다이리스터 콘버터를 실현할 수 있었다.
- 2) 전원측 전압과 게이트 제어회로간에 설치된 Δ -Y 변압기 결선의 1, 2차측 위상관계를 이용하여 구하기 까다로운 상호차점 대신 영교차점(zero-crossing point)신호를 얻어 이것을 8253의 게이트 단자에 직접 인가하여 제어각 발생을 하드웨어적으로 온라인 처리함으로써 신호

처리상 시간 지연을 최소화 하여 마이크로프로세서로 하여금 제어알고리즘등에 보다 많은 연산 시간을 할애하게 할 수 있게 하였다.

3) 이 콘버터 시스템은 0° - 180° 의 점호각 제어 범위 및 0.5° 의 제어각 분해능을 가지며 상용교류 전원을 이용한 직류 전동기 가변속 제어 분야등 뿐만 아니라, 전압과 주파수가 변동하는 소규모 국부 분산형 교류 전원을 받아서도 일정전압으로 변환하는 기능을 갖추고 있어서 이를 필요로 하는 산업전반에서 활용이 가능하다.

4) 이후 연구과제로는 고성능화를 위한 전류제한 루프를 포함한 폐회로 디지털 제어 알고리즘 보편 적용, 이중 콘버터를 이용한 4상한 운전 및 사이클로콘버터에로의 확장 응용, 그리고 비대칭 삼상과 PWM변조 등을 통한 입력 역률의 개선 등이 남아있다.

참고문헌

1. S.B. Dewan and W.G. Dunford, "A microprocessor-based controller for a three-phase controlled rectifier bridge", IEEE Trans. Ind. App., Vol. IA 19, pp.113-119, July/Aug. 1983.
2. P.C. Tang, S.S. Lu, and Y.C. Wu, "Microprocessor-based design of a firing circuit for three-phase full-wave thyristor dual converter", IEEE Trans. Ind. Electron., Vol. IE 29, pp.67-73, Feb. 1982.
3. Ali Mirbod and Ahmed El-Amawy, "A general-purpose microprocessor-based control circuit for a three-phase controlled rectifier bridge", IEEE Trans. Ind. Elec., Vol. IE -33, No.3, Aug. 1986.
4. S.B. Dewan, A. Straugen, Power semiconductor circuit, John Wiley & Sons Inc. pp.214-276, 1975.
5. M.H. Rashid, "Power Electronics: Circuits Devices and Applications", Prentice Hall, Inc., pp.101-119, 1988.
6. 電氣學會, 變壓器-電氣機械工學 II-, 日本電氣學會, pp. 79-81, 1957.