

## 실리콘 縱形 홀 素子の 製造 및 그 特性

## (Fabrication and Characterization of the Silicon Vertical Hall Devices)

柳 志 久\*, 崔 世 崑\*\*

(Ji Goo Ryu and Se Gon Choi)

## 要 約

표준 바이폴라 기술을 이용하여 칩 표면에 水平한 磁氣場을 검출하기 위한 縱形 홀 소자를 제조하고 그 磁氣의 特性을 測定하였다. 磁氣感度は 역방향 인가전압  $V_r$ 의 증가에 따라 거의 선형적으로 증가하였을 뿐만 아니라 磁氣場에 대한 선형성도 우수하였고  $P^+$  확산분리담(dam)을 설치한 소자가 설치하지 않는 것 보다 磁氣感度は 약 1.2배나 개선되었음을 확인하였다.  $P^+$  확산분리담을 설치한 소자에서  $I_{sup}=1.0[mA]$ ,  $V_r=-5.0[V]$ ,  $B=0.4[T]$ 일 때 홀 電壓과 磁氣感度は 각각 약  $29[mV]$ ,  $74[V/AT]$ 이었다. 또한 이들은 磁氣感度 調整이 가능한 磁氣檢知素子로써 사용될 수 있음을 알 수 있었다.

## Abstract

The Silicon vertical Hall devices are fabricated using standard bipolar process and characterized in terms of the Hall voltage, sensitivities, and offset voltage. The Hall voltage and sensitivity of the devices showed good linearity with respect to the magnetic flux density and reverse supply voltage  $V_r$ . The sensitivity of device with  $P^+$  isolation dam has been increased up to 1.2 times compared to that of device without the dam. With the condition of  $V_r=-5.0[V]$ ,  $B=0.4[T]$  and  $I_{sup}=1.0[mA]$ , the Hall voltage and sensitivity of the device with  $P^+$  isolation dam were about  $29[mV]$  and  $74[V/AT]$ , respectively. These vertical Hall devices can be used as the adjustable magnetic fields sensor.

## I. 序 論

전자공업의 눈부신 발전과 더불어 화학적, 물리적량을 전기적신호로 변환하는 여러가지 반도체 변환 소자의 연구가 최근 활발히 진행되고 있다. 그 중에

서도 반도체 자기 검지 소자는 주로 홀 효과, 자기저항 효과 등을 이용하여 자기장을 유용한 전기적 신호로 변환하는 磁電變換 소자이다.<sup>1,2)</sup>

반도체 자기검지소자용 재료로서 초기에는 홀 이동도가 큰 III-V 화합물 반도체를 이용한 연구가 진행되어 왔으나, 실리콘 직접회로 제조기술의 발전으로 기존의 신호처리 집적회로를 자기 검지소자와 동일 chip 상에 집적화 하기가 용이한 실리콘이 관심 있는 재료로 알려졌다. 최근의 자기 검지소자의 연구 경향은 실용화를 위해서 高機能을 가진 실리콘 집적화 자기 검지소자의 개발에 역점을 두고 있다.<sup>3-5)</sup>

\*正會員, 國立 釜山工業大學 電子工學科  
(Dept. of Elec. Eng., Pusan Nat'l Univ. of Tech.)

\*\*正會員, 嶺南大學校 電子工學科  
(Dept. of Elec. Eng., Yeongnam Univ.)

接受日字: 1992年 1月 6日

현재 연구되고 있는 실리콘 반도체 검지소자는 홀 소자, MOSFET 자기검지 소자, 자기 트랜지스터소자 등으로 대별할 수 있으며, 여기에 필요한 실리콘 집적회로 제조기술로는 바이폴라, MOS, 및 BICMOS 기술이다. 제조기술 추세는 바이폴라 기술에서 MOS (특히 CMOS) 기술로 이행되고 있으나, 신호처리 회로를 내장한 高性能 집적화 자기 검지소자 제조에는 바이폴라 기술이 유리하다.<sup>5)</sup> 일반적으로 홀 소자는 chip에 대해서 수직인 자기장을 검출하는 횡형 홀 소자(Lateral Hall device)와 chip에 대하여 수평한 자기장 성분을 검출하는 종형 홀 소자(Vertical Hall device)로 분류할 수 있다. 바이폴라 기술로 제조되는 홀 소자에서 종형 홀 소자의 감도는 횡형 홀 소자 보다 작으므로 高性能 집적화 자기 검지소자의 실현에 장애가 되고 있다. 이러한 종형 홀 소자에서 chip 표면에 수평 자기장을 검출하기 위해서는 공급 전류가 chip 표면에 수직으로 흐르도록 하여야 한다. 이때 전류경로의 길이 L은 epitaxial 층의 두께로 제한되므로 L/W 比가 횡형 홀 소자보다 감소하므로 감도는 작아진다. 그러므로 종형 홀 소자의 감도향상을 위해서 능동부 전류경로의 폭 및 두께를 가급적 줄이는 방법이 연구되어야 한다.<sup>6)</sup>

본 연구에서는 종형 홀 소자의 능동부 전류경로 폭 및 두께를 줄이는 방법으로 능동부를 P+ 확산분리하고, 특히 중앙 전류전극부근에 P+확산분리 막을 설치한 종형 홀 소자(type“B”)를 표준 바이폴라 기술로 제조하여 P+확산분리 막을 갖지않는 종형 홀 소자(type“A”)와 그 특성을 비교 조사하였다.

II. 縱形 홀 素子の 構造 및 動作

그림1은 縱形 홀 素子の 構造를 나타낸 것이다. 그림 1(a),(b)는 素子를 위에서 본 그림이며, 그림 1(c),(d)는 각각 그 斷面을 나타낸 것이다. 그림1, (c), (d)에서 L은 소자 능동부에서 전류경로의 길이, W는 전류경로의 폭, 그리고 t는 전류경로의 두께를 나타낸다. 素子の 動作에서 구동전류는 에미터 n+ 확산에 의해 설치된 양단 전류전극에서 흘러 들어가 중앙 전류전극으로 인출된다. 이때 3개의 전류전극의 하부에는 低 저항의 n+ 매몰층이 설치되어 있어 양단 전류전극에서 흘러들어가 전류는 n+ 매몰층을 경유하여 n-epitaxial층으로 들어가 중앙 전류전극으로 인출되는 것이다. 따라서 chip 표면에 수평한 자기장을 인가하면 중앙 전류전극부근에 있는 홀 전극으로 홀 전압이 검출된다. 양단 전류전극이 홀 전극에 대해서 대칭으로 설계된 것은 chip에 대해서 수직으로

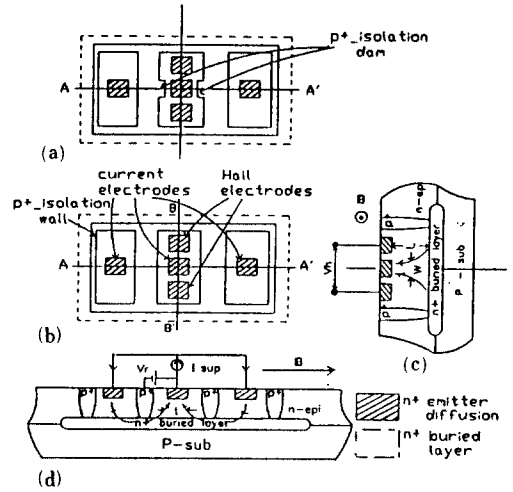


그림 1. 縱形 홀 素子の 構造  
 Fig. 1. Structure of the vertical Hall device.  
 (a) type“B”, (b) type“A”,  
 (c) cross section, (d) cross section.

자기장을 인가한 경우 횡방향 전류성분에 대해서 발생하는 홀 전압을 제거하기 위한것이다. n+ 매몰층은 소자의 전면에 매몰되고 있는데 이것은 마스크 정렬 오차에 의한 offset 전압을 감소시키기 위한 것이다.<sup>6)</sup> 한편 감도 조정기능을 갖도록 하기 위하여 p+확산분리층에 역바이어스를 인가할 수 있는 전극을 설치하였다. 홀 素子에서 홀 전압은 전극의 기하학적 형상에 따라 다르게 나타난다. 그러므로 素子 능동부의 전류경로 길이 L가 전류경로 폭 W 보다 작은 경우의 기하학적 수정계수 G는

$$G \cong 0.74 \frac{L}{W} \tag{1}$$

로 표현된다.<sup>7)</sup>

따라서 본 縱形 홀 素子の 홀 전압  $V_H$ 는

$$V_H = G \frac{\mu_H L I B}{\sigma t} [V] \tag{2}$$

$$= 0.74 \frac{\mu_H L I B}{\sigma t W} [V] \tag{3}$$

- $\mu_H$ : 홀 이동도
- $L$ : 전류경로의 길이
- $t$ : 전류경로의 두께
- $B$ : 인가자속밀도
- $\sigma$ : 전류경로의 도전율
- $W$ : 전류경로의 폭
- $I$ : 공급전류

로 된다.<sup>8)</sup>

縱形 홀素子の 감도개선 방법으로 그림1(a)에서와 같이 중앙 전류전극 부근에 P+확산분리 댐을 설치한 구조(type“B”)를 고안하였다. 식(3)에서 알 수 있는 바와 같이 P+확산분리 댐을 설치하지 않는 구조(type“A”)보다素子の 두께  $t$ 를 줄이므로써 홀 전압을 증가시킬 수 있다. 이縱形 홀素子は 표준 바이폴라 기술로 제조할 수 있는 구조로 되어 있으므로 신호처리회로를 내장한 高機能 집적화 磁氣檢知素子の 제작에 유리하다.

### III. 縱形 홀素子の 製造

표준 바이폴라 기술을 이용한素子の 製造에 사용된 웨이퍼는 P형 실리콘으로 결정면은 (111), 비저항은  $1.5-3[\Omega \text{ cm}]$ 이다. n-epitaxial층의 두께는  $17.0[\mu\text{m}]$ , 비저항은  $6.0[\Omega \text{ cm}]$ , n+매몰층의 시트저항은  $25-30[\Omega / \square]$ 이다. 설계시 전류전극 및 홀 전극의 크기는 동일하게  $10 \times 10[\mu\text{m}^2]$ 으로 하였다. 홀 전극과 중앙 전류전극간의 간격이 넓어지면 기하학적 수정계수  $G$ 가 감소하므로 type“A”와 type“B”는 동일하게 최소화한 간격  $10[\mu\text{m}]$ 로 설계하였다. 그림2는 제조된 縱形 홀素子の 현미경 사진이다.

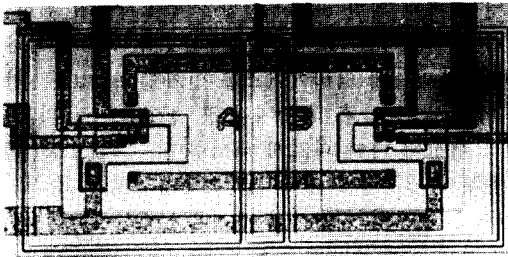


그림 2. 縱形 홀素子の 현미경 사진  
Fig. 2. Photomicrograph of the vertical Hall devices.

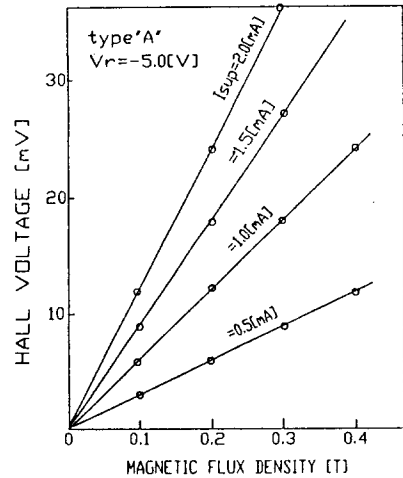
### IV. 測定結果 및 考察

縱形 홀素子の 磁氣的 特性은 그림1(d)와 같이 결선하여 측정하였다. 측정에 사용된 定電流 公供給치는 Keithley 227이며, 磁束 측정장치는 Bell 610 가우스 미터이다.

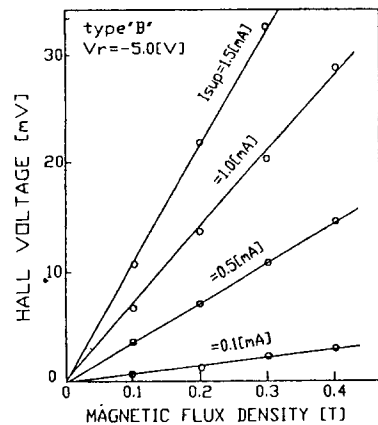
#### 1. 홀電壓

그림3은  $V_r = -5.0[\text{V}]$ 일 때 公供給전류  $I_{\text{sup}}$ 를 변

수로 하여 자기장에 대한 홀 전압을 측정한 것이다. 그림3(a)는 type“A”, 그림3(b)는 type“B”에 대한 특성이다. 그림에서 홀 전압은 자기장의 변화 및 公供給전류의 변화에 따라 선형적으로 증가함을 나타내었다. type“B”는 type“A”보다 홀 전압의 변화가 크게 나타나는데 이것은 식(3)에서 알 수 있는 바와 같이 P+확산분리댐을 설치하므로써, 소자능동부 전류경로의 두께  $t$ 가 감소되었기 때문이다. 본 실험에서  $I_{\text{sup}} = 1.0[\text{mA}]$ , 磁束密度가  $0.4[\text{T}]$ 일 때, 홀 전압은 각각 Type“A”  $23[\text{mV}]$ , type“B”  $29[\text{mV}]$ 로써 자기장에 대한 선형성이 양호하며 이론치와 잘 일치하였다.



(a) type“A”



(b) type“B”

그림 3. 홀 전압의 자기장 의존성

Fig. 3. Hall voltage vs. magnetic flux densities as a function of supply current.

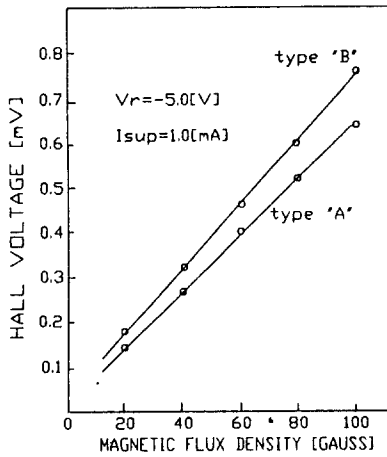


그림 4. 홀 전압의 低 자기장 의존성  
 Fig. 4. Hall voltage vs. low magnetic flux densities.

그림4는 低 자기장에 대한 홀 전압 의존성을 나타낸 것이다. 자속밀도 100[Gauss] 범위내에서 홀 전압은 0.1-0.7[mV]의 값을 나타내며, 그림3의 경우와 마찬가지로 선형성이 우수하였다.

2. 磁氣感度 (\$S\_H\$)

縱形 홀 素子에서 磁氣感度は 다음 식으로 정의되는 식으로 나타낼 수 있다. 식(3)을 관련시키면,

$$S_H = \frac{1}{I} \left| \frac{\partial V_H}{\partial B} \right| [V/AT] \quad (4)$$

로 정의된다.<sup>9)</sup>

따라서 식(3), (4)에서 磁氣感度 \$S\_H\$는

$$S_H = 0.74 \frac{\mu_H I}{\sigma t W} [V/AT] \quad (5)$$

로 나타낼 수 있다. 그림5는 \$P^+\$ 확산분리층에서의 역방향 인가전압 \$V\_r\$에 대한 磁氣感度を 나타낸 것이다. 磁氣感度 \$S\_H\$는 \$V\_r\$의 증가에 따라 거의 선형적으로 증가하고 있으며, 증가율은 type“B”가 type“A”보다 크게 나타났다. 磁氣感度 \$S\_H\$가 \$V\_r\$에 따라 선형적으로 증가하는 것은 \$P^+\$ 확산분리층에 \$V\_r\$가 인가되어 공핍층이 素子능동부의 epitaxial층으로 擴大되어 전류경로의 두께 \$t\$ 및 폭 \$W\$를 좁게 하였기 때문이다. 식(5)에서 \$S\_H \propto t^{-1}W^{-1}\$의 관계가 성립한다. 계단형 접합에서 공핍층 폭은 \$V\_r^{1/2}\$에 비례하므로, 전류경로 \$t\$ 및 \$W\$는 각각 \$V\_r^{1/2}\$에 반비례하게 되어 결국 \$S\_H\$는 \$V\_r\$에 비례하는 관계가 됨을 알 수 있다.

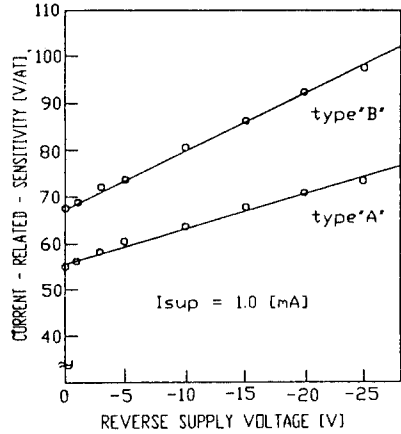


그림 5. 역방향 인가전압 \$V\_r\$에 대한 磁氣感度  
 Fig. 5. Dependence of sensitivity on reverse supply voltage.

본 실험에서 \$I\_{sup}=1.0[mA]\$, \$V\_r = -5.0[V]\$일 때 type“A”, type“B”의 磁氣感度 \$S\_H\$는 각각 약 60[V/AT], 74[V/AT]였다. 즉, type“B”가 type“A”보다 磁氣感度が 약 1.2배 증가한 셈이다. 感度向上은 중앙 전류전극 부근에 \$P^+\$ 확산분리층을 설치한데 基因한 것이라 생각된다. 또 이 소자들은 \$V\_r\$의 변화에 따라 감도가 조정되므로 감도조정 기능을 가진 磁氣檢知素子로써 사용될 수 있음을 알 수 있다.

그림6은 역방향 인가전압 \$V\_r = -5.0[V]\$로 一定 값으로 유지할 때 공급전류를 0.1-2.0[mA] 범위내로 변화시켜 磁氣感度を 조사한 것이다. 이때 磁氣感度 \$S\_H\$는 공급전류의 증가에 거의 무관한데, 그 이유는

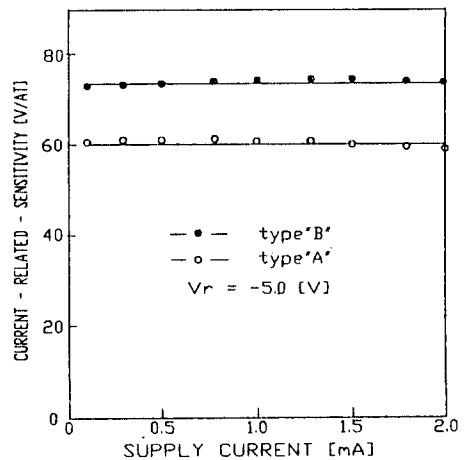


그림 6. 공급전류에 대한 자기감도  
 Fig. 6. Dependence of sensitivity on supply current.

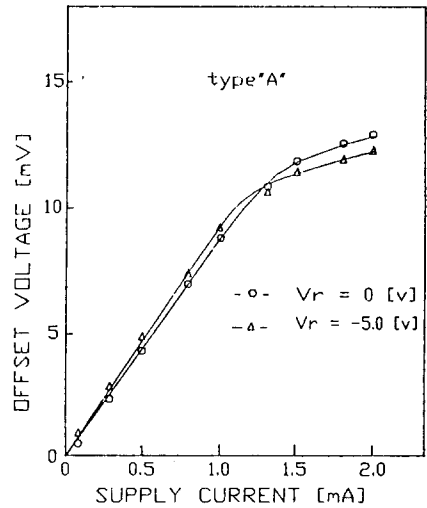
그림3에서 알 수 있는 바와 같이 홀 전압이 인가자 속 밀도에 따라 직선적으로 증가하기 때문이다.

3. Offset 電壓

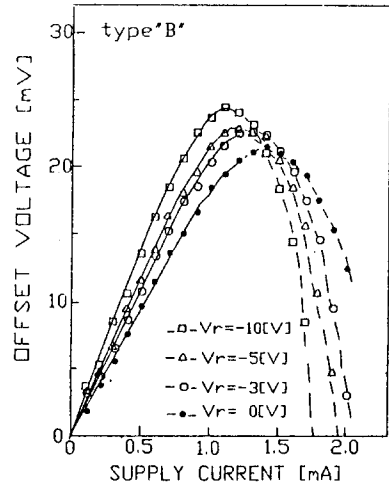
磁氣檢知素子로서는 磁氣感度가 높고 offset 전압이 작은 것이 바람직하다. 홀 素子에서 offset 전압의 발생은 제조공정, 온도, aging 등에 따라 변하므로 예측하기 어렵다. 關聯文獻에 따르면 offset는 素子제조시 마스크정렬에 따른 기하학적인 오차와 packaging 등에 의한 piezo-resistance 효과에 크게 의존한다고 보고하고 있다.<sup>10)</sup> 試作한 終形 홀 素子에서 offset 전압의 발생은 제조시 P+ 확산분리층과 전류전극 및 홀 전극과의 마스크정렬 오차에 크게 의존한다고 생각된다.

그림7은 역방향 인가전압 Vr이 가변일 때 공급전류 Isup에 대한 offset 전압을 나타낸 것이다. type "A"의 경우는 공급전류의 증가에 따라 offset 전압은 거의 선형적으로 증가하다가 1.5[mA] 이상이 되면 완만한 증가를 나타냈다. 한편 type "B"는 공급전류가 1.2[mA] 限度에서 offset 전압이 선형적으로 증가할 뿐만 아니라, Vr의 증가에 따라서도 증가한다. 그러나 공급전류 1.2[mA] 이상에서는 전류의 증가에 따라 offset 전압이 감소하였으며, Vr에 대해서도 감소하는 경향을 보였다. 공급전류 1.2[mA] 이하에서 전류의 증가에 따라 offset 전압이 증가하는 것은 정전류 구동을 하고 있기 때문에 공급전류를 흘리기 위해 인가되는 전원전압의 상승에 따른 것으로 판단된다. 공급전류 1.2[mA] 이하에서 Vr 증가에 따라 offset 전압이 증가하는 것은 Vr 증가로 인하여 능동부 전류경로 폭 및 두께를 감소시켜 능동부의 전원전압이 상승하였기 때문이다. 그리고 type "B"에서 공급전류가 1.2[mA] 이상의 경우에는 offset 전압이 감소하므로 공급전류를 1[mA] 이하에서 구동하는 것이 바람직하다. type "B"가 type "A" 보다 offset 전압이 크게 나타나는데 이 현상은 동일한 공급전류를 흘리는데 필요한 전원전압의 상승이 type "B"가 type "A"보다 크기 때문이다.

그림8은 주위온도에 대한 자기감도, offset 전압의 온도 의존성을 나타낸 것이다. type "A"에서 자기감도와 offset 전압은 주위온도 상승에 따라 모두 선형적으로 증가하였다. type "B"에서 자기감도는 증가하고 있으나 offset 전압은 주위 온도가 40℃ 부근까지는 증가하다가 그 이상의 주위온도에서는 감소하는 경향을 보이며, 공급전류를 0.5[mA]로 구동하였을 경우는 type "A"와 같은 특성 경향을 보였다. 식(5)를 산란 계수 rH가 포함되는 식으로 나타내면,



(a) type "A"



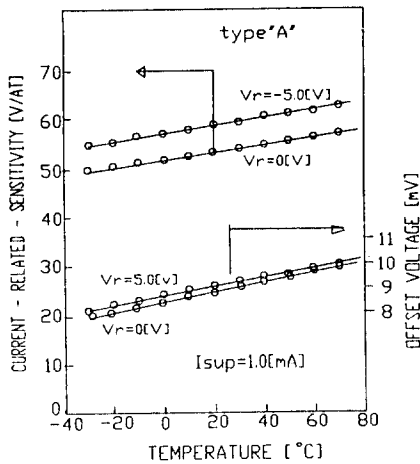
(b) type "B"

그림 7. 공급전류에 대한 offset 電壓  
Fig. 7. Dependence of offset voltage on supply current.

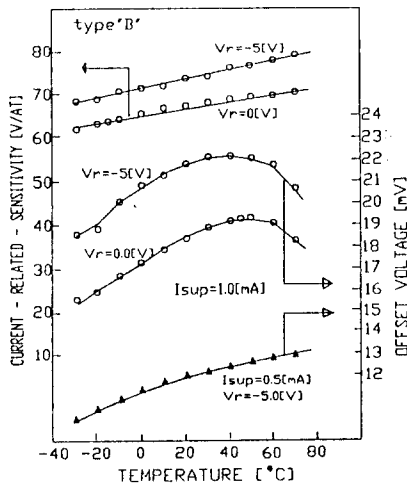
$$S_H = 0.74 \frac{r_H L}{n e t W} \tag{6}$$

여기서 rH: 산란계수 n: 전자농도 e: 전기소량

로 된다. 비교적 低농도(본 소자의 경우 epi 층의 전자농도  $9 \times 10^{14} [cm^{-3}]$ )을 가진 epitaxial층의 전자농도 n은 실온 부근에서는 거의 일정하므로 SH의 온도 의존성은 rH의 온도변화에 의한 것이라 생각할 수 있다. 低농도 n형 실리콘에 대한 rH의 온도 의존



(a) type "A"



(b) type "B"

그림 8. 자기감도 및 offset전압의 온도특성  
Fig. 8. Dependence of sensitivity and offset voltage on temperature.

성  $(1/r_H)(\partial r_H/\partial T)$ 는 실온부근에서  $10^{-3}[K^{-1}]$  정도로 작다.<sup>8)</sup> 따라서 본 소자의 경우 주위온도의 증가에 따라 자기감도의 상승은 공핍층의 폭이 온도  $T^{1/2}$ 에 비례하여 넓어지므로 능동부 전류경로의 두께 및 폭을 줄이게 한 효과가  $r_H$ 의 온도 의존성보다 크게 작용한 때문이라 생각된다. 일반적으로 자기감도의 온도계수 TC는 다음과 같이 정의된다.<sup>8)</sup>

$$TC = \frac{1}{S_H} \frac{\partial S_H}{\partial T} \quad (7)$$

試作한 縱形 홀 소자에서  $I_{sup}=1.0[mA]$ ,  $V_r=-5.0[V]$ 일 때 type "A", type "B"의 자기감도 온도계수는 각각 약  $1.63 \times 10^{-3}[^{\circ}C^{-1}]$ ,  $1.64 \times 10^{-3}[^{\circ}C^{-1}]$ 였다. 따라서 본 소자의 offset 전압에 미치는 온도 영향을 평가해 볼때 공급전류를 1.0[mA] 이하에서 구동하는 것이 바람직 하다는 것을 알 수 있었다.

### V. 結 論

본 실험에서 제조된 縱形 홀 素子の 특성 측정 결과 ① 磁氣感度는 역방향 인가전압  $V_r$ 의 증가에 따라 선형적으로 증가하나, 공급전류 증가에 따라서는 거의 변화하지 않는 일정한 특성을 나타냈으며, ② P+ 확산분리층을 설치한 type "B"가 설치하지 않은 type "A"보다 자기감도는 1.2배 상승하는 결과를 얻었다. ③ 공급전류  $I_{sup}=1.0[mA]$ , 역방향 인가전압  $V_r=-5.0[V]$ , 자기장  $B=0.4[T]$ 일 때 홀 전압과 자기감도는 type "A"인 경우 각각 23[mV], 60[V/AT] type "B"인 경우 29[mV], 74[V/AT]였다. ④ 홀 전압과 磁氣感度는 자기장에 대한 선형성이 우수하고 低자기장 영역에서도 양호한 특성을 나타내었으며, 또한 이들은 감도 조정이 가능한 磁氣 檢知素子로서 사용될 수 있음을 알 수 있었다.

### 參 考 文 獻

- [1] E.H. Hall, "On a new action of the magnet on electric current," *Am.J. Math.*, 2, pp. 287-292, 18979.
- [2] A.C. Beer, *Galvano magnetic effects in semiconductors*, Academic press, NewYork, 1963.
- [3] G.S. Randhawa, "Monolithic integrated Hall devices in silicon circuits," *Microelectron, J.*, 12, pp. 24-29, 1981.
- [4] S. Kordic, "Integrated silicon magnetic field sensor," *Sensor and Actuator*, 10, pp. 347-378, 1986.
- [5] K. Maenaka and T. Nakamura, "Integrated three dimensional magnetic sensor," *T. IEE Japan*, vol. 109, no. 7, pp. 483-490, 1989.
- [6] K. Maenaka, T. Ohgusu, M. Ishida and T. Nakamura, "Novel vertical Hall cells in standard bipolar technology," *Electronics letters* 8th, vol. 23, pp. 1104-1105, 1987
- [7] V.N. Dobrovolskii and Yu. J. Gritsenko, "Use of the Hall circuit for investigation of carrier scattering in semiconductor," *Soviet Physics-solid State*, vol. 4, pp. 2025-2031, 1963.

- [8] H.P. Baltes and R.S. Popovic, "Integrated semiconductor magnetic field sensor," *Pro., IEEE* vol. 74, pp. 1107-2031, 1986.
- [9] R.S. Popovic, "The vertical Hall effect device," *IEEE Trans. Electron device Lett.*, EDL-5, pp. 357-358, 1984.
- [10] J.M. Van den boom and S. Kordic, "Offset reduction in Hall plate: Simulation and experiments," *Sensor and Actuator*, 18, pp. 179-193, 1989.

---

 著 者 紹 介
 

---



柳 志 久 (正會員)

1950年 6月 24日生. 1977年 2月 동이대학교 전자공학과 졸업 (공학사). 1979年 2月 동대학원 졸업 (공학석사). 1979年 3月 ~ 현재 부산공업대학 전자공학과 부교수. 1986年 9月 ~ 현재 영남

대학교 전자공학과 박사과정. 1989年 1月 ~ 1990年 1月 일본 풍교기술과학대학 전기·전자공학과 반도체 group 객원 연구원. 주관심분야는 반도체 Sensor 제조 및 고기능 집적화 Sensor 개발 등임.

崔 世 崑 (正會員)

電子工學會 英文 論文誌  
第2卷 第1號 參照  
현재 영남대학교 전자공학과  
교수