

## 텅스텐 할로젠 램프를 사용하는 ZMR공정의 매개변수 최적화에 관한 연구

최진호 · 송호준 · 이호준 · 김충기

한국과학기술원 전기 및 전자공학과

### A Study on Optimization of Process Parameters in Zone Melting Recrystallization Using Tungsten Halogen Lamp

Choi Jin-Ho, Song Ho-Jun, Lee Ho-Jun, Kim Choong-Ki

Dept. of Electrical Engineering, KAIST

**요약** ZMR공정에서 발생하기 쉬운 폴리실리콘의 응집현상(agglomeration), 슬립, 그리고 실리콘기판이 국부적으로 녹는 현상 등을 방지하기 위한 방법과 재결정화된 박막의 질을 향상시키기 위하여 폴리실리콘과 보호 산화막(capping oxide)두께를 변화시킨 실험 결과를 서술한다. 폴리실리콘의 응집현상은 폴리실리콘과 보호 산화막 그리고 폴리실리콘과 매몰 산화막(buried oxide)의 계면에서의 wetting각과 관계되는데, 응집현상을 방지하기 위해서는 암모니아 가스 분위기에서 1100°C, 3시간 동안 열처리하여 폴리실리콘과 보호 산화막 그리고 폴리실리콘과 매몰 산화막의 계면에 질소를 주입시키면 된다. 실리콘 기판의 뒷면이 국부적으로 녹아 SOI구조가 파괴되는 현상과 슬립은 실리콘 기판의 뒷면을 모래타격(sandblast)하여 약 20 $\mu\text{m}$ 의 거칠기를 가지도록 했을 때 방지할 수 있었다. 재결정화된 폴리실리콘의 두께가 두꺼워짐에 따라 재결정화된 박막에서 subboundary의 간격은 넓어지고, 재결정화된 실리콘 두께의 균일성은 보호 산화막이 두꺼울수록 향상된다. 폴리실리콘의 두께를 1 $\mu\text{m}$ 로 하였을 때 subboundary의 간격은 약 70-120 $\mu\text{m}$ 정도였고 폴리실리콘의 두께가 1 $\mu\text{m}$ 이고 보호산화막의 두께가 2.5 $\mu\text{m}$ 일 때, 재결정화 후 실리콘의 두께 균일도는 약  $\pm 200\text{\AA}$  정도였다.

**Abstract** Some solutions to several major problems in ZMR such as agglomeration of polysilicon, slips and local substrate melting are described. Experiments are performed with varying polysilicon thickness and capping oxide thickness. The agglomeration can be eliminated when nitrogen is introduced at the capping oxide layer-to-polysilicon interface and polysilicon-to-buried oxide layer interface by annealing the SOI samples at 1100°C in NH<sub>3</sub> ambient for three hours. The slips and local substrate melting are removed when the back surface of silicon substrate is sandblasted to produce the back surface roughness of about 20 $\mu\text{m}$ . The subboundary spacing increases with increasing polysilicon thickness and the uniformity of recrystallized SOI film thickness improves with increasing capping oxide thickness, improving the quality of recrystallized SOI film. When the polysilicon thickness is about 1.0 $\mu\text{m}$  and the capping oxide thickness is 2.5 $\mu\text{m}$ , the thickness variation of the recrystallized SOI film is about  $\pm 200\text{\AA}$  and the subboundary spacing is about 70-120 $\mu\text{m}$ .

### 1. 서 론

Silicon-On-Insulator(SOI)는 절연층 위에 형성된 얇은 단결정 실리콘으로, SOI에 제작된 MOSFET은 벌크 실리콘에 제작된 MOSFET에 비해 많은 장점이 있다. SOI에서는 전자소자들을 절연체에 의하여 격리할 수

있기 때문에 집적도를 높일 수 있으며, 접합 용량 및 금속선과 기판 간의 용량감소로 회로의 동작속도가 증가한다. 그리고 소자의 활성 체적이 작아  $\alpha$ -particle의 영향을 작게 받기 때문에 내방사성의 장점이 있으며, CMOS의 경우 latch-up이 발생하지 않는 장점이 있다<sup>1,2)</sup>.

SOI구조를 형성하는 방법으로는 Separation

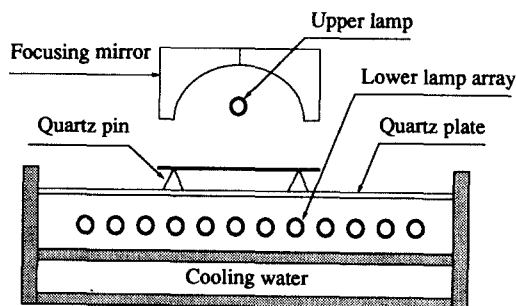
by IMplanted OXYgen(SIMOX), Zone Melting Recrystallization(ZMR), Full Isolation by Porous Oxidized Silicon(FIPOS) 그리고 Silicon Direct Bonding(SDB)등이 있다<sup>3~6)</sup>. ZMR기술을 이용하여 SOI구조를 형성하는 경우, 다른 방법에 비해 공정 시간이 짧으며, 절연층과 SOI박막의 두께 조절이 용이하고 재결정화된 박막의 질도 우수하다. ZMR을 이용하여 재결정화할 경우, 열원으로는 탄소 히터 자외선 램프, 또는 텅스텐 할로겐 램프 등을 이용할 수 있다. ZMR공정에서 열원으로 텅스텐 할로겐 램프를 이용하는 것이 다른 열원을 이용하는 경우에 비해 시스템이 간단하며, 또한 공정 시간이 짧은 잇점이 있다.

본 논문에서는 텅스텐 할로겐 램프를 사용하는 ZMR공정에서 문제가 되는 폴리실리콘의 영김현상, 실리콘이 국부적으로 녹는 현상, 재결정화된 박막 두께의 불균일성 등의 문제를 해결하는 실험적 방법을 제시하였다.

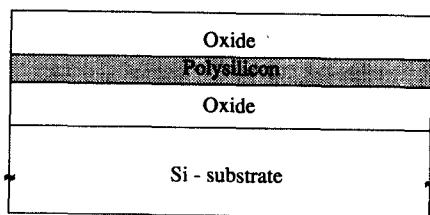
2. 실험 및 고찰

2.1 재결정화를 위한 시스템과 시료의 구조

재결정화를 위해 본 실험에 사용된 ZMR시



(a)



(b)

Fig. 1. (a) Schematic diagram of the ZMR system. (b) Cross section of the SOI structure.

스템과 시료의 구조는 그림 1과 같다. 폴리실리콘을 재결정화하기 위한 열원으로 텅스텐 할로겐 램프를 사용하였다. 시료를 약 1000℃로 예열하기 위하여 2kW램프 12개를 배열하였고, 그 아래에 냉각수에 의해 냉각되는 반사판을 설치하였다. 폴리실리콘은 약 1400℃에서 녹기때문에 폴리실리콘을 녹이기 위해 3kW램프 1개를 시료 위에 설치하였으며, 이 램프에서 나오는 빛을 타원 거울을 사용하여 램프로부터 12cm떨어진 시료 위에 집속하였다. 재결정화 동안의 램프와 타원 거울의 주사속도는 약 0.25mm/sec로 하였다. 그림 1의 (b)에서 폴리실리콘과 보호 산화막은 화학기상증착으로 형성하였고, 매물 산화막은 열적으로 성장시켰다.

2.2 질소의 영향

폴리실리콘은 재결정화할 때, 액체 상태의 실리콘과 보호층 그리고 액체상태의 실리콘과 매물층과의 wetting각은 재결정화 공정의 재현성에 큰 영향을 미친다. 보호층과 매물층이 산화막으로 구성되었을때, 액체 상태의 실리콘이 산화막과 이루는 wetting각은 거의 90°에 가깝기 때문에 그림 2처럼 재결정화 공정 동안에 실리콘의 영김현상이 자주 발생한다<sup>7)</sup>. 그러나 보호층과 매물층이 Si<sub>3</sub>N<sub>4</sub>로 구성되었을 때에는 액체 상태의 실리콘의 Si<sub>3</sub>N<sub>4</sub>와 이루는 wetting각이 30° 보다 작기 때문에 실리콘의 영김현상을 방지할 수 있다. 그러나 Si<sub>3</sub>N<sub>4</sub>는 산화막에 비해 유전율이 크고 실리콘과의 경계면에 많은 표면상태가 존재하므로 재

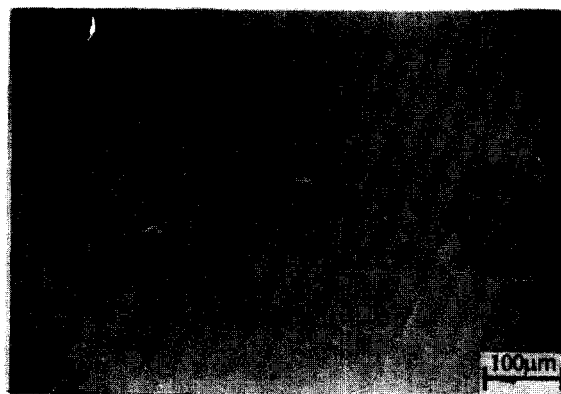
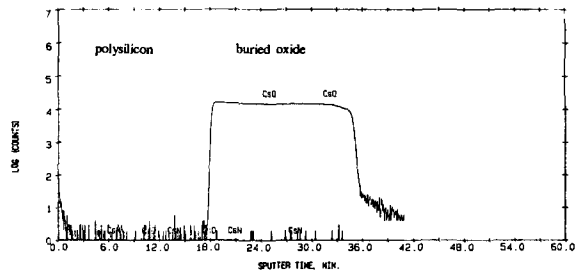


Fig. 2. Microphotograph of recrystallized SOI film not annealed in an NH<sub>3</sub> ambient.

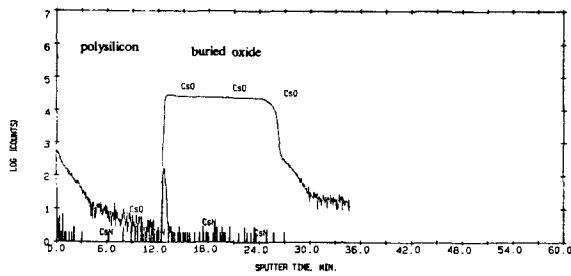
결정화된 SOI박막에 제작된 전자소자의 전기적 특성이 저하된다. 그러므로 재결정화 동안의 영김현상을 방지하고, 제작된 전자소자의 전기적 특성을 향상시키기 위해 폴리실리콘과 절연층의 계면에 약간의 질소를 주입시킨다<sup>7)</sup>. 이를 위해 본 실험에서는 재결정화 공정 전에 시료를 암모니아 분위기에서 열처리하였으며, 1100°C에서 암모니아 가스를 1liter/min으로 약 3시간 동안 열처리한 경우에는 실리콘의

영김현상이 발생하지 않았다.

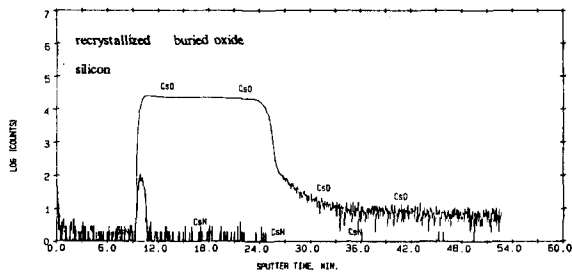
그림 3은 암모니아 분위기에서 3시간 동안 열처리한 다음, 질소의 분포를 알아보기 위해 SIMS분석한 결과이다. 그림 3의 (a)는 암모니아 분위기에서 열처리하기 전의 분석 결과이며, (b)는 암모니아 분위기에서 열처리한 다음의 분석 결과이다. 그림 3의 (b)에서 알 수 있듯이 암모니아 분위기에서 처리한 다음, 매물 산화막 내에 약 500Å 폭을 가지고 질소가 분포하고 있음을 알 수 있다. 그림 3의 (c)는 재결정화 후의 SIMS분석 결과인데, 재결정화 후 질소의 최대치는 약간 작아지고 폭은 넓어졌으며, SOI박막 내에는 질소가 거의 존재하지 않음을 알 수 있다.



(a)



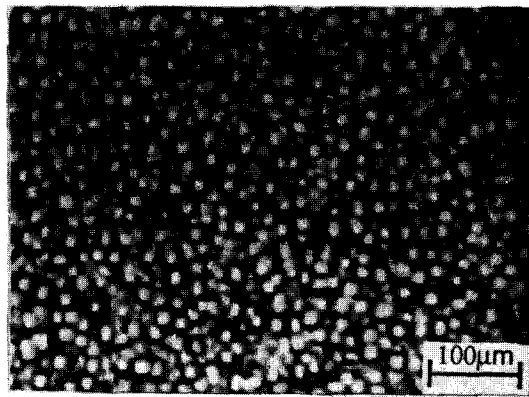
(b)



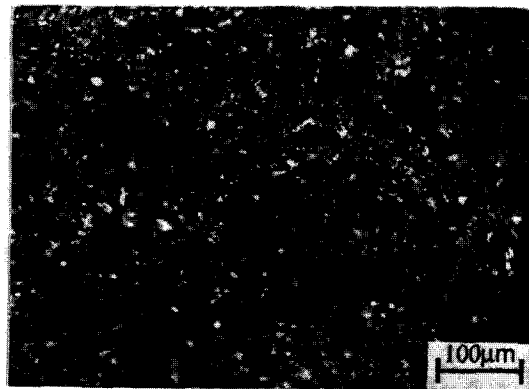
(c)

Fig. 3 Nitrogen and oxygen concentrations in the SOI film

- (a) before NH<sub>3</sub> annealing
- (b) after NH<sub>3</sub> annealing at 1100°C for three hours,
- (c) after NH<sub>3</sub> annealing at 1100°C for three hours and ZMR process.



(a)



(b)

Fig. 4 Microphotographs of the back surface.

- (a) chemically etched back surface.
- (b) sandblasted back surface.



(a)



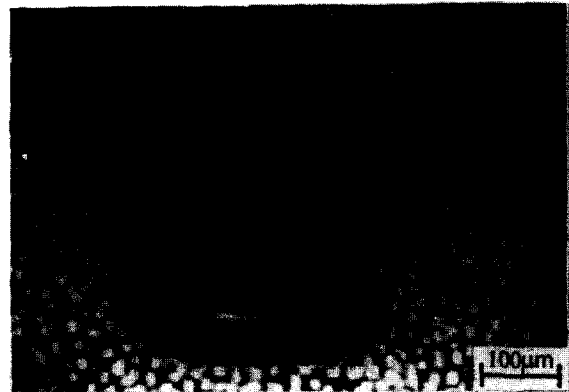
(b)

Fig. 5. Photographs of the SOI wafer after ZMR process in case of chemically etched back surface.

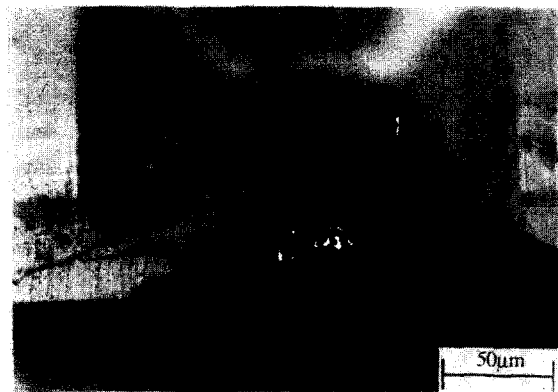
(a) front surface. (b) back surface.

### 2.3 실리콘 기판의 뒷면 거칠기에 따른 영향

실리콘 기판의 뒷면은 그림 4의 (a)와 (b)에서 보인 것처럼 텍스처(texture)가 보이는 화학적으로 식각된 경우와 텍스처가 보이지 않는 경우가 있다. 그림 4의 (a)처럼 실리콘 기판 뒷면이 화학적으로 식각된 경우, ZMR공정 동안 국부적으로 실리콘 기판이 녹게 된다. 그림 5는 실리콘 기판의 뒷면이 화학적으로 식각된 경우, 재결정화하고 난 후의 사진이다. 그림 5로부터 실리콘 기판의 뒷면이 국부적으로 심하게 녹은 것을 알 수 있다. 이처



(a)

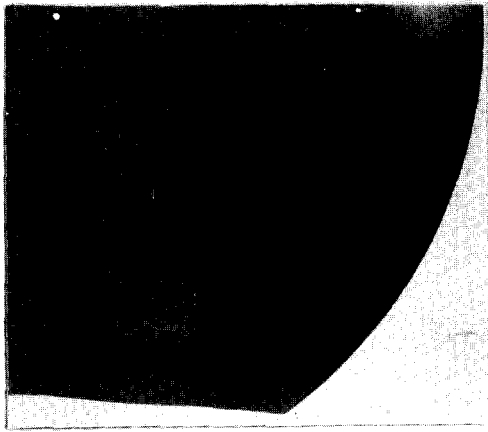


(b)

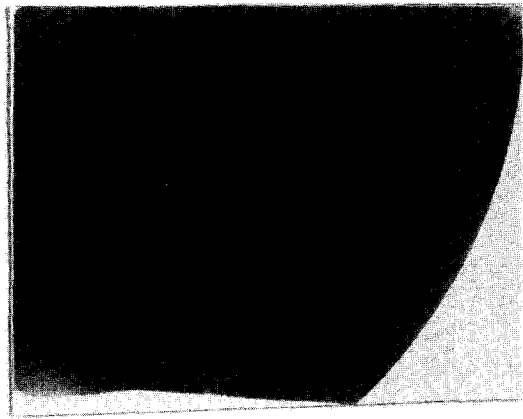
Fig. 6. Microphotographs of (a) chemically etched back surface, (b) bevelled sample after ZMR process.

럼 재결정화하고 난 후에 국부적으로 심하게 녹은 부위를 확대하여 보면 그림 6의 (a)와 같고, 이 부위를 경사연마하면 그림 6의 (b)처럼 국부적으로 SOI구조가 파괴되었음을 알 수 있다.

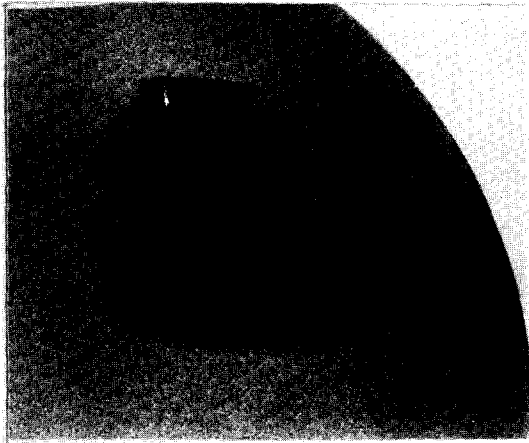
그림 7은 실리콘 기판의 뒷면에 모래타격에 의해 텍스처가 보이지 않게 결함을 주어 약 10µm의 거칠기를 가지도록 한 후 재결정화한 사진이다. 그림 7의 경우 비록 실리콘 기판 뒷면의 표면이 녹았지만, 국부적으로 실리콘 기판이 녹아 SOI구조가 파괴되는 현상은 일어나지 않았다. 그리고 그림 8은 실리콘 기판의 뒷면이 약 20µm의 거칠기를 가지도록



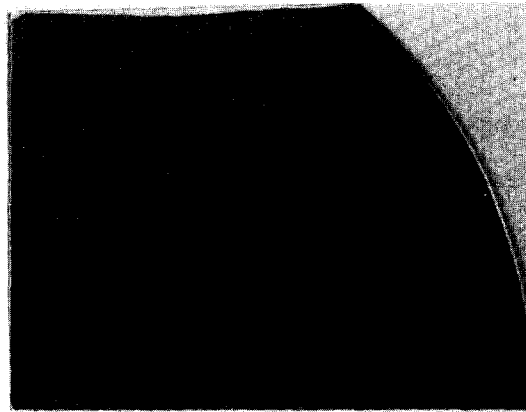
(a)



(a)



(b)



(b)

Fig. 7. Photographs of the SOI wafer after ZMR process when the back surface is sandblasted to form roughness of about  $10\mu\text{m}$ .

(a) front surface. (b) back surface.

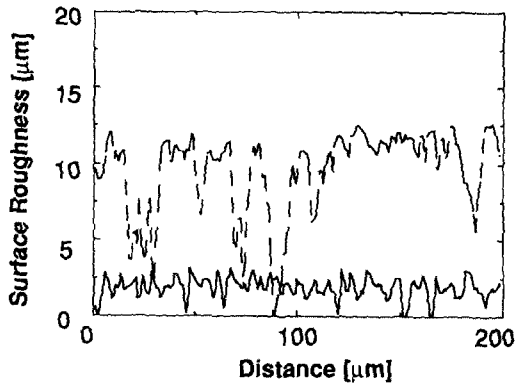
한 후 재결정화한 사진이며, 이 경우에는 실리콘 기판이 녹는 현상은 일어나지 않았다. 그림 9는 그림 7과 그림 8의 실리콘 기판 뒷면의 거칠기를  $\alpha$ -step을 이용하여 측정한 결과이다.

실리콘 기판의 뒷면에 모래타격과 같은 방법으로 텍스처가 보이지 않도록 재결정화한 경우에는 국부적인 SOI구조의 파괴를 방지할 수 있었다. 그림 10은 모래타격되지 않은 경우와 모래타격된 경우의 방출도(emissivity)를

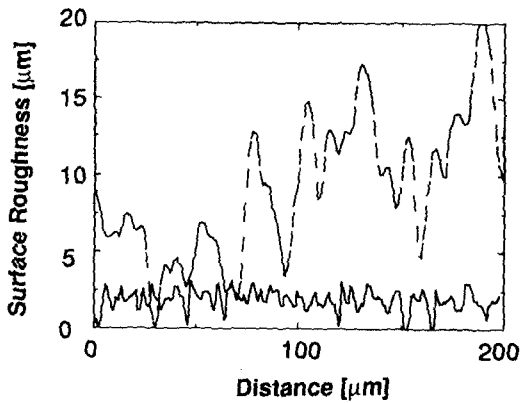
Fig. 8. Photographs of the SOI wafer after ZMR process when the back surface is sandblasted to form roughness of about  $20\mu\text{m}$ .

(a) front surface. (b) back surface.

나타낸 것이다. 이때의 방출도는  $1000\text{K}$ 로부터 실리콘의 녹는 온도까지 파장  $0.65\mu\text{m}$ 에서 측정한 것이다<sup>8)</sup>. 그림 10으로부터 모래타격된 경우의 방출도는 모래타격 되지 않은 경우에 비해 약 2배 정도 큼을 알 수 있다. 이는 모래타격에 의해 실리콘 기판의 뒷면을 거칠게 만들어 주었을 때, 표면적의 증가로 인하여 방출도가 증가한 것이다. 이 방출도 값들을 이용하여 모래타격된 경우와 되지 않은 경우에 대해서 같은 전력을 주었을 때의 재결정화될



(a)



(b)

Fig. 9. Roughness of sandblasted back surface.  
 (a) solid line : Chemically etch back surface.  
 dotted line : sandblasted back surface.  
 (b) solid line : Chemically etch back surface.  
 dotted line : sandblasted back surface.

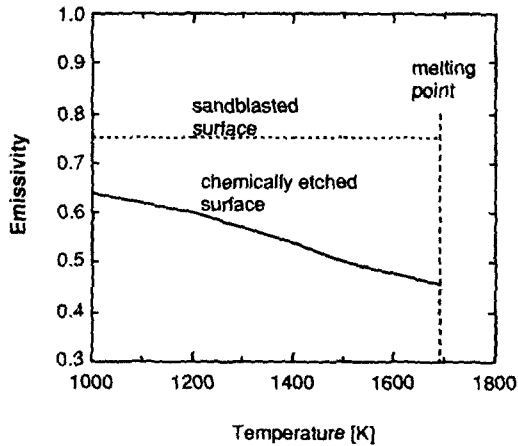
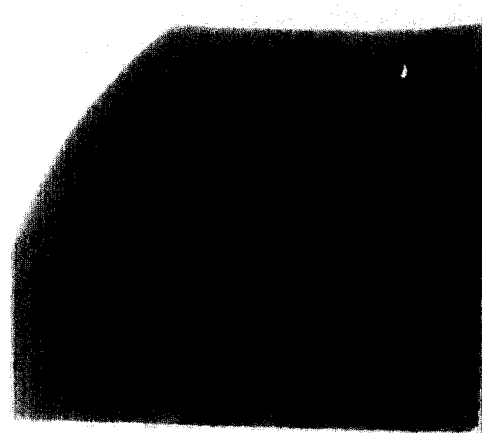
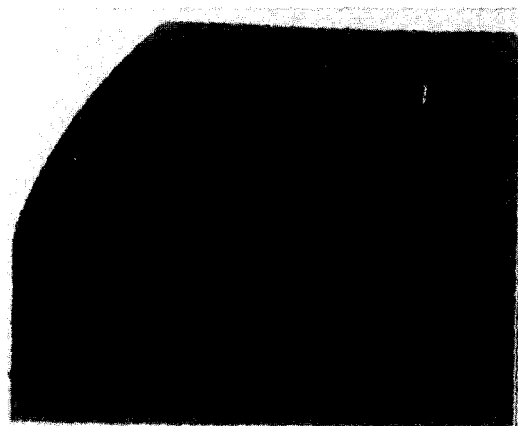


Fig. 10. Emissivity of chemically etched back surface and sandblasted back surface.  
 solid line : chemically etched back surface  
 dotted line : sandblasted back surface



(a)



(b)

Fig. 11. Photographs of the silicon substrate after ZMR process with (1) chemically etched surface, (b) sandblasted back surface.

폴리실리콘과 실리콘 기판 뒷면의 온도 차이를 heat flow식을 이용하여 계산해 보면, 모래 타격된 경우에는 약 2.5°C이고 모래타격 되지 않은 경우에는 약 2°C로서 시료의 깊이 방향으로의 온도 분포를 방출도의 차이에도 불구하고 비슷하였다.

그러므로 실리콘 기판의 뒷면이 화학적으로 식각된 경우에 국부적으로 녹는 현상이 발생하는 이유는 결함으로 인하여 온도가 국부적으로 많이 올라가기 때문이다<sup>9)</sup>. 그리고 균일하고 많은 결함을 실리콘 기판 뒷면에 만들어 주었을때, 실리콘 기판이 녹지 않는 것은 실리콘 기판의 뒷면의 균일한 많은 결정 결함에 의해 국부적으로 온도가 올라가는 것을 막아

춤으로써 실리콘 기판의 온도 균일도를 향상 시키기 때문인 것 같다.

그림 11의 (a)와 (b)에서 알 수 있듯이, 실리콘 기판의 뒷면에 텍스처가 보이는 경우에는 재결정화 공정 도중에 발생하는 열적 스트레스에 의해 많은 슬립이 발생하였으나, 모래 타격에 의해서 텍스처가 보이지 않게 한 경우

에는 슬립이 발생하지 않았다.

#### 2.4 폴리실리콘과 보호 산화막의 두께에 따른 영향

재결정화될 폴리실리콘의 두께가 두꺼워짐에 따라 subboundary의 간격은 넓어져, 재결정화된 박막의 질은 향상된다. 그림 12는 폴리실리콘의 두께를  $0.15\mu\text{m}$ 에서  $1.0\mu\text{m}$ 까지 변

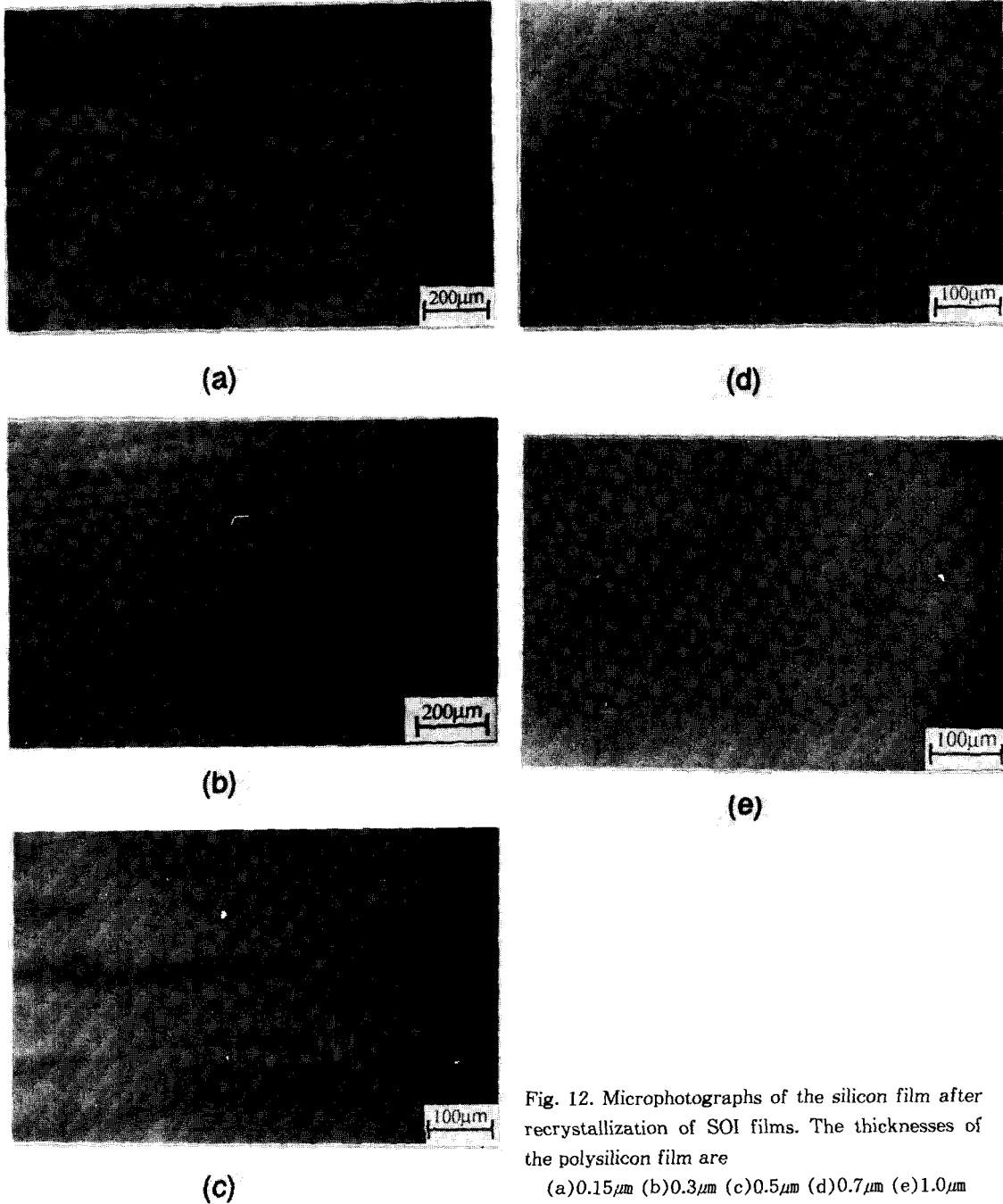


Fig. 12. Microphotographs of the silicon film after recrystallization of SOI films. The thicknesses of the polysilicon film are

(a) $0.15\mu\text{m}$  (b) $0.3\mu\text{m}$  (c) $0.5\mu\text{m}$  (d) $0.7\mu\text{m}$  (e) $1.0\mu\text{m}$

화시키면서 재결정화한 다음, Secco식각<sup>10)</sup>한 후의 현미경사진이다. 그림 12에서 보듯이 폴리실리콘의 두께가 두꺼워짐에 따라 sub-boundary의 간격은 넓어지며, 폴리실리콘의 두께가 1.0 $\mu\text{m}$ 일때 subboundary의 간격은 70-120 $\mu\text{m}$ 로 폴리실리콘의 두께가 0.3 $\mu\text{m}$ 일때에 비해 2배 이상 증가했음을 알 수 있다.

재결정화된 박막의 두께 균일도는 SOI박막에 제작된 전자소자의 전기적 특성의 균일도에 영향을 미치므로, 재결정화 공정에서 균일한 박막을 얻는 것은 매우 중요하다. 폴리실리콘이 녹았다가 재결정화되는 과정에서 약 10%의 부피 변화가 일어나는데, 균일한 두께의 재결정화된 박막을 얻기 위해서는 보호 산화막의 기계적 강도가 충분히 커야하며, 또한 폴리실리콘의 두께가 증가함에 따라 보호 산화막의 두께도 증가해야만 한다. 표1은 폴리실리콘과 보호 산화막의 두께 변화에 따른

<111>방향보다 약 100배정도 빠르기 때문에 재결정화된 박막의 결정 방향이 (100)인 경우에는 최종적으로 사각형으로 패턴이 형성된다<sup>11)</sup>.

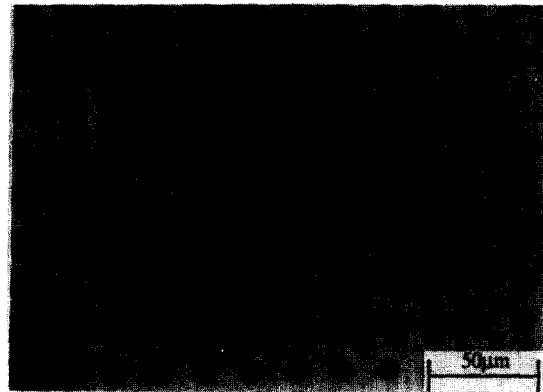
Table. 1 The variation of the recrystallized SOI film thickness for various capping layer thickness and the polysilicon thickness

Polysicon thickness [ $\mu\text{m}$ ] capping oxide thickness [ $\mu\text{m}$ ]	0.5	0.7	1.0
1.0	$\pm 800 \text{ \AA}$	$\pm 1300 \text{ \AA}$	$\pm 1600 \text{ \AA}$
1.25	$\pm 500 \text{ \AA}$	$\pm 900 \text{ \AA}$	$\pm 1200 \text{ \AA}$
1.5	$\pm 250 \text{ \AA}$	$\pm 600 \text{ \AA}$	$\pm 900 \text{ \AA}$
2.0		$\pm 300 \text{ \AA}$	$\pm 400 \text{ \AA}$
2.5			$\pm 200 \text{ \AA}$

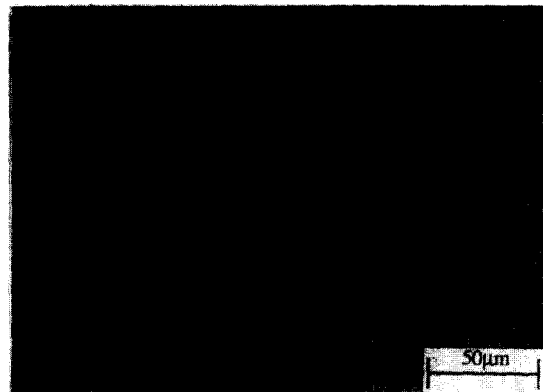
재결정화된 박막의 두께 변화이다. 보호 산화막의 두께가 증가함에 따라 재결정화된 박막의 두께도 균일해짐을 알 수 있다. 폴리실리콘의 두께가 1.0 $\mu\text{m}$ 이고, 보호 산화막의 두께가 2.5 $\mu\text{m}$ 일때 재결정화 후 박막의 두께 변화는 약  $\pm 200 \text{ \AA}$  정도였다.

**2.5 재결정화된 박막의 물리적 특성**

재결정화된 박막의 결정성은 etch-pit 패턴을 이용하여 확인하였다. Etch pit 패턴은 보호 산화막에 약 10 $\mu\text{m}$ 의 원형 창을 뚫은 후, 결정성 식각(ODE)으로 재결정화된 실리콘 박막을 식각하여 형성하였다. ODE로 실리콘을 식각할 경우 <100>방향의 식각 속도가



(a)



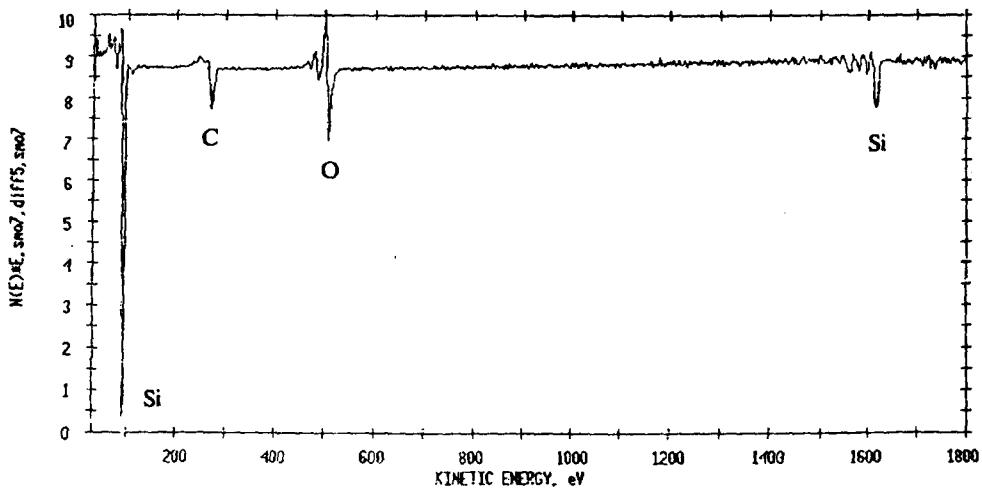
(b)

Fig. 13. Microphotographs of etch pit pattern of (a) unrecrystallized film, (b) recrystallized film.

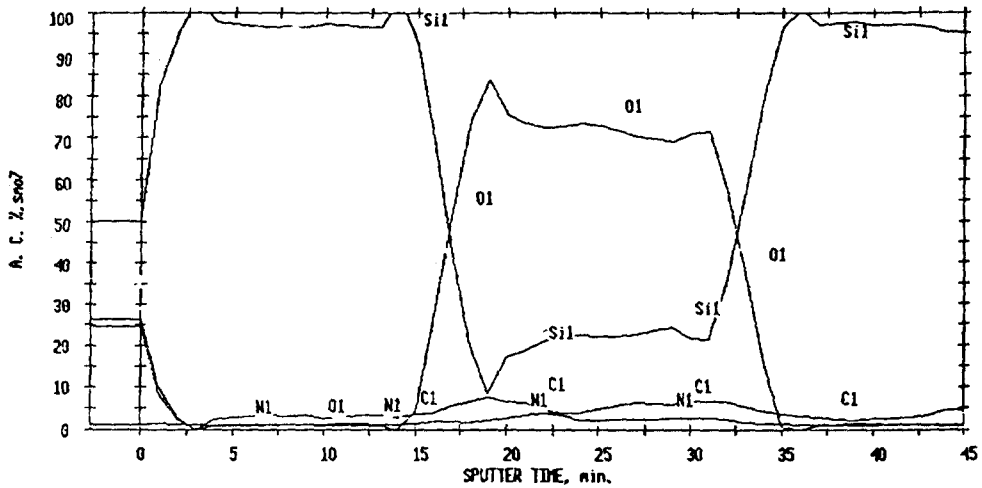
그림 13의 (a)와 같이 폴리실리콘은 등방성으로 식각이 되므로 결정방향이 없음을 알 수 있으며, 그림 13의 (b)로부터 식각된 모양이 사각형이므로 재결정화된 박막의 결정 방향은 (100)임을 알 수 있다.

재결정화된 박막내에 존재하는 불순물은 Auger분석을 통하여 확인하였다. 그림 14의 (a)는 재결정화된 박막의 표면에서의 Auger spectrum이며, (b)는 박막의 깊이 방향에 따





(a)



(b)

Fig. 14. (a) Auger spectrum on the surface of the SOI film.

(b) Auger depth profile of SOI film.

은 Auger profile이다. (a)에서 보면 박막의 표면에는 산소와 탄소가 존재하고 있으며, 질소와 다른 금속 불순물은 거의 측정되지 않았다. (b)에서 보면 박막내로 갈수록 산소와 탄소의 양은 급격히 줄어들며, 그 양은 벌크 실

리콘과 비슷함을 알 수 있다.

폴리실리콘은 산화막보다 열팽창 계수가 크기 때문에 재결정화 공정중 스트레스를 받게 된다. 그림 15는 재결정화된 박막의 스트레스 알아보기 위해 Raman spectroscopy를 이용하

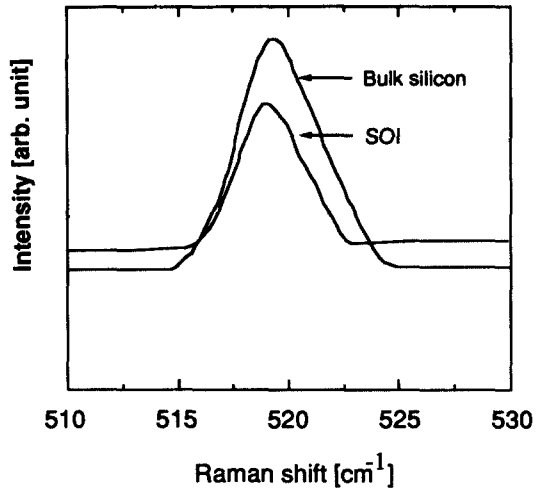


Fig. 15. Raman spectrum of bulk silicon and re-crystallized SOI film.

여 측정된 결과이다. 재결정화된 박막의 스트레스는 벌크 실리콘으로부터 peak wave number의 이동값으로 계산할 수 있는데,  $2.49 \times 10^9$  dyne/cm<sup>2</sup>의 내재된 스트레스에 의해  $1.0 \text{ cm}^{-1}$ 의 이동이 일어나는 것으로 알려져 있다<sup>12)</sup>. 그림 15로부터 재결정화 된 박막은  $0.7 \times 10^9$  dyne/cm<sup>2</sup>의 장력을 나타낸다. 이 정도의 장력을 받고 있는 재결정화된 박막에 제작된 전자소자의 전자의 이동도는 약 4% 증가하게 되고 정공의 이동도는 약 0.4% 감소하게 되는데<sup>13)</sup> 이 정도의 장력은 무시할 수 있다.

### 3. 결 론

재결정화될 시료에 있어서 폴리실리콘과 보호 산화막 그리고 폴리실리콘과 매물 산화막 계면에 질소를 주입시키기 위해 시료를 1100 °C, 암모니아 분위기에서 약 3시간 동안 열처리 함으로써 폴리실리콘의 엉김현상을 방지할 수 있었다. 실리콘 기판이 국부적으로 녹아 SOI구조가 국부적으로 파괴되는 현상은 실리콘 기판의 뒷면에 모래타격에 의한 많은 결함을 줌으로써 방지할 수 있었으며, 또한 재결정화 도중에 열적 스트레스로 인하여 발생하는 슬립도 실리콘 기판의 뒷면에 결함을 줌으로써 방지할 수 있었다.

재결정화된 박막에 존재하는 subboundary의 간격은 일반적으로 재결정화된 폴리실리콘

의 두께가 증가함에 따라 넓어지는데, 재결정화될 폴리실리콘의 두께가  $1.0 \mu\text{m}$ 일때 subboundary의 간격은 약  $70-120 \mu\text{m}$  정도였다. 폴리실리콘이 녹았다가 재결정화되는 과정에서 약 10%의 부피가 변화하는데, 만약 보호산화막 층의 기계적 강도가 충분히 크지 않으면 재결정화된 박막의 두께 변화가 증가하게 된다. 폴리실리콘의 두께가  $1.0 \mu\text{m}$ 이고 보호산화막의 두께가  $2.5 \mu\text{m}$ 일때 재결정화된 박막의 두께 변화는 약  $\pm 200 \text{ \AA}$ 으로 균일한 박막을 얻을 수 있었다.

재결정화된 박막의 결정 방향은 (100)였으며, Auger분석 결과 재결정화된 박막에 불순물은 거의 존재하지 않았다. 그리고 재결정화된 박막은 약간의 장력을 받고 있지만, 그 영향은 무시할 수 있을 정도였다.

### 참 고 문 헌

1. Makato Toshimi, Hiroaki Hazama and Minoru Takahashi et al, "Two-Dimensional Simulation and Measurement of High Performance MOSFETs Made on a Very Thin SOI Film", IEEE Trans. Electron Devices, 36, 493(1986).
2. Jean-Pierre Colinge, "Thin-Film SOI Technology : The Solution to Many Submicron CMOS Problems", Technical Digest IEDM, 817(1989).
3. P. L. F. Hemment, "Silicon On Insulator Formed by O or N Ion Implantation", Proceedings MRS, 53, 207(1986).
4. C. K. Chen, M. W. Geis and B-Y Tsaur et al, "Topographic Imperfections in Zone Melting Recrystallized Si Films on SiO<sub>2</sub>", Electrochem. Soc., 131, 1707(1984)
5. C. K. Chen, L. Pfeiffer and K. W. West et al, "Capping Techniques for Zone Melting Recrystallized Si-On-Insulator Films", Proceedings MRS, 53, 53(1986).
6. Y. Watanabe, Y. Arita and T. Yokoyama et al, "Formation and Properties of Porous Silicon and Its Application", J. Electrochem. Soc. Solid-State Science and Technology, 122, 1351(1975).
7. Eli Yablonovitch and Tom Gmitter, "Wet-

- ting Angles and Surface Tension in the Crystallization of Thin Liquid Films", J. Electrochem. Soc. Solid-State Science and Technology, 131, 2625(1984).
8. Handbook of semiconductor silicon technology, edited by William C. O' Mara, Robert B. Herring, Lee P. Hunt, Noyes Publications, 421(1990).
  9. G. K. Celler, P. L. F. Hemment and K. W. West et al, "Improved SOI Films by High Dose Oxygen Implantation and Lamp Annealing", Proceedings MRS, 53, 227 (1986).
  10. Silicon Processing for the VLSI Era, Vol. 1, edited by S. Wolf and R. N. Tauber, Lattice Press, 533(1987).
  11. Handbook on Semiconductor, edited by Seymour D. Keller, 3, North-Holland, New York, 225(1980).
  12. T. Englert, G. Abstreiter, and J. Pontcharra, "Determination of Existing Stress in Silicon Films on Sapphire Substrate Using Raman Spectroscopy", Solid State Electronics, 23, 31(1980).
  13. B-T Tsaur, John C. C. Fan and M. W. Geis, "Stress-Enhanced Carrier Mobility in Zone Melting Recrystallized Polycrystalline Si Films on SiO<sub>2</sub> Coated Substrate", Appl. Phys. Lett., 40, 322(1982).